ROHDE & SCHWARZ

(9)

ROHDE&SCHWARZ

Servicehandbuch

LOGIC GENERATOR IGA

344.0015.02
344.0015.03
344.0015.04

Printed in West Germany Zusammengestellt nach

ENGLISH MANUAL FOLLOWS FIRST COLOURED DIVIDER

BAND II

344.2799 - 5

Inhaltsübersicht

		Seite
3.	Wartung	3.1
3.1.	Erforderliche Hilfsmittel	3.1
3.2.	Allgemeines zu Zeitmessungen	3.1
3.3.	Überprüfen von CLOCK MODE INTERN	3.2
3.4.	Überprüfen der Datentreiber	3.2
3.5.	Überprüfen der DAV-Ausgänge	3.3
3.6.	Überprüfen der Tri-State-Steuerung	3.5
3.6.1.	Allgemeines	3.5
3.6.2.	Überprüfen von Power-on-Tri-State	3.5
3.6.3.	Überprüfen des End-Tri-State	3.5
3.6.4.	Überprüfen des Zeilen-Tri-State und des DAV-Tri-State	3.6
3.6.5.	Überprüfen der externen Tri-State-Steuerung (HIGH-Z (39))	3.7
3.7.	Überprüfen von CLOCK MODE EXTERN	3.8
3.8.	Überprüfen der Funktion von ext. Start, ext. Stop und des End-Ausganges	3.10
3.9.	Überprüfen des Drei-Draht-Handshakes	3.11
3.10.	Überprüfen des Zwei-Draht-Handshakes	3.12
3.11.	Überprüfen der Anzahl der ausgegebenen Datenworte	3.12
3.12.	Überprüfen der Logik-Umschaltung	3.13
3.13.	Überprüfen des Einstellbereiches für den High-Pegel der Universaltreiber (IGA-Z4 bzw. Z5)	3.14
3.14.	Warten des Bandlaufwerkes	3.14

Inhaltsübersicht

		Seite
4.	Funktionsbeschreibung	4.1
4.1.	Überblick	4.1
4.2.	Mikrocomputer	4.3
4.3.	Tastenfeld	4.6
4.4.	Anzeigeeinheit	4.7
4.5.	Ausgabeeinheit	4.8
4.5.1.	Überblick	4.8
4.5.2.	Beschreiben und Auslesen des Ausgabespeichers durch den Mikrocomputer	4.10
4.5.3.	Ausgabe im Nicht-Single-Step-Betrieb	4.10
4.5.4.	Ausgabe im Single-Step-Betrieb	4.11
4.6.	Ablaufsteuerung	4.12
4.6.1.	Überblick	4.12
4.6.2.	Steuerregister D175...D177	4.15
4.6.3.	Startvorbereitung	4.18
4.6.4.	Start einer Ausgabe	4.20
4.6.5.	Beenden einer Ausgabe	4.21
4.6.6.	Erzeugung des DAV-Signals im Nicht-Handshake-Betrieb	4.22
4.6.7.	Tri-State-Steuerung	4.23
4.6.8.	Handshake-Betrieb	4.25
4.6.8.1.	Dreidraht-Handshake	4.25
4.6.8.2.	Zweidraht-Handshake	4.30
4.6.9.	Single Step-Betrieb	4.31
4.6.9.1.	Vorbereitungen	4.31
4.6.9.2.	Erzeugen des Ausgabeclocks	4.31
4.6.9.3.	Starten und Beenden einer Ausgabe	4.31
4.6.9.4.	Erreichen der Endadresse	4.31
4.7.	Synthesizer	4.32
4.8.	Anschlußfeld	4.35
4.9.	IEC-Bus-Interface (Option IGA-B1)	4.36
4.10.	Bandspeicher (Option IGA-B2)	4.37
4.11.	Netzteil	4.38
4.11.1.	Überblick	4.38
4.11.2.	Gleichrichtung und Siebung der Transformatorspannung	4.40
4.11.3.	Schaltregelteil	4.40
4.11.4.	+12-V-Längsregelteil	4.41
4.11.5.	+3-V- bis 17,5-V-Längsregelteil	4.41

4.11.6. Erzeugung des Netzausfallsignales 4.41
4.11.7. Erzeugung der Signale Reset in und RAM-CEPF ... 4.42
Versorgung der CMOS-RAMs, Ladeschaltung 4.42

4.12. TTL-Datentreiber 4.43

4.13. TTL-Clock-Treiber 4.44

4.14. TTL-Multi-Clock-Treiber (Option IGA-Z6) 4.45

Inhaltsübersicht

		Seite
5.	Instandsetzung	5.1
5.1.	Zerlegen des Gerätes	5.1
5.2.	Fehler in den analogen Baugruppen.....	5.3
5.2.1.	Netzteil	5.3
5.2.1.1.	Überprüfen der Ausgangsspannungen	5.3
5.2.1.2.	Einstellen der TTL-Betriebsspannung	5.5
5.2.1.3.	Fehlersuche nach Schmelzen der Netzsicherung ..	5.5
5.2.1.4.	Fehlersuche in der Schaltung, die das Reset- und das CEPF-Signal erzeugt	5.5
5.2.1.5.	Überprüfen des Netzausfallsignals	5.6
5.3.	Synthesizer	5.7

3. Wartung

3.1. Erforderliche Hilfsmittel

Pos. Nr.	Geräteart, erforderliche Daten	Anwendung, Abschnitt
1	Oszillograph, 2-Kanal, 50 MHz	gesamter Abschnitt 3
2	Funktionsgenerator, Ausgang für TTL-Pegel, 1 MHz, minimal einstellbare Pulsbreite 20 ns	3.6.5. 3.7. 3.8.
3	Pulszähler, 2 MHz, TTL-Pegel	3.11.
4	TTL-Last 10-TTL-Standardlasten	3.4. 3.5.

3.2. Allgemeines zu Zeitmessungen

In den folgenden Abschnitten werden verschiedentlich Zeitangaben der Technischen Daten nachkontrolliert. Gemessen wird unter den im entsprechenden Meßaufbau gemachten Bedingungen jeweils ab bzw. bis zu dem Zeitpunkt, zu dem die Ein- oder Ausgangsspannung eine bestimmte Spannungsschwelle über- bzw. unterschreitet.

Die Schwelle beträgt bei einem Übergang von einem TTL-Pegel in den anderen 1,5 V.

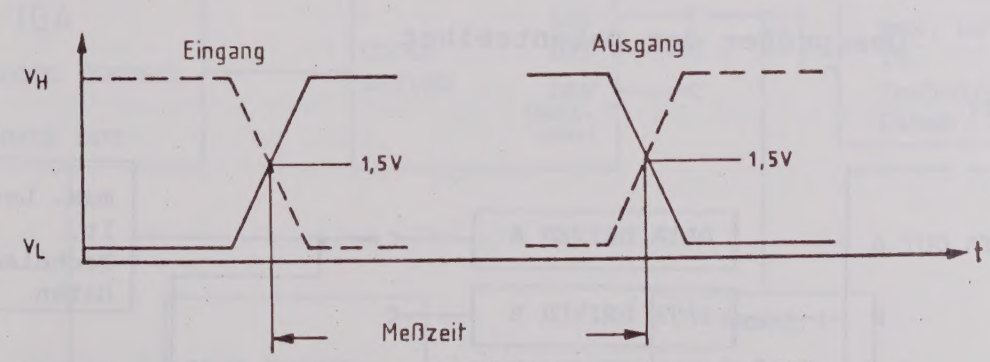
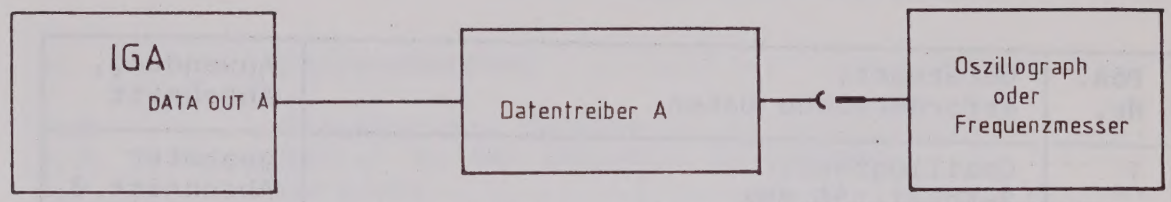


Bild 3-1 Festlegung der bei Zeitangaben geltenden Schwellwerte

3.3. Überprüfen von CLOCK MODE INTERN

Meßaufbau:



a) Dateneingabe:
   - Modul gründen
   - Format 8 HEX wählen
   - Datenzeile 10: 00 eingeben
   - Datenzeile 20: FF eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Eine Frequenz von 1,7 MHz eingeben.

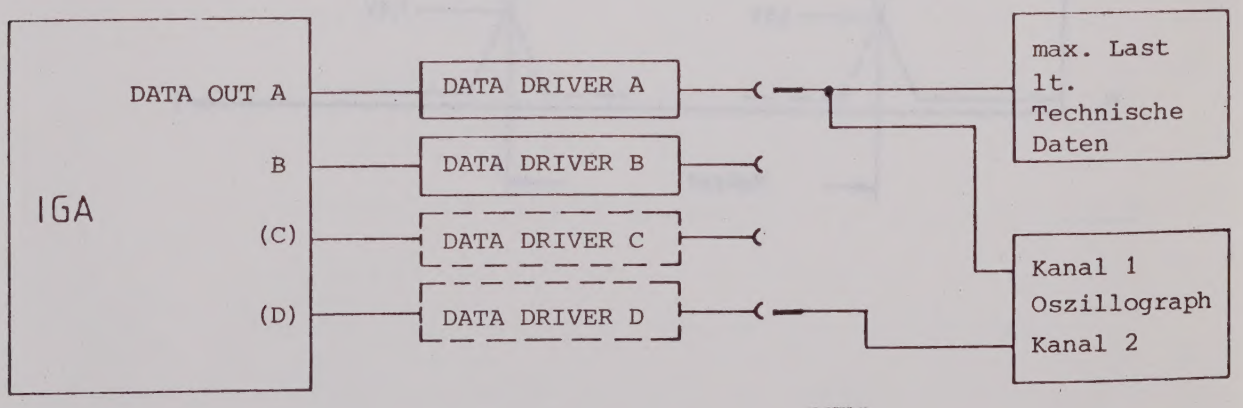
e) Starten des eingegebenen Moduls.

f) An den Ausgängen des Datentreibers A (DATA DRIVER A) erscheint ein periodisches Rechtecksignal, dessen Frequenz genau die Hälfte der oben eingestellten Frequenz beträgt. Kontrolle mit Oszillograph oder, für genauere Messungen, mit Frequenzmesser.

g) Wiederholung der Punkte d) bis f) mit 720 kHz, 500 kHz, 250 kHz, 100 kHz, 10 kHz, 1,0 kHz, 100 Hz, 10 Hz, 1 Hz und 0,2 Hz.

3.4. Überprüfen der Datentreiber

Meßaufbau:



a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- Datenzeile 10	00000000	0000	eingeben
- Datenzeile 20	FFFFFFFF	FFFF	eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Die gewünschte Frequenz eingeben (z.B. 1 MHz).

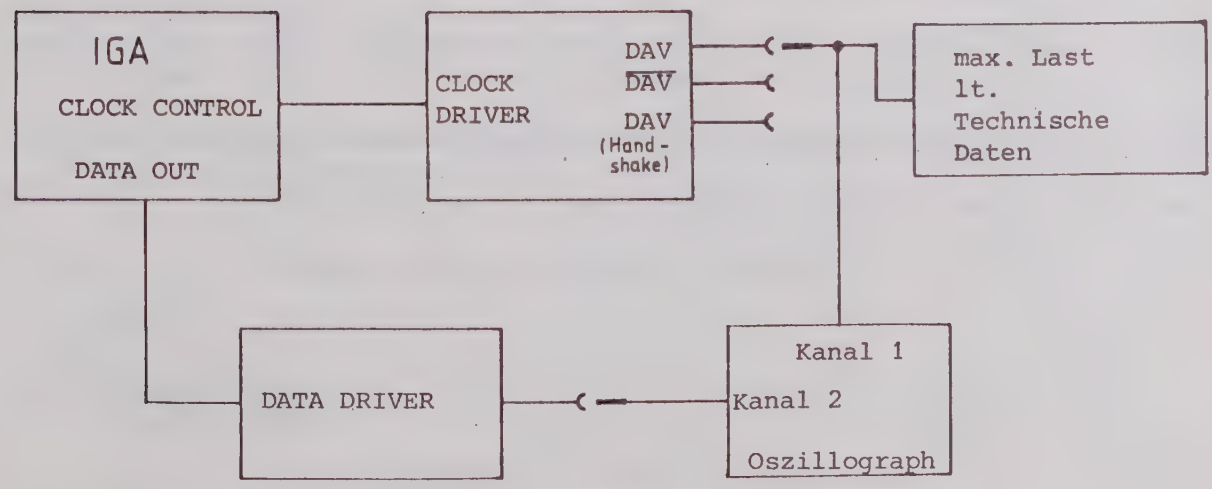
e) Starten des eingegebenen Moduls.

f) An den Ausgängen aller DATA DRIVER erscheint ein periodisches Rechtecksignal. Jeden Datenausgang, nacheinander oder gleichzeitig, mit der maximal zulässigen Last belasten und mit einem Oszillograph kontrollieren, ob die in den Technischen Daten angegebenen Werte für den Low- und High-Pegel sowie die Anstiegs- bzw. Abfallzeit eingehalten werden.

g) Die Datenausgänge schalten im allgemeinen nicht ganz genau gleichzeitig um. Die zeitliche Differenz (Skew) zwischen den Schaltvorgängen der einzelnen Datenleitungen eines DATA DRIVER und zwischen alle Datenleitungen des Gerätes kann mit einem Zweistrahloszillograph kontrolliert werden.

3.5. Überprüfen der DAV-Ausgänge

Meßaufbau:



a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- Datenzeile 10	00000000	0000	eingeben
- Datenzeile 20	FFFFFFFF	FFFF	eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Die gewünschte Frequenz eingeben (z.B. 1 MHz).

e) Die DAV-Delay- und DAV-Width-Potentiometer (36) auf Minimum (linker Anschlag) stellen.

f) Starten des eingegebenen Moduls.

g) Jeden der DAV, DAV, DAV-Handshake-Ausgänge nacheinander oder gleichzeitig mit der maximal zulässigen Last belasten und mit dem Oszillograph kontrollieren, ob die in den Technischen Daten angegebenen Werte für den Low- und High-Pegel sowie die Anstiegs- bzw. Abfallzeit eingehalten werden.

h) Das DAV-Signal muß stets **nach** einem Datenwechsel erscheinen. Kontrolle mit dem Zweistrahloszillograph, ob alle 3 DAV-Signale zu den in den Technischen Daten angegebenen Zeiten nach einem Datenwechsel erscheinen.

i) Kontrolle, ob die Zeitangabe für die minimale Dauer des DAV-Signals eingehalten wird.

j) Eine Frequenz von $\leq$ 50 kHz einstellen.

k) Die Potentiometer DAV-Delay und DAV-Width (36) auf Maximum (rechter Anschlag) stellen.

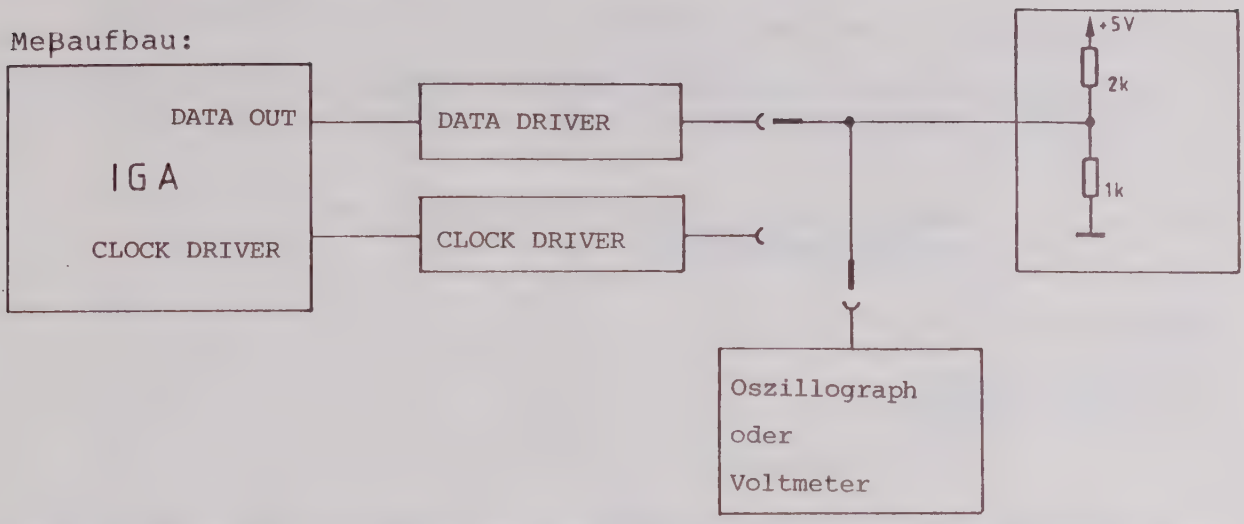
l) Die Messungen h) und i) mit der neuen Einstellung wiederholen.

Zum Überprüfen der Tri-State-Steuerung der DAV-Signale vergleiche Punkt. 3.6.4.

3.6. Überprüfen der Tri-State-Steuerung

3.6.1. Allgemeines

Meßaufbau:



Um zu prüfen, ob ein Ausgang im Tri-State-Zustand ist, muß er belastet werden. Wir ein hochohmig gesteuerter Ausgang an den im Meßaufbau gezeigten Spannungsteiler angeschlossen, so wird er auf eine durch die Widerstandswerte festgelegte Spannung gezogen, hier also auf ca. 1,6 V. Ist der Ausgang nicht hochohmig, so führt er TTL-Pegel.

Die in den folgenden Abschnitten geforderte Überprüfung des Tri-State-Zustandes eines Ausganges wird somit durch Prüfen der Ausgangsspannung auf ca. 1,6 V erreicht.

3.6.2. Überprüfen von Power-on-Tri-State

Meßaufbau: siehe 3.6.1.

a) IGA aus- und wieder einschalten.

b) Alle Ausgänge der DATA DRIVER sind jetzt hochohmig geschaltet. Überprüfen nach 3.6.1.

3.6.3. Überprüfen des End-Tri-States

Meßaufbau: siehe 3.6.1.

a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- High-Z	ABCD	AB	eingeben
- Datenzeile 10:	00000000	0000	eingeben
- Datenzeile 20:	00000000	0000	eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE SINGLE (20) einstellen.

d) Die gewünschte Frequenz eingeben.

e) Starten des eingegebenen Moduls.

f) Nach Ausgabe des letzten Datenwortes werden alle Datenausgänge hochohmig. Überprüfen nach 3.6.1.

3.6.4. Überprüfen des Zeilen-Tri-State und des DAV-Tri-State

Meßaufbau: siehe 3.6.1.

a) Dateneingabe:
- Modul gründen

	IGA 03	IGA 02	
- Format	3 BIN 24 HEX	1 BIN 12 HEX	wählen
- Datenzeile 10:	000000000	0000	eingeben
- Datenzeile 20:	.....	....	eingeben
- Datenzeile 30:	111FFFFFF	1FFF	eingeben
- Datenzeile 40:	.....	....	eingeben

Zusätzlich ist während der Dateneingabe der Zeilen 20 und 40 je einmal die Taste L zu drücken. Es erscheint dann rechts neben der Zeilennummer ein kleiner Strich, der anzeigt, daß in dieser Zeile DAV hochohmig gesteuert wird. Es ist dabei zu beachten, daß die Datenleitungen D3...D7 des DATA DRIVER D (IGA 03) bzw. die Datenleitungen D5...D7 des DATA DRIVER B (IGA 02) für eine Datenein- und -ausgabe nicht zur Verfügung stehen, da sie für die Tri-State-Steuerung benötigt werden.

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Die gewünschte Frequenz einstellen.

e) Starten des eingegebenen Moduls.

f) Der Reihe nach alle Datenausgänge gemäß Punkt 3.6.1. belasten. Mit Ausnahme der Ausgänge D3...D7 von DATA DRIVER D (IGA 03) bzw. D5...D7 von DATA DRIVER B (IGA 02) erscheint an allen Datenausgängen die in Bild 3-2 gezeigte Spannungsfolge. (Jedes zweite Datenwort ist hochohmig.) Überprüfen nach 3.6.1.

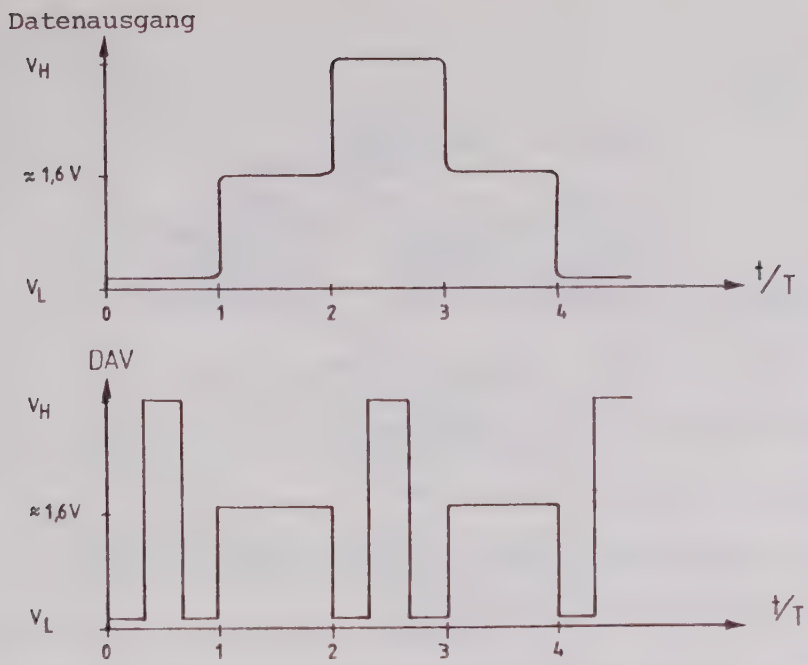
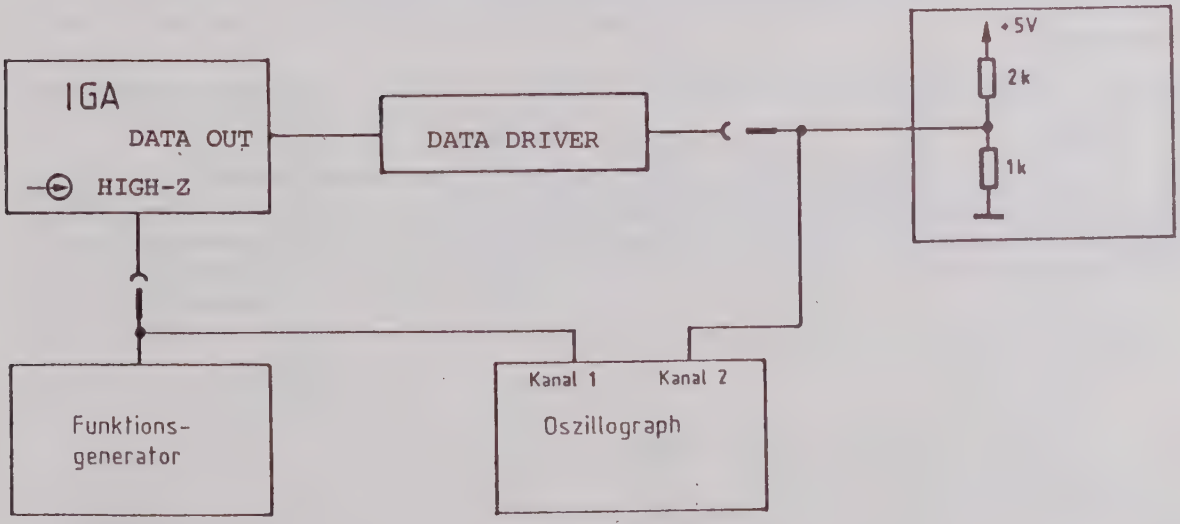


Bild 3-2 Spannungsfolge am belasteten Daten- und DAV-Ausgang

g) Der Reihe nach die Ausgänge DAV, DAV und Handshake-DAV gemäß Punkt 3.6.1. belasten. Sie werden zum gleichen Zeitpunkt wie die Datenausgänge hochohmig gesteuert. Überprüfen nach 3.6.1.

3.6.5. Überprüfen der externen Tri-State-Steuerung (HIGH-Z (39))

Meßaufbau:



a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- HIGH-Z	ABCD	AB	eingeben
- Datenzeile 10:	00000000	0000	eingeben
- Datenzeile 20:	00000000	0000	eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Die gewünschte Frequenz eingeben.

e) Den Schalter POLARITY LOGIC (37) auf POS stellen.

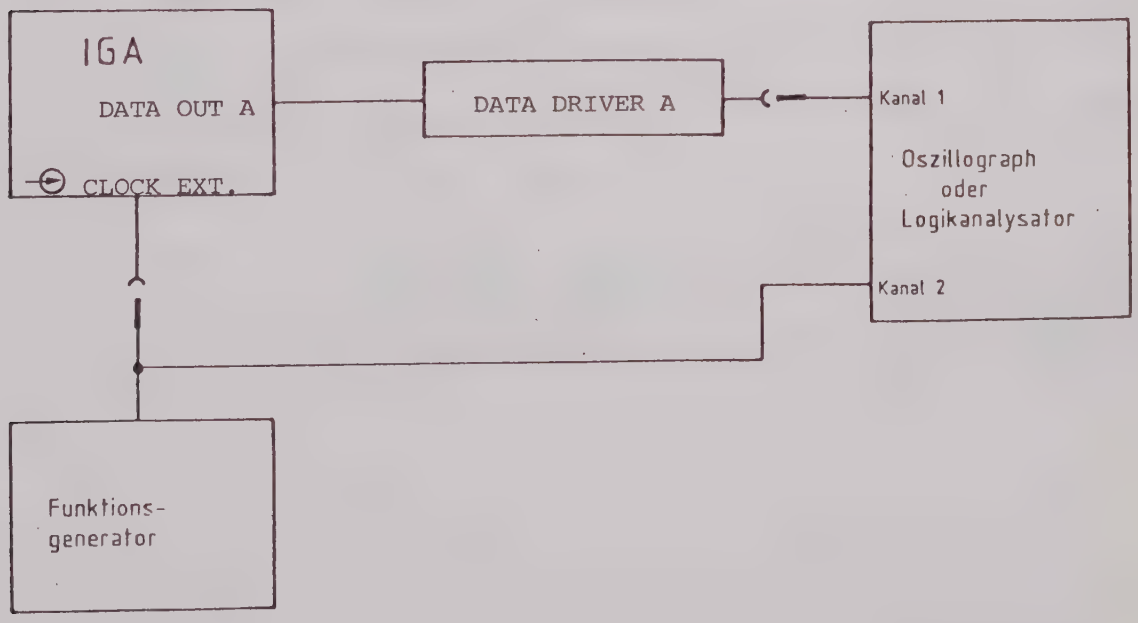
f) Starten des eingegebenen Moduls.

g) Funktionsgenerator einstellen auf:
   - Rechtecksignal
   - 500 kHz
   - Tastverhältnis 1:1
   - TTL-Pegel

h) Durch einen High-Pegel am Eingang HIGH-Z (40) werden alle Datenausgänge hochohmig gesteuert. Die Pegel wechseln zwischen Low und Tri-State (1,6 V) im 500-kHz-Takt. Kontrolle nach 3.6.1.

3.7. Überprüfen von CLOCK MODE EXTERN

Meßaufbau:



a) Dateneingabe:
   - Modul gründen
   - Format 8 HEX wählen
   - Datenzeile 10: 00 eingeben
   - Datenzeile 20: FF eingeben

b) - Auf CLOCK MODE EXTERN (18) schalten.

c) Schalter POLARITY CLOCK EXT. (37) auf ansteigende Flanke stellen.

d) CYCLE MODE REPEAT (20) einstellen.

e) Den Funktionsgenerator einstellen auf:
   - Rechtecksignal,
   - 1,7 MHz
   - Tastverhältnis 1:1
   - TTL-Pegel

f) Starten des eingegebenen Moduls.

g) An den Ausgängen des DATA DRIVER A erscheint ein periodisches Rechtecksignal, dessen Frequenz genau die Hälfte der am Funktionsgenerator eingespeisten Frequenz beträgt. Überprüfen mit dem Oszillograph.

h) Die Daten erscheinen, bezogen auf die gewählte aktive Clock-Flanke, verzögert am Ausgang. Mit dem Oszillograph oder Logikanalysator überprüfen, ob die Verzögerung innerhalb der in den Technischen Daten angegebenen Zeit liegt.

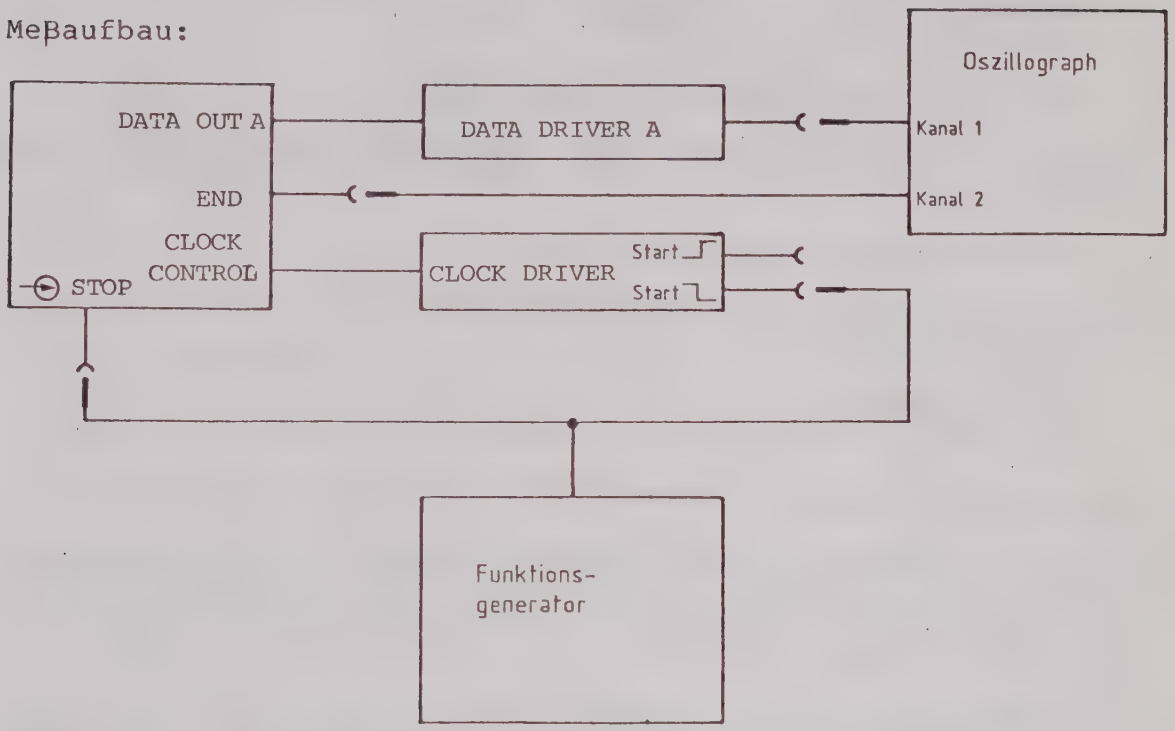
i) Das Tastverhältnis des Eingangssignals so ändern, daß die Dauer des High-Pegels der minimalen Pulsbreite für CLOCK EXT. laut Technische Daten entspricht. Überprüfen, ob weiterhin eine einwandfreie Datenausgabe erfolgt.

j) Ausgabe stoppen und den Schalter POLARITY CLOCK EXT. (37) auf die abfallende Flanke stellen.

k) Die Punkte e) bis h) für diesen Fall wiederholen. Für die Überprüfung nach Punkt h) ist das Tastverhältnis des Eingangssignals so zu ändern, daß die Dauer des Low-Pegels der minimal zulässigen Pulsdauer entspricht.

3.8. Überprüfen der Funktion von ext. Start, ext. Stop und des End-Ausganges

Meßaufbau:



Hinweis: Der Funktionsgenerator ist an den Starteingang des Clock-Treibers anzuschließen, dessen aktive Flanke die abfallende ist.

a) Dateneingabe:
   - Modul gründen
   - Format 8 HEX wählen
   - Datenzeile 10: 00 eingeben
   - Datenzeile 20: FF eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Eine Frequenz von 1 MHz eingeben.

e) Funktionsgenerator einstellen auf:
   - Rechtecksignal
   - 1 Hz
   - Tastverhältnis 1:1
   - TTL-Pegel

f) Schalter POLARITY STOP (37) auf ansteigende Flanke stellen.

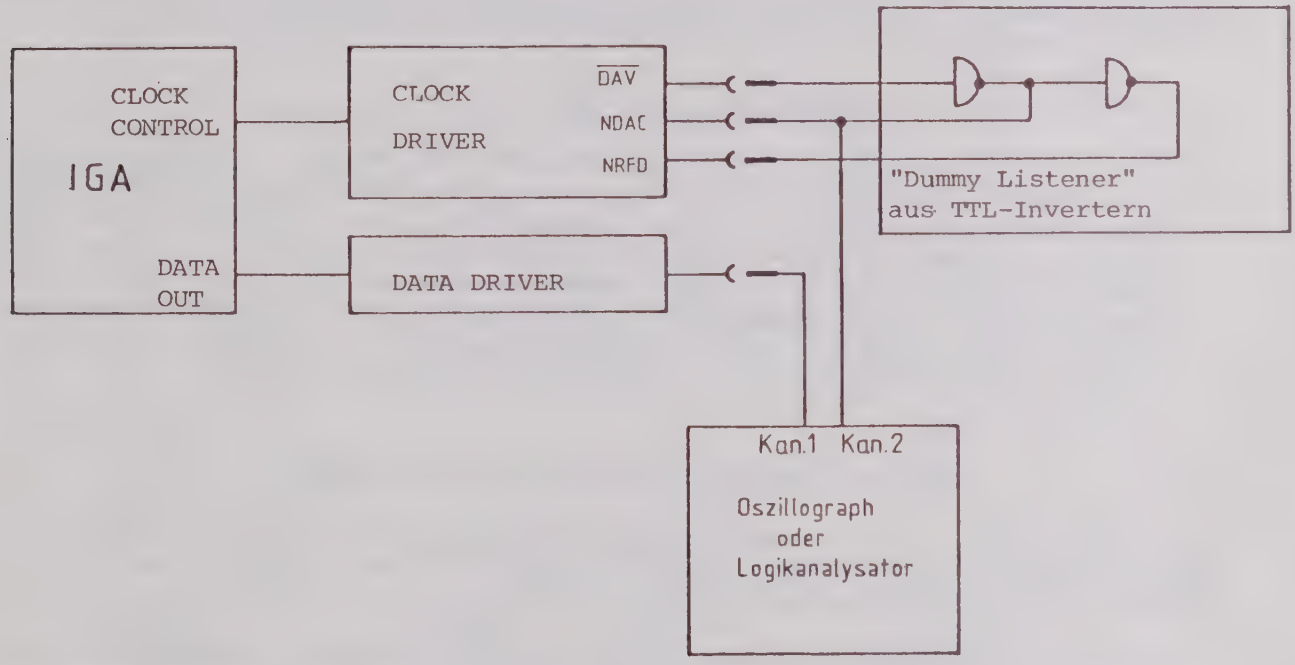
g) Den IGA durch das Rechtecksignal im 1-Hz-Takt abwechselnd starten und wieder anhalten. Dies läßt sich am Ausgang des DATA DRIVER A mit einem Oszillograph durch das abwechselnde Erscheinen und Verschwinden des 1-MHz-Signals beobachten. Das Anhalten des IGA kann außerdem am Ausgang END (42) beobachtet werden.

Wird mit dem Schalter POLARITY END (37) die positive Flanke des End-Signals als aktive Flanke gewählt, so erscheint während des Stillstandes des IGA ein High-Pegel, befindet sich der Schalter in der anderen Stellung, ein Low-Pegel.

h) Schalter POLARITY STOP (37) auf abfallende Flanke stellen, den Ausgang des Funktionsgenerators mit dem anderen Starteingang des CLOCK DRIVER (aktive Flanke jetzt positiv) verbinden und die Überprüfung nach h) wiederholen.

3.9. Überprüfen des Drei-Draht-Handshake

Meßaufbau:



Hinweis: Um eine Datenausgabe im Handshake-Betrieb zu ermöglichen, ist ein Empfänger nötig, der die Signale NDAC und NRFD liefert.
Im obigen Meßaufbau wurde dieser Empfänger für die folgende Messung der maximalen Ausgabefrequenz im Handshake-Betrieb aus zwei TTL-Invertierten nachgebildet ("Dummy Listener").
Falls vorhanden, kann für diese Messung jedoch auch ein anderer, ebenso schneller Empfänger verwendet werden.

a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- Datenzeile 10:	00000000	0000	eingeben
- Datenzeile 20:	FFFFFFFF	FFFF	eingeben

b) Auf CLOCK MODE 3-Draht-Handshake (3-WIRE 18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Bis zum Start darf kein DAV ausgegeben werden, d.h. DAV und Handshake-DAV führen High-Pegel, DAV-Low-Pegel. Mit einem Oszillograph überprüfen.

e) Starten des eingegebenen Moduls.

f) Der IGA gibt seine Daten mit seiner maximalen Geschwindigkeit im 3-Draht-Handshake-Betrieb aus. Mit dem Oszillograph oder dem Logikanalysator ist zu überprüfen, ob der Zeitablauf der Daten und der Signale DAV, NDAC, NRFD mit dem im Bild 2-6 (Anhang) angegebenen Übereinstimmt. Insbesondere kann überprüft werden, ob die maximale Datenrate (z.B. zu ermitteln aus dem Zeitabstand zweier aufeinanderfolgender DAC-Signale) mit der in den Technischen Daten angegebenen übereinstimmt.

3.10. Überprüfen des Zwei-Draht-Handshake

Das Überprüfen des 2-Draht-Handshake erfolgt auf die gleiche Weise und mit dem gleichen Meßaufbau wie für den 3-Draht-Handshake, jedoch mit zwei Ausnahmen.

- Die NRFD-Leitung braucht nicht an den "Dummy Listener" (vgl. Meßaufbau) angeschlossen zu werden.
- Unter Punkt c) der Anleitung 3.9. muß statt auf 3-Draht-Handshake auf 2-Draht-Handshake geschaltet werden.

3.11. Überprüfen der Anzahl der ausgegebenen Datenworte

Meßaufbau:

a) Dateneingabe:
   - Modul gründen
   - Format 1 BIN wählen
   - Abwechselnd für jede Datenzeile 0 und 1 eingeben, bis die gewünschte Modullänge erreicht ist.

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE SINGLE (20) einstellen.

d) Die gewünschte Frequenz wählen.

e) Starten des eingegebenen Moduls.

f) Vergleichen, ob die vom Pulszähler angegebene Pulszahl mit der vom IGA ausgegebenen übereinstimmt.

3.12. Überprüfen der Logik-Umschaltung

Meßaufbau:

a) Dateneingabe:
   - Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- HIGH-Z	ABCD	AB	eingeben
- Datenzeile 10:	00000000	0000	eingeben
- Datenzeile 20.	00000000	0000	eingeben

b) Auf CLOCK MODE INTERN (18) schalten.

c) CYCLE MODE REPEAT (20) einstellen.

d) Eine beliebige Frequenz wählen.

e) Den Schalter POLARITY LOGIC (37) auf POS stellen.

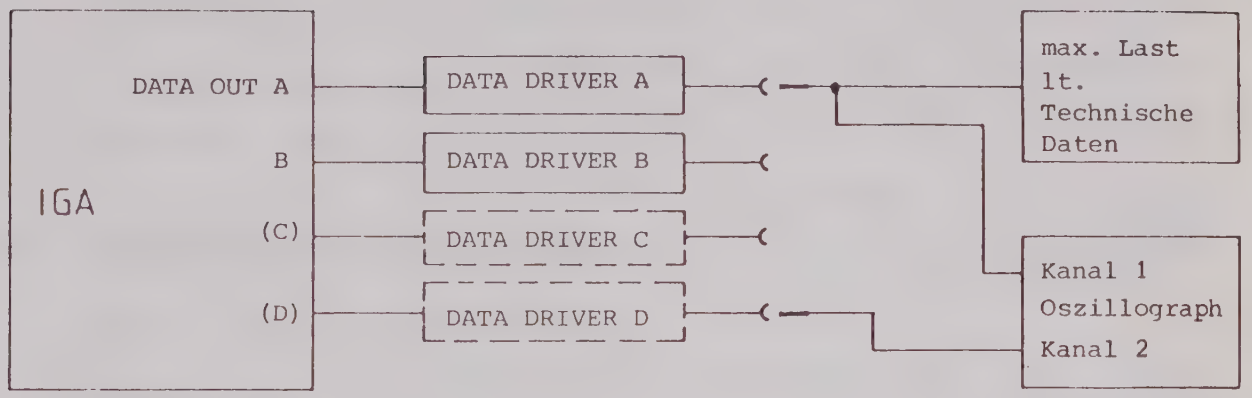
f) Starten des eingegebenen Moduls.

g) Mit einem Oszillograph bzw. Voltmeter prüfen, ob alle Datenausgänge Low-Pegel führen.

h) Anhalten der Ausgabe (STOP 17); Schalter POLARITY LOGIC (37) auf NEG stellen; neu starten und kontrollieren, ob jetzt alle Datenausgänge High-Pegel führen.

3.13. Überprüfen des Einstellbereiches für den High-Pegel der Universaltreiber (IGA-Z4 bzw. Z5)

Meßaufbau:



Die angeschlossene Last muß Eingangsspannungen bis +15 V standhalten!

a) Das Potentiometer VAR LEVEL (36) auf Linksanschlag stellen.

b) Dateneingabe:
- Modul gründen

	IGA 03	IGA 02	
- Format	32 HEX	16 HEX	wählen
- Datenzeile 10:	00000000	0000	eingeben
- Datenzeile 20:	FFFFFFFF	FFFF	eingeben

c) Auf CLOCK MODE INTERN (18) schalten.

d) CYCLE MODE REPEAT (20) einstellen.
Die gewünschte Frequenz eingeben (z.B. 1 MHz).

e) Starten des eingegebenen Moduls.

f) Der High-Pegel darf maximal +3 V betragen.

g) Das Potentiometer VAR-LEVEL im Uhrzeigersinn drehen und das Ausgangssignal am Oszillograph beobachten. Es muß sich ein High-Pegel von mindestens +15 V einstellen lassen.

3.14. Warten des Bandlaufwerkes

Der Schreib-Lese-Kopf des Bandlaufwerkes soll jede Arbeitswoche einmal bzw. nach jeweils 100 Betriebsstunden gereinigt werden. Dazu sind Wattestäbchen zu verwenden, die mit etwas Äthylalkohol angefeuchtet wurden.

4. Funktionsbeschreibung

4.1. Überblick

(Hierzu Stromlauf 344.0015.01 S)

Der IGA ist ein mikroprozessorgesteuertes Gerät. Bedienung, Anzeige und Datenverwaltung werden von der CPU (Central Processing Unit) überwacht und gesteuert. Dagegen wird jede Bitmusterausgabe von einer Hardwarelogik - der Ablaufsteuerung - organisiert. Der Rechner liefert nur die erforderlichen Voreinstellungen und kann die Ausgabe starten oder anhalten. Die folgenden Ausführungen beschränken sich weitgehend auf eine Beschreibung der Hardware.

Bild 4-1 zeigt die Aufteilung des Gerätes in Funktionsgruppen. Die rechteckigen Blöcke stellen Platinen dar, sie sind durch Steckverbindungen zusammengeschaltet.

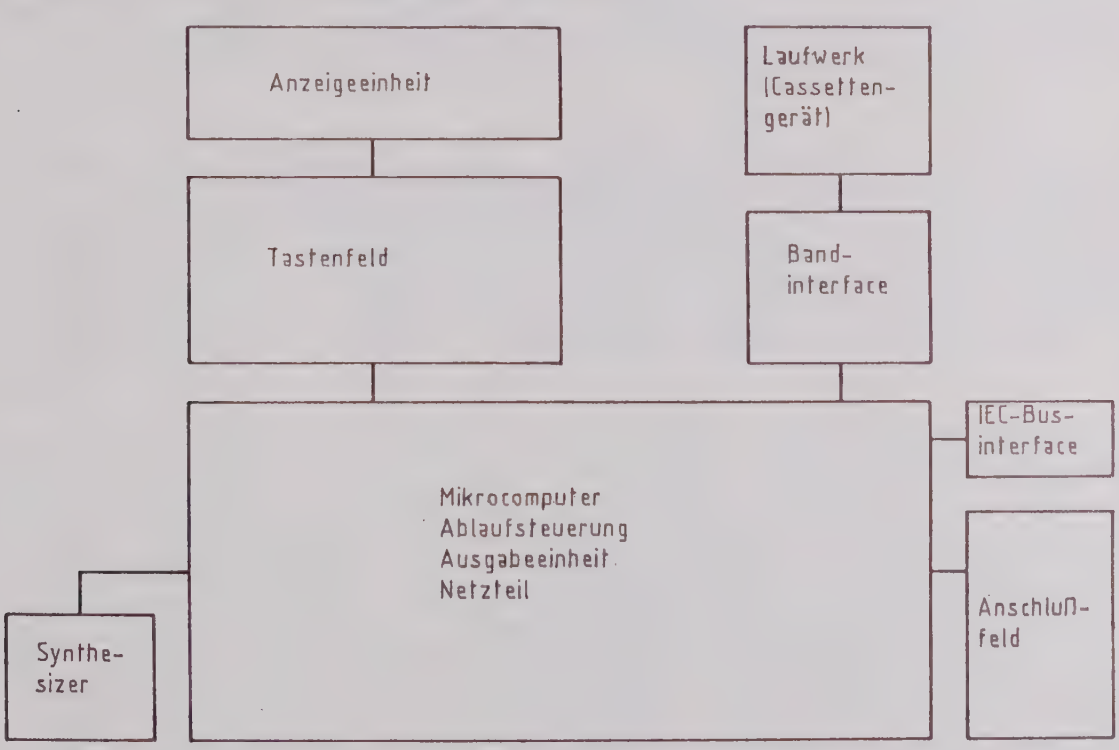


Bild 4-1 Funktionsgruppen des IGA

Kernstück des IGA ist der Mikrocomputer. Er befindet sich zusammen mit Ablaufsteuerung, Ausgabeeinheit und Netzteil auf der Grundplatte. Die CPU erhält ihren Takt von der Synthesizer-Platine, dort wird auch der Ausgabetakt erzeugt. Anzeigeeinheit und Tastenfeld ermöglichen die manuelle Bedienung des Gerätes, die IEC-Bus-Interface-Platte (IGA-B1) die Fernbedienung nach IEC-Norm. Die eingegebenen Bitmuster werden im Speicher der Ausgabeeinheit abgelegt. Sie gelangen unter der Kontrolle der Ablaufsteuerung über das Anschlußfeld zu den Datentreibern. Vom Anschlußfeld werden auch der Clocktreiber und die BNC-Buchsen an der Geräterückseite bedient und die Stellungen der Schiebeschalter an die Ablaufsteuerung und den Rechner gemeldet. Mit Hilfe

von Band-Interface und Laufwerk (Option IGA-B2) können eingegebene Bitmuster und einige zugehörige Geräteeinstellungen auf eine Minicassette geschrieben und von dort eingelesen werden.

4.2. Mikrocomputer

(Hierzu Stromlauf 344.0450 S)

Der Rechner des IGA besteht im wesentlichen aus CPU (D50), ROM (D60...D64), RAM (D90, D91, D70) und I/O-Ports (D70).

Herz des Rechners ist der Mikroprozessor 8085A. Er arbeitet mit einem 8-bit-breiten Datenbus und kann 16-bit-Adressen verarbeiten. Die Anschlüsse AD0...AD7 der CPU sind im Multiplexbetrieb entweder mit Daten oder den acht niederwertigeren Adreßbits belegt. Das Register D31 übernimmt die Adressen mit der abfallenden Flanke von ALE und liefert an seinen Ausgängen die untere Hälfte des Adreßbusses.

Die Transceiver D32 und D33 sind in den Datenbus eingefügt. Aufgrund der Beschaltung an Pin 19 verlassen beide den hochohmigen Zustand nur, wenn der Prozessor einliest ($\overline{RD}$ oder $\overline{INTA}$ auf Low) oder Daten ausgibt ($\overline{WR}$ auf Low). Der Pegel an Pin 1 bestimmt, in welche Richtung die Transceiver treiben. (Wird aus den ROM´s, oder den RAM´s D90, D91, D70 ausgelesen, treibt D33 nach "rechts".)

Programm und Festdaten des Rechners stehen in fünf ROM´s (D60...D64). Sie werden vom Adreßdekoder D34 angewählt und mit $\overline{RD}$ ausgelesen. Der verfügbare Speicherplatz beträgt 20 k-Byte. Veränderliche Daten und Rücksprungadressen werden in der RAM-Sektion von D70 oder in den CMOS-RAM´s (D90, D91) abgelegt. Die verfügbare Speichertiefe beläuft sich hier auf 256 + 1 k-Byte. Angewählt werden D90, D91 von Pin 2, die RAM-Sektion des D70 von Pin 1 des Dekoders D35.

Nach dem Abschalten der Netzspannung geht der Inhalt der CMOS-RAM´s nicht verloren. Vom Netzteil wird D41II.5 (Chip Enable Power Fail) auf Low gezogen, damit sind die RAM´s gesperrt. Die im Gerät eingebauten Akkumulatoren liefern die zum Sichern der Daten erforderliche Betriebsspannung. D70 ist direkt an den gemultiplexten Bus AD0...AD7 des Prozessors angeschlossen. Das Signal ALE wird für das interne Adreßlatch benötigt. Über D35.8 läßt sich die Input/Output-Sektion von D70 ansprechen. Mit ihr werden die Leuchtdioden am Tastenfeld angesteuert und u.a. die Position der Schalter am Anschlußfeld sowie am IEC-Bus-Interface (nur bei Option IGA-B1) abgefragt. Der Timer von D70 (Input: Pin 3, Output: Pin 6) ist in die PPL-Schleife des Synthesizers eingefügt und trägt - je nach programmiertem Teilungsverhältnis - zur Einstellung des Synthesizertaktes bei.

Der Mikrocomputer tauscht mit den anderen Funktionsgruppen des IGA Daten und Steuerinformationen aus. Dies geschieht - außer über die I/O-Sektion von D70 - hauptsächlich durch Lese- und Schreibzyklen über den Datenbus. Mit Hilfe der restlichen $\overline{CS}$-Ausgänge am Dekoder D35 und einem Teil der Adreßleitungen werden die entsprechenden Bausteine angewählt (Memory Mapped I/O). Bild 4-2 zeigt die Aufgliederung des Adreßraumes. Daten vom und zum Cassettengerät (nur bei Option IGA-B2) verkehren über die seriellen Anschlüsse SID und SOD der CPU.

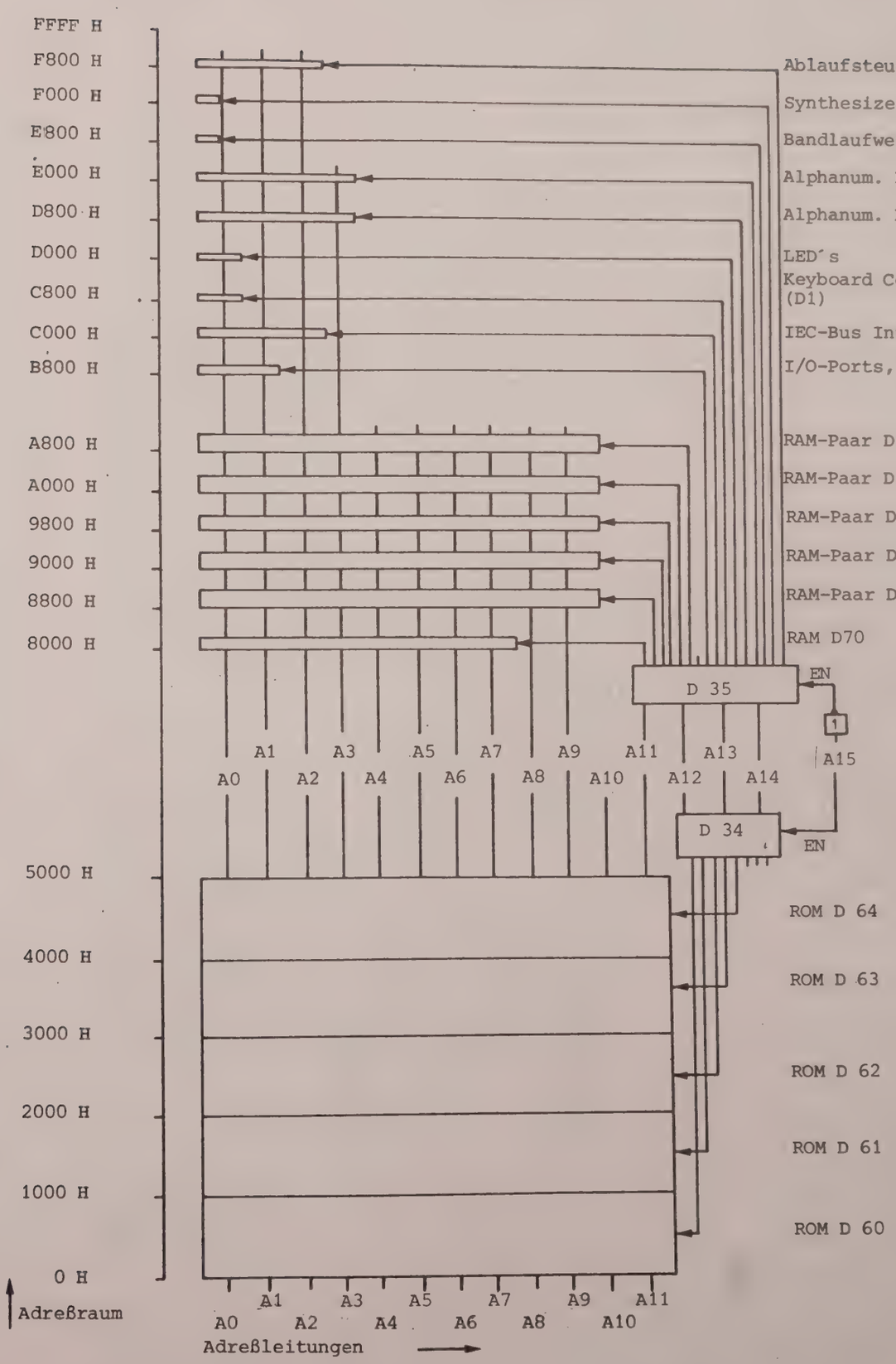


Bild 4-2 Aufteilung des Adreßraumes

Direkten Einfluß auf den Programmablauf nimmt die Hardware durch Interruptanforderungen:
Jeder Tastendruck wird an INTR(D50.10) gemeldet und der Rechner liest den Tastencode ein. RST 5.5(D50.9) bedient den IEC-Bus (nur bei Option IGA-B1). RST 6.5(D50.8) kommt vom Band-Interface und veranlaßt die CPU, ein Bit über den SID-Eingang (D50.5) einzulesen (nur bei Option IGA-B2). Von der Ablaufsteuerung wird über RST 7.5(D50.7) Stop und externer Start einer Bitmusterausgabe signalisiert. Der Rechner schaltet u.a. die Leuchtdioden am Tastenfeld um und gibt den Starteingang wieder frei. Durch ein Netzausfallsignal am TRAP-Eingang (D50.6) wird eine Rettungsroutine gestartet, die Daten und Hardware in einen definierten Abschlußzustand versetzt.

Zusätzliche Schaltungselemente sind beim Mikrocomputer des IGA vorgesehen, um die Signatur-Analyse durchzuführen (siehe Abschnitt 5). Ein erster Teil dieses Testverfahrens ermittelt die grundsätzliche Funktion des Prozessors und überprüft Daten- und Adreßbus sowie den Inhalt der Programmspeicher.

Dafür werden die Steckbrücken X35B und X30B so umgesteckt, daß jeweils Stift 1 und 2 verbunden sind. Damit werden die Transceiver D32, D33 hochohmig geschaltet, d.h. der Rechner ist vom System-Datenbus isoliert. Nach Rücksetzen der CPU - durch Kurzschließen von X33 - erfolgt der erste Opcode-Fetch bei der Adresse 0. Mit $\overline{RD}$ auf Low wird der Treiber D30 aktiv und der Prozessor liest den Befehl NOP (alle Datenleitungen auf Low) ein. Daraufhin inkrementiert er die Adresse und wiederholt den Lesevorgang. Auf diese Weise wird der gesamte Adreßbereich durchlaufen, alle Baugruppen angewählt und (soweit möglich) ausgelesen. Insbesondere kann am Datenbus zwischen D32 und D33 der gesamte ROM-Inhalt beobachtet werden. Da nur ROM´s im Adreßbereich A15=Low liegen, eignet sich der Pegel auf der höchsten Adreßleitung als Start- und Stopsignal für ein Signatur-Analyse-Gerät.

Für weitere Testschritte lassen sich über die Steckbuchsen X41B, X42B und X43B spezielle Service-Routinen auslösen.

4.3. Tastenfeld

(Hierzu Stromlauf 344.0438 S)

Der programmierbare Keyboard/Display-Interface-Baustein D1 überprüft zyklisch den Zustand der einzelnen Tasten und speichert jede Betätigung in einem internen RAM ab. Außerdem versorgt er die Siebensegmentanzeigen der Anzeigeeinheit im Multiplexbetrieb mit Daten aus seinem internen Display-RAM.

D1 wird über Pin 22 vom Adreßdekoder D35 des Mikrocomputer angewählt (vgl. Bild 4-2). Ist die Adreßleitung A0 High (D1.21), so erwartet der Baustein Kommandos vom Datenbus.

Mit A0 auf Low kann der Rechner den gespeicherten Tastencode abholen und das Display-RAM beschreiben oder auslesen.

D1 wird im Encoded Mode betrieben. Daher erscheint an den Ausgängen S0 ein S3 bis binäres Zählersignal. Die Scan-Frequenz entsteht dabei durch Teilung des Eingangstaktes an Pin 3.

Jeder Tastendruck wird von einer der Sensorleitungen R0...R7 erkannt und ein Tastencode aus Zeilen-, Spaltennummer sowie dem Pegel am Shift-Eingang (Pin 36) in D1 abgelegt. Danach erzeugt D1 über Pin 4 einen CPU-Interrupt.

Die Ausgänge des Scan-Counters (D1) S0...S3 liefern an die Anzeigeeinheit die Adressen für den Multiplexbetrieb der Siebensegment-Anzeigen. Entsprechend dem Zählerstand liegt an Pin 27...Pin 31 der Inhalt, jeweils einer der 16 Zeilen, des Display-RAM´s.

Die Leuchtdioden H1...H6 sind über die Treiber D10 direkt an die Output-Ports des Mikrocomputers (D70.23...28) angeschlossen.

Da immer nur eine der Dioden H7...H10 leuchten darf, wird der Treiber D5 von einem der beiden Decoder in D11 gespeist, dessen zwei Adreßeingänge (Pin 2, Pin 3) ebenfalls zu Output-Ports des Rechners führen. Der Zustand der restlichen LED´s hängt vom Inhalt der Register D3 und D4 ab. Deren Takteingänge (Pin 11) führen zu Ausgängen des zweiten Decoders in D11. Liegt am $\overline{\text{Enable}}$-Anschluß (Pin 15) Low-Pegel, sind die Decoderausgänge Pin 11, Pin 12 aktiv (sonst High). D11.15 ist an $\overline{WR}$, der Decodereingang Pin 14 an A0 angeschlossen. Pin 13 führt zum Adreßdecoder D35 des Mikrocomputers. Damit lassen sich D3 und D4 vom Rechner anwählen und beschreiben.

Über die Tastenfeld-Platine werden die Adreßleitungen A1...A3 vom Mikrocomputer zur Anzeigeeinheit weitergeleitet, außerdem zwei $\overline{CS}$-Leitungen für die Punktmatrixanzeigen miteinander und einzeln mit $\overline{WR}$ verknüpft.

4.4. Anzeigeeinheit

(Hierzu Stromlauf 344.0415S Bl. 1...2)

Im Multiplexbetrieb wird jeweils eine der 16 Siebensegment-Anzeigen (D31...D46) vom Decoder D30 und über die Anschlüsse X31.5 bis X31.12 angesteuert. S0...S3 führen zum Scan-Counter, A0...A3 und B0...B3 zum Ausgang des Display-RAM´s am Baustein D1 (Tastenfeld).

Die Zeilen der sechs Punktmatrix-Anzeigen werden im Multiplexbetrieb aus den RAM´s D65...D68 gespeist. Dabei kommen die RAM-Adressen über den Decoder D64 vom Zähler D63, der vom Oszillator D62I...D62IV getaktet wird. D60 und D61 aktivieren die entsprechenden Spalten der Matrixanzeigen.

Beschrieben werden die RAM´s D65...D68 vom Mikrocomputer über den Datenbus. Der $\overline{WE}$-Anschluß (Pin 3) wird dabei von $\overline{CSI}$ bzw. $\overline{CSII}$ auf Low gehalten (CSI und CSII sind Auswahlleitungen des Adreßdecoders D35 (Grundplatte) und auf der Tastenfeld-Platine mit $\overline{WR}$ durch die Oder-Gatter D12 und D13 verknüpft). Beim Rechnerzugriff wird D62.11 Low, D64 schaltet den Rechneradreßbus an die RAM-Eingänge, und der Zähler D63 wird über Pin 12 zurückgesetzt.

4.5. Ausgabeeinheit
(Hierzu 344.0450 S Bl. 3)

4.5.1. Überblick

Bild 4-3 zeigt ein Blockschaltbild der Ausgabeeinheit. Der linke Rand der Zeichnung symbolisiert die Schnittstelle zum Mikrocomputer, der untere die zur Ablaufsteuerung.

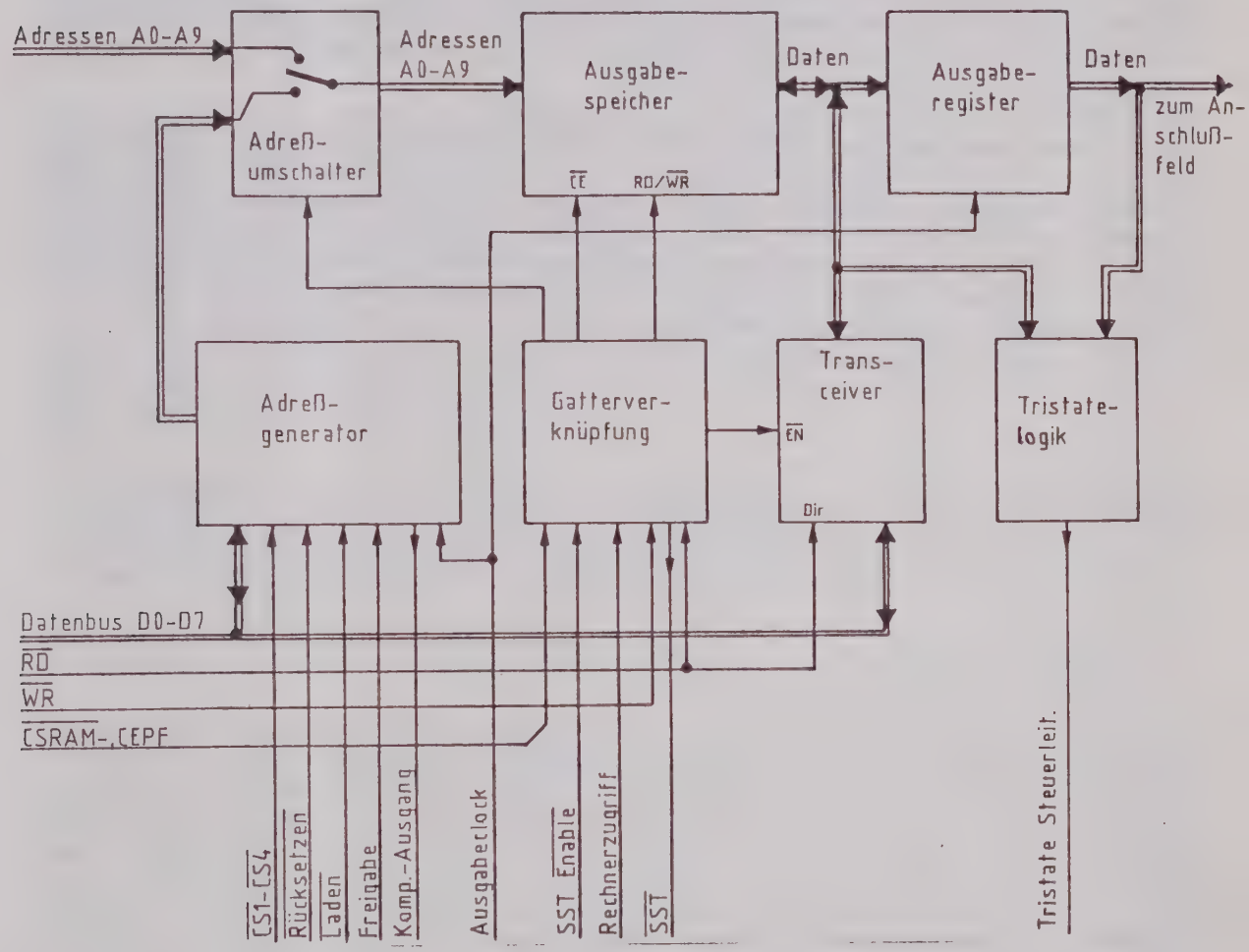


Bild 4-3 Blockschaltbild Ausgabeeinheit

Der Ausgabespeicher, Kern der Ausgabeeinheit, besteht beim Modell 02 aus vier (D123...D126), beim Modell 03 aus acht CMOS-RAM´s (D119...D126). Nach Abschalten der Netzspannung werden sie - wie die CMOS-RAM´s des Mikrocomputers - durch CEPF gesperrt und von den Akkumulatoren weiterversorgt. Über die Transceiver D128, D130, D132 und D134 werden die RAM´s vom Mikrocomputer beschrieben und ausgelesen (Modell 02 enthält nur D132 und D134). Der Ausgabespeicher erhält seine Adressen über den Adreßumschalter (D110...D112) entweder vom Rechner oder vom Adreßgenerator.

Die Pegel an den $\overline{CE}$- und RD/$\overline{WR}$-Eingängen der RAM´s und an den Enable-Pins der Transceiver werden aus logischen Verknüpfungen der Signale auf den Leitungen $\overline{CSRAM}$..., $\overline{RD}$, $\overline{WR}$, Rechnerzugriff und SST-$\overline{Freigabe}$ sowie CEPF gebildet. Dabei entsteht auch das Steuersignal für den Adreßumschalter. Drei Betriebsarten sind möglich:

- Beschreiben und Auslesen des Ausgabespeichers durch den Rechner,
- Ausgabe im Nicht-Single-Step-Betrieb und
- Ausgabe im Single-Step-Betrieb (SST).

Die Tabelle 4-1 zeigt, wie die Ausgabe-RAM´s von der Gatterverknüpfung angesteuert werden.

Tabelle 4-1 Ansteuerung der Ausgabe-RAM's

	RAM-Eingänge		
	Adressen	Freigabe ($\overline{CE}$)	RD/$\overline{WR}$
Beschreiben u. Auslesen durch den Rechner	vom Rechner	durch $\overline{CSRAM}$...	vom Rechner
Ausgabe im Nicht-SST-Betrieb	vom Adreß-generator	alle RAM´s freigegeben	nur lesen
Ausgabe im SST	vom Rechner	durch $\overline{CSRAM}$..., mit $\overline{CSRAM\ D}$ sind alle RAM's freigegeben	nur lesen

Der Adreßgenerator besteht aus den Zählern D103, D104 und D105, drei Komparatoren D100...D102, zwei Registern (D106, D107) und zwei Tri-State-Treibern (D108, D109). Die Zähler sind hintereinandergeschaltet, ihre Ausgänge (D108.11...14, D109.11...14) führen zu den Adreßmultiplexern und zu Treiber- und Komparatoreingängen. Über die Treiber kann durch Aktivieren der Leitungen $\overline{CS3}$ bzw. $\overline{CS4}$ der Zählerstand auf den Datenbus geschaltet werden. Die Register enthalten die Endadresse des auszugebenden Moduls, sie werden von einer ansteigenden Flanke auf der $\overline{CS1}$- bzw. $\overline{CS2}$-Leitung gesetzt. Die Komparatoren vergleichen den Zählerstand mit der Endadresse und melden eine Übereinstimmung an die Ablaufsteuerung.

Der Ausgabetakt wird von der Ablaufsteuerung geliefert. Er steuert den Transport der RAM-Daten in die Ausgaberegister D127, D129, D131 und D133 (beim Modell 02 nur D127 und D129) und damit über das Anschlußfeld zu den Datentreibern.

Arbeitet der Benutzer des IGA mit Zeilen-Tri-State, kann er nicht mehr über alle Datenkanäle frei verfügen, da - je nach Modell - vier oder zwei Ausgangsleitungen zur Steuerung des Tri-State benutzt werden. Liegt an mindestens einem der vier (beim Modell 02 an mindestens einem der zwei) höchstwertigen Ausgänge des RAM-

Paares D126, D125 ein High-Pegel, wird über D135.3 an die Ablaufsteuerung gemeldet, daß beim **nächsten** Ausgabewort mindestens ein Datentreiber hochohmig geschaltet werden soll. Welche Kanäle betroffen sind, leitet sich - nach der nächsten Flanke der Ausgabeclocks - am Ausgang des Registers D133 ab. Ein weiterer Datenkanal (Bit 3 des höchstwertigen Kanals bei Modell 02, Bit 5 bei Modell 03) wird reserviert, wenn das DAV-Signal hochohmig geschaltet werden soll.

4.5.2. Beschreiben und Auslesen des Ausgabespeichers durch den Mikrocomputer

Die CPU legt mit Hilfe der Register der Ablaufsteuerung $\overline{\text{Rechnerzugriff}}$ auf Low; die Multiplexer D110...D112 schalten die Adreßeingänge der RAM´s an A0...A9 des Rechneradreßbusses. Die Leitung SST-$\overline{\text{Freigabe}}$ D116.5 ist auf High. Ebenso liegen D113.3 und RAM-CEPF auf High. Folglich wirken die vom Adreßdekoder des Rechners kommenden Auswahlleitungen $\overline{\text{CSRAM A...D}}$. Ohne $\overline{\text{RD}}$- und $\overline{\text{WR}}$-Impulse (von der CPU) sind die RAM´s der Ausgabeeinheit auf Lesen und die Transceiver zum Datenbus über Pin 19 hochohmig geschaltet. Aktiv wird der Transceiver für das jeweils mit $\overline{\text{CSRAM A...D}}$ angewählte RAM-Paar durch $\overline{\text{RD}}$ oder $\overline{\text{WR}}$ (D113.8 auf Low). Dabei bestimmt die Polarität von $\overline{\text{RD}}$ die Treiberrichtung. Pin 3 von D116 steuert den RD/$\overline{\text{WR}}$-Eingang der RAM´s D119...D126.

4.5.3. Ausgabe im Nicht-Single-Step-Betrieb

$\overline{\text{Rechnerzugriff}}$ ist jetzt auf High. Daher sind die Adreßmultiplexer auf die Zählerausgänge (D103...D105) geschaltet. Alle RAM´s befinden sich im Zustand RD (D116.3 auf High) und sind freigegeben (D113.3 auf Low aktiviert alle $\overline{\text{CE}}$-Eingänge).

Die Daten im Ausgabespeicher wurden vom Mikrocomputer so geordnet, daß der auszugebende Modul bei der (RAM-) Anfangsadresse 0 beginnt. Besteht ein Modul - oder eine Modulsequenz - aus N-Bitmusterzeilen, wird folglich in die Register D106 und D107 als Endadresse N-1 geschrieben.

Bild 4-12 (im Anhang) zeigt den zeitlichen Zusammenhang der wesentlichen Signale bei der Bitmusterausgabe:
Zunächst sind die Zähler zurückgesetzt, an den Datenanschlüssen der RAM´s liegt die erste Ausgabezeile an. Mit der ersten Flanke des Ausgabetakts werden diese Daten von den Ausgaberegistern übernommen, gleichzeitig ändert sich die vom Zähler gelieferte Adresse und damit das Datenwort an den RAM-Ausgängen. Hat der Zähler die Endadresse erreicht, wird dies von den Komparatoren (über D100.6) an die Ablaufsteuerung gemeldet.

Im repetierenden Betrieb wird daraufhin die Leitung Zähler $\overline{\text{laden}}$ auf Low gelegt. D103...D105 laden synchron mit dem Takt, ihre Preset-Eingänge (Pin 3...6) liegen auf Masse. Wenn also mit dem N-ten Ausgabeclock die Datenzeile mit der Endadresse von den Ausgaberegistern übernommen wird, laden die Zähler die Startadresse 0, die Komparatoren nehmen das Gleichsignal zurück und die Leitung Zähler $\overline{\text{laden}}$ geht wieder auf High.

Im nichtrepetierenden Betrieb werden als Reaktion auf ein Gleichsignal der Komparatoren die Zähler über die Leitung Zähler Freigabe angehalten.

Mit dem N-ten Clock wird das letzte Datenwort von den Ausgaberegistern übernommen. Ein letzter Taktimpuls setzt das Tristate-Flipflop der Ablaufsteuerung. Je nach Spezifikation des End-Tristate werden die entsprechenden Datentreiber hochohmig.

4.5.4. Ausgabe im Single-Step-Betrieb

Im Single-Step-Betrieb wird das aktuelle Ausgabewort in die Anzeige des IGA geschrieben. Dazu wird vom Rechner die gewünschte Zeile adressiert und jedes RAM-Paar der Ausgabeeinheit einzeln angewählt und ausgelesen. Dies geschieht in der Reihenfolge RAM-Paar D119, D120 - D121, D122 - D123, D124 - D125, D126 - bzw. bei Modell 02 Paar D123, D124 - D125, D126 - zunächst jeweils wie im Abschnitt 4.5.2. beschrieben (vgl. auch Tab. 4-1). Allerdings liegt jetzt die Leitung SST-Freigabe (D116.5) auf Low.

Deshalb wird beim letzten Lesezyklus mit $\overline{\text{CSRAM D}}$ (auch an D116.4 angeschlossen) D116.6 und damit D113.3 Low. Alle RAM´s sind freigegeben, d.h. die gesamte Datenzeile liegt an den Ausgaberegistereinhängen an. Dies wird über die $\overline{\text{SST}}$-Leitung (D116.6) zur Ablaufsteuerung signalisiert, die dieses Signal mit $\overline{\text{RD}}$ verknüpft und daraus einen Ausgabetaktimpuls erzeugt.

4.6. Ablaufsteuerung
(Hierzu Stromlauf 344.0450 S Bl. 4)

4.6.1. Überblick

Die Zykluszeiten der einzelnen Befehle bei der CPU 8085 sind zu groß, als daß der Mikrocomputer alle Steuer- und Überwachungssignale, die zur Bitmusterausgabe erforderlich sind, in der notwendigen Geschwindigkeit direkt bereitstellen bzw. verarbeiten könnte. Die Ablaufsteuerung übernimmt diese Aufgabe als Bindeglied zwischen Rechner und Ausgabeeinheit. Sie

- speichert die Voreinstellungen für die vom Benutzer gewünschte Betriebsart in Steuerregistern ab,
- überwacht und steuert die Ausgabeeinheit,
- liefert die erforderliche Anzahl von Ausgabetakt und DAV-Impulsen und
- meldet Ausgabestop und externen Start an den Prozessor.

Miteinbezogen werden dabei die externen Anschlüsse $\overline{\text{RFD}}$, $\overline{\text{DAC}}$, Start Ext., Clock Ext. und HIGH-Z Ext. Bild 4-4 zeigt ein Blockschaltbild der Ablaufsteuerung. Die Linien zwischen den Blöcken stellen funktionelle Verbindungen dar, zum Teil sind Leitungen, zum Teil Verknüpfungen über Gatter symbolisiert.

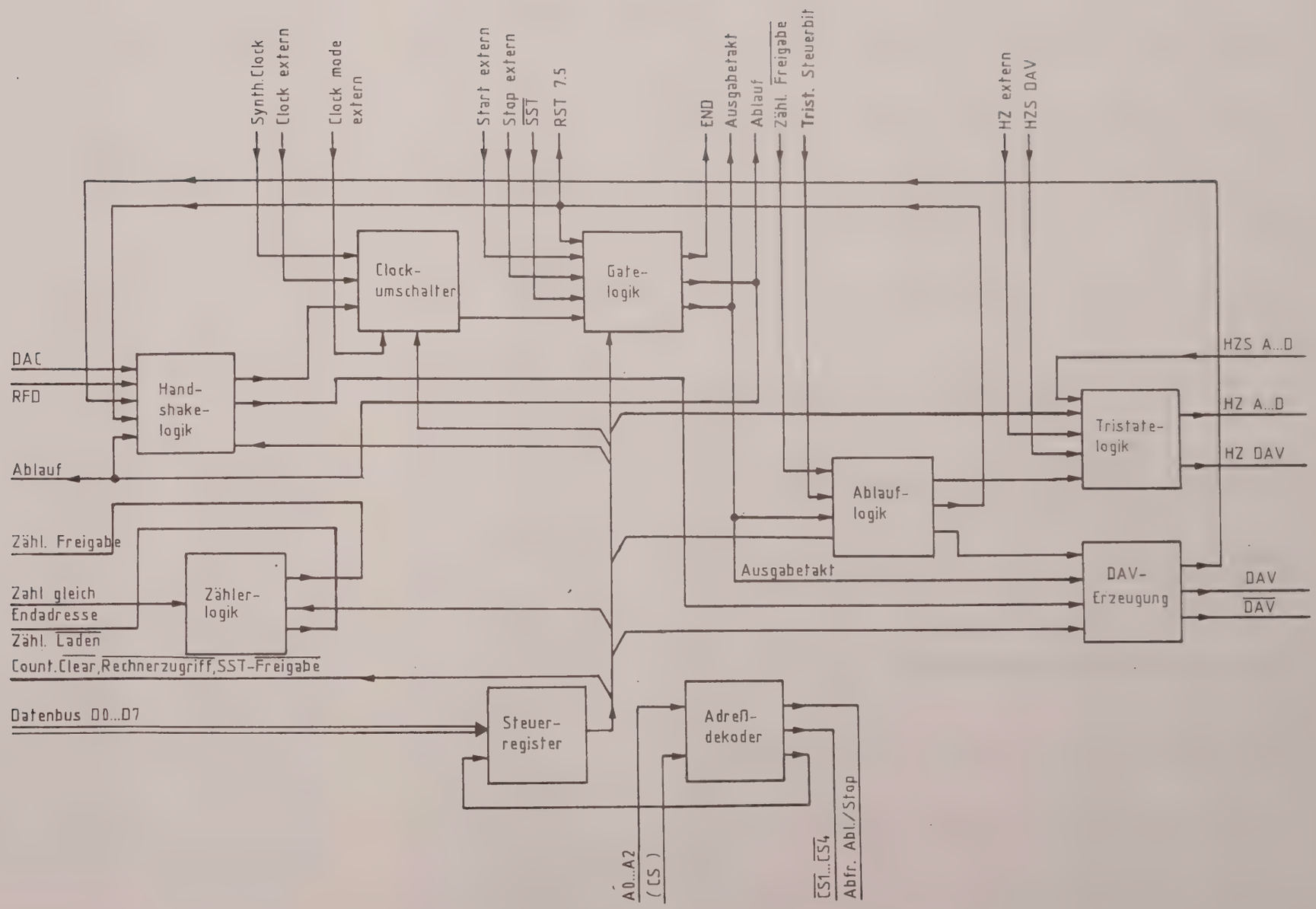


Bild 4-4 Blockschaltbild der Ablaufsteuerung

Zugriff auf Ablaufsteuerung und Ausgabeeinheit erhält der Rechner über den Adreßdecoder der Ablaufsteuerung. Dieser wird von den Adreßleitungen A0...A2 und zwei $\overline{CS}$-Leitungen versorgt [vgl. Stromlauf 344.0015 Bl. 1: D35.17 ist einmal mit $\overline{RD}$ (D135.9) und einmal mit $\overline{WR}$ (D135.13) verknüpft].

Über D178 und D179 kann der Mikrocomputer die Signale $\overline{CS1}$...$\overline{CS4}$ für die Ausgabeeinheit erzeugen und ermitteln, ob gerade eine Ausgabe erfolgt oder nicht ($\overline{Abfrage}$ Ablauf/Stop) sowie die Steuerregister D175...D177 beschreiben.

Diese Register enthalten die Information über die Grundeinstellungen der Ablaufsteuerung und liefern alle Signale, die zur Vorbereitung und zum Starten einer Ausgabe erforderlich sind. Mit Ausnahme des Adreßdecoders sind alle Blöcke im Bild 4-13 vom Inhalt der Steuerregister abhängig. D158 bildet den Clock-Umschalter. Je nach Pegel an den Adreßeingängen (Pin 11, 10, 9) wählt der Multiplexer zwischen Handshake-Takt, Synthesizer-Takt und externen Takt (invertiert oder nichtinvertiert). D158.9 führt zum Schalter für die Wahl der aktiven Flanke des externen Clock und ist Low, wenn die ansteigende Flanke eine Ausgabe takten soll. Die Gate-Logik besteht aus den Flipflops D162 und D163 und den angeschlossenen Gattern. Eingang ist der Ausgang des Clock-Umschalters D158.5, Ausgang der Gate-Logik ist D161.8. Das Gate wird geöffnet - und damit eine Ausgabe gestartet - durch den Mikroprozessor über die Steuerregister oder vom Eingang Start extern. Angehalten wird der Ausgabetakt, wenn alle Bitmuster ausgegeben sind (im nichtrepetierenden Betrieb), oder wenn der Rechner oder ein Signal vom Stop-Extern-Eingang die Ausgabe unterbrechen soll. In die Gate-Logik wird auch der Single-Step-Takt eingespeist.

Die Ablauf-Logik besteht aus den drei Flipflops D164/I, D164/II und D165/I, die synchron mit dem Ausgabetakt arbeiten. Das Equal-Flipflop wird im nichtrepetierenden Betrieb gesetzt, wenn der Zähler die Endadresse erreicht hat. Das Tri-State-Flipflop steuert über die Tri-State-Schalter D168, D169 die Datentreiber hochohmig, wenn innerhalb einer Ausgabe Zeilen-Tri-State, oder nach Beendigung End-Tri-State gefordert wird. Das Interrupt-Flipflop meldet an den Eingang RST 7.5 der CPU, daß eine Bitmusterausgabe beendet wurde und sperrt Gate- und Handshake-Logik. Vom Interrupt-Flipflop wird auch die Tri-State-Logik mitangesteuert. Sie enthält - außer den bereits erwähnten Multiplexern D168 und D169 - noch das Power-on-Flipflop D165II, um alle Datentreiber beim Einschalten des IGA hochohmig werden zu lassen und das Gatter D173III zur Tri-State-Steuerung des DAV-Ausgangs. Die drei Gatter D155II, D155III und D152IV bilden die Zähler-Logik. Sie versorgt den Adreßgenerator der Ausgabeeinheit mit den Signalen Zähler $\overline{laden}$ und Zähler Freigabe.

Die Handshake-Logik leitet den Ausgabetakt aus den Signalen RFD und DAC ab; die DAV-Erzeugung generiert zu einem Zeitpunkt, zu dem die Daten gültig sind, ein DAV-Signal.

4.6.2. Steuerregister D175...D177

Um den IGA in gewünschte Betriebsstände bringen zu können, ist es nötig, Ablaufsteuerung und Ausgabeeinheit mit Steuersignalen zu versorgen. Dies wird durch das Einschreiben bestimmter Datenworte in die Register D175...D177 erreicht.

Aus der Oder-Verknüpfung (D135.8) des $\overline{WR}$-Signals der CPU und dem Ausgangssignals des Adressdecoders D35.17 entsteht das $\overline{Freigabe}$-Signal für den Multiplexer D178. Dieser decodiert die untersten drei Adressbits und liefert einen negativen Puls an dem entsprechenden Ausgang. Mit der positiven Flanke dieses Pulses übernimmt das angewählte Register die Information des Datenbusses.

Welche Bedeutung die einzelnen Steuersignale haben, wird in Tabelle 4-2 dargestellt.

Tabelle 4-2

Register D175			
Name	Pin	aktiv durch	Bedeutung
Clock-Mode I	2	H/L	Wählt zwischen 2-Draht- (L) und 3-Draht-Handshake-Betrieb (H) bzw. zwischen internem (L) und externem (H) Clock.
Clock-Mode II	5	H/L	Wählt zwischen Handshake-Betrieb (H) und internem bzw. externem Clock (L).
Zeilen-Tri-State	6	H	Gibt an, daß Zeilen-Tri-State zugelassen ist.
End-Tri-State	9	H	Gibt an, daß End-Tri-State zugelassen ist.
End-Tri-State-Status-A...D	12-19	H	Gibt an, welche der Datentreiber (A...D) bei Ende der Sequenz in Tri-State gehen sollen.

Register D176			
Name	Pin	aktiv durch	Bedeutung
$\overline{\text{Clear}}$ gate	2		Setzt das Synchronisations-Flipflop, das Start-Flipflop, das Start-Ext.-Flipflop und damit auch das Handshake-Flipflop zurück.
Clock-Start-Flipflop	5		Startet den IGA durch Setzen des Start-Flipflops.
$\overline{\text{Set}}$-Start-Ext.-Flipflop	6		Läßt durch Setzen des Start-Ext.-Flipflop´s externe Startsignale zu.
Clock-Start-Ext.-Flipflop	9		Sperrt externe Startsignale durch Rücksetzen des Start-Ext.-Flipflops.
$\overline{\text{Set}}$-Equal-Flipflop	12		Setzt das Equal-Flipflop.
$\overline{\text{Clear}}$-Equal-Flipflop	15		Setzt das Equal-Flipflop stets zurück und das DAV-Flipflop (D160III und IV) dann, wenn Clock-Mode II Low ist.
$\overline{\text{Set}}$-Power-on-Flipflop	16		Durch Setzen des Power-on-Flipflops werden alle Daten treiber in den Tri-State-Zustand geschaltet.
Counter $\overline{\text{clear}}$	19		Der Adress-Zähler der Ausgabeeinheit wird zurückgesetzt.

Register D177			
Name	Pin	aktiv durch	Bedeutung
SST-Freigabe	2	L	Schaltet die Ausgabeeinheit für den Single-Step-Betrieb um.
Clear-SST-Flip-flop	5	⊓	Setzt das Single-Step-Flip flop zurück.
Rechnerzugriff	6	H/L	Gibt an, ob die Ausgabeeinheit (H) oder der Rechner (L) auf die Ausgabespeicher zu greifen darf.
Repeat	9	H	Gibt an, ob die Ausgabe des momentan aktuellen Moduls bzw. der momentan aktuellen Modulsequenz ständig wieder holt werden soll (H) oder nur einmal erfolgen soll (L).
Clear-Interrupt-Flipflop	12	⊓	Setzt das Interrupt-Flipflop zurück.
Enable-Hz-DAV	15	H	Steuert das DAV-Signal hoch ohmig, falls das DAV-Bit im Ausgabedatenwort High ist.
Set-Interrupt-Flipflop	16	⊓	Setzt das Interrupt-Flipflop; dadurch wird für die CPU ein Interrupt erzeugt und die Handshakesignale DAC u. RFD werden gesperrt.

4.6.3. Startvorbereitung

Nach dem Einschalten des Gerätes und nach dem Beenden jeder Datenausgabe werden die Ablaufsteuerung und die Ausgabeeinheit auf eine Datenausgabe vorbereitet. Dies geschieht durch aufeinanderfolgendes Setzen bzw. Setzen und Rücksetzen der Zeilen in den Steuerregistern D175...D177.

Im einzelnen wird:

a) Die Gate-Logik zurückgesetzt, d.h.
   - das Start-Flipflop (D162I) zurückgesetzt,
   - die Ausgabetaktleitung durch Rücksetzen des Synchronisier-Flipflops (D162II) bis zum (nächsten) Start gesperrt,
   - die Möglichkeit, den IGA extern zu starten; während der internen Vorbereitung durch Rücksetzen des Start-Extern-Flipflops (D163I) abgeschaltet,
   - das Handshake-Flipflop (D153III und IV) zurückgesetzt.

b) Das Equal-Flipflop (D164I), das das Erreichen des letzten Datenwortes anzeigt, zurückgesetzt.

c) Der Adresszähler der Ausgabeeinheit (D103...D105) zurückgesetzt (damit die nächste Ausgabe wieder bei Adresse 0 beginnt).

d) Die Möglichkeit des Single-Step-Betriebes abgeschaltet.

e) Die DAC- und die RFD-Leitung durch Setzen des Interrupt-Flipflops gesperrt (dadurch wird verhindert, daß im Falle des Handshake-Betriebes Zustandsänderungen auf diesen Leitungen schon vor dem Start DAV-Signale erzeugen können).

f) Das DAV-Signal durch Rücksetzen des DAV-Flipflops (D160III und IV) zurückgenommen.

g) Der vom Anwender gewählte Clock-Mode (z.B. 3-Draht-Handshake) eingeschaltet (wurde nach dem Einschalten des Gerätes noch kein Clock-Mode gewählt, so wird ein interner Clock angenommen).

h) Start extern durch Setzen des Start-Extern-Flipflops wieder zugelassen, falls für den aktuellen Modul - oder der aktuellen Modulsequenz - mindestens eine Datenzeile existiert.

   Im Bild 4-5 ist der zeitliche Ablauf der wichtigsten Signale während dieser Vorbereitungsphase dargestellt.

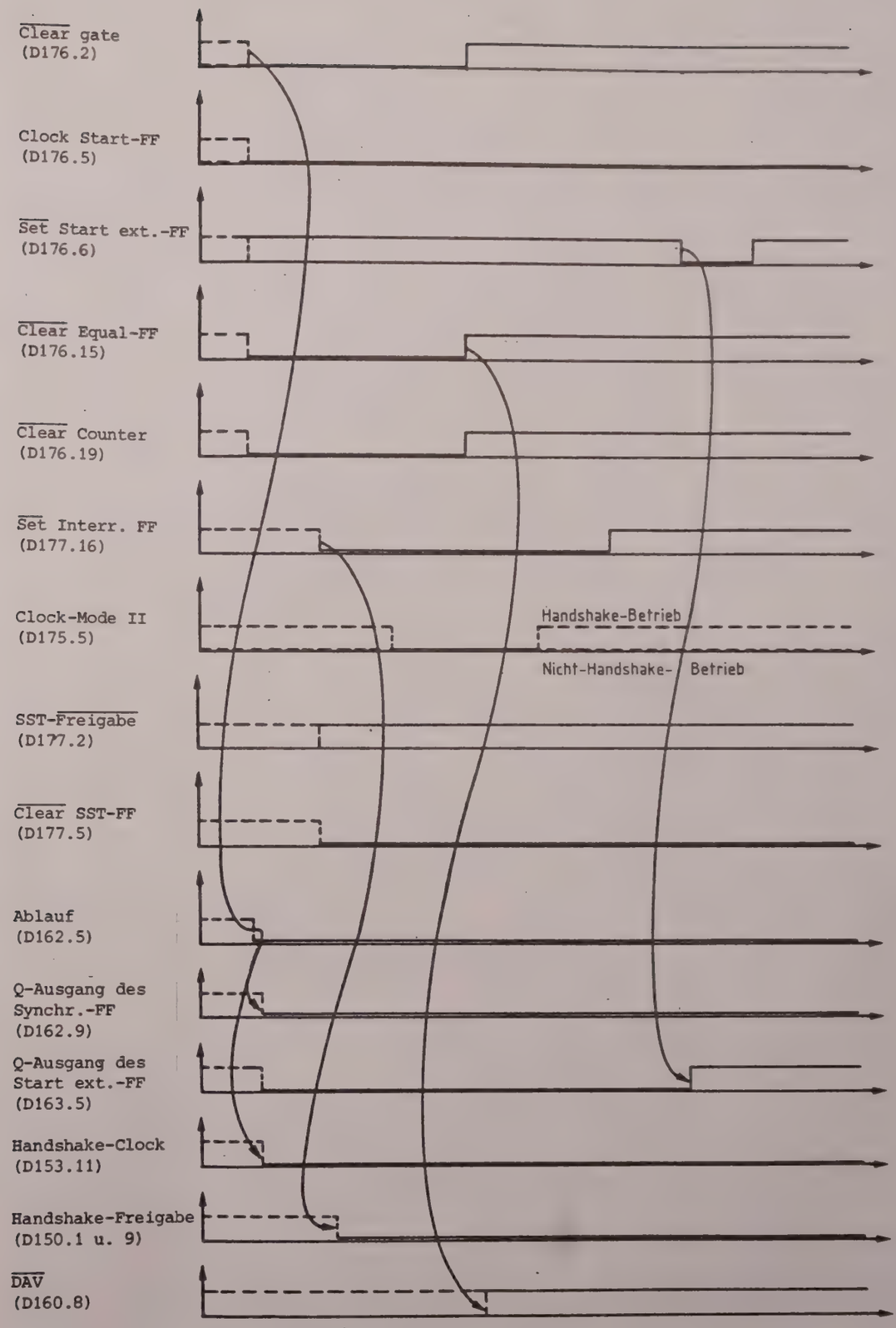


Bild 4-5 Startvorbereitung
(Die Signale SET-Equal-FF und Clear-Interrupt-FF sind währenddessen High, Clock-Start-Ext.-FF ist Low.)

Damit das DAV-Signal sicher zurückgenommen wird, darf das Equal-Flipflop frühestens 10 µs nach dem letzten Ausgabetakt zurückgesetzt werden. Nach dem Einschalten des Gerätes wird zusätzlich zu den oben genannten Maßnahmen das Set-Power-on-Flipflop-Signal gegeben. Dadurch werden alle Datentreiber hochohmig gesteuert. Im Abschnitt 4.6.7. (Tri-State-Steuerung) ist die zugehörige Ansteuerschaltung beschrieben.

4.6.4. Start einer Ausgabe

Die Daten im Ausgabespeicher sind vom Mikrocomputer so geordnet, daß der auszugebende Modul - oder die Modulsequenz - bei der (RAM-) Anfangsadresse = 0 beginnt. Die Register des Adreßgenerators enthalten eine Endadresse ≠0, die Leitung $\overline{\text{Rechnerzugriff}}$ ist auf High.

Eine Bitmusterausgabe beginnt (nach den Startvorbereitungen) mit der ersten ansteigenden Taktflanke, die am Ausgang der Gate-Logik (D161.8) erscheint. (Der Ausgabe-Clock steuert den Transport der Daten im Ausgabespeicher in die Ausgaberegister und damit zu den Datentreibern.) Geöffnet wird das Gate durch Setzen des Start-Flipflops; damit befindet sich der IGA im Run-Mode.
Eine Ausgabe wird gestartet

- vom Mikrocomputer bei Anforderung vom Tastenfeld oder IEC-Bus (nur Option IGA-B1),
- vom externen Start-Eingang.

Beim Start durch den Mikrocomputer wird das Start-Flipflop über den Clock-Eingang gesetzt: D162.3 wird Low und dann High. Ist das Start-Flipflop gesetzt, wird mit der nächsten ansteigenden Flanke, die am Ausgang des Clock-Umschalters (D158.5) erscheint, das Synchronisations-Flipflop D162II gesetzt. D159.4 wird High und - da das SST-Flipflop D163II über Pin 13 zurückgesetzt bleibt - erscheint der Ausgabe-Clock an D161.8, dem Ausgang der Gate-Logik. Das Synchronisations-Flipflop gewährleistet, daß die Breite des ersten Clock-Impulses groß genug ist, um Ausgaberegister und die Register der Ablauflogik zu takten.

Vom externen Start-Eingang wird das Start-Flipflop über den $\overline{\text{Preset}}$-Anschluß gesetzt. D163.6 ist auf Low. Ein negativer Impuls an D161.1, wie er vom Anschlußfeld geliefert wird, überträgt sich auf D162.4. Über D160II und D157I erfährt die CPU von der externen Aktivität und informiert sich mit Hilfe der Leitung $\overline{\text{Abfrage}}$ Ablauf/Stop (D179.7) über den Betriebszustand der Ablaufsteuerung (abgefragt wird über den Treiber D109 der Ausgabeeinheit der Q-Ausgang des Start-Flipflops).

Da das Equal-Flipflop zurückgesetzt ist (D164.5 auf Low), wird mit der ersten Flanke des Ausgabe-Clocks das Interrupt-Flipflops zurückgesetzt.

4.6.5. Beenden einer Ausgabe

Eine Ausgabe wird unterbrochen bzw. beendet

- vom Mikrocomputer, - ausgelöst durch Drücken der Taste STOP oder den entsprechenden IEC-Bus-Befehl (nur bei Option IGA-B1) -

- über ein Signal auf den externen STOP-Eingang, oder
- wenn im nichtrepetierenden Betrieb alle Datenzeilen ausgegeben sind.

In allen Fällen werden die Flipflops der Gate-Logik zurückgesetzt. D162.9 geht auf Low, damit ist das Gate geschlossen.

Das Rücksetzen der Gate-Logik erfolgt durch den Rechner mit Hilfe der Clear-Gate-Leitung (D176.2), vom externen STOP-Eingang über einen negativen Impuls vom Anschlußfeld an D156.9. Wie beim externen Start wird durch die Gatter D160II und D157I ein Interrupt ausgelöst. Durch Aktivieren der Leitung Abfrage Ablauf/Stop erfährt der Mikrocomputer, daß das Start-Flipflop nicht gesetzt ist und somit kein Ablauf stattfindet.

Bild 4-6 zeigt, wie im nichtrepetierenden Betrieb eine Ausgabe abgeschlossen wird (vgl. hierzu auch Bild 4-12 im Anhang).

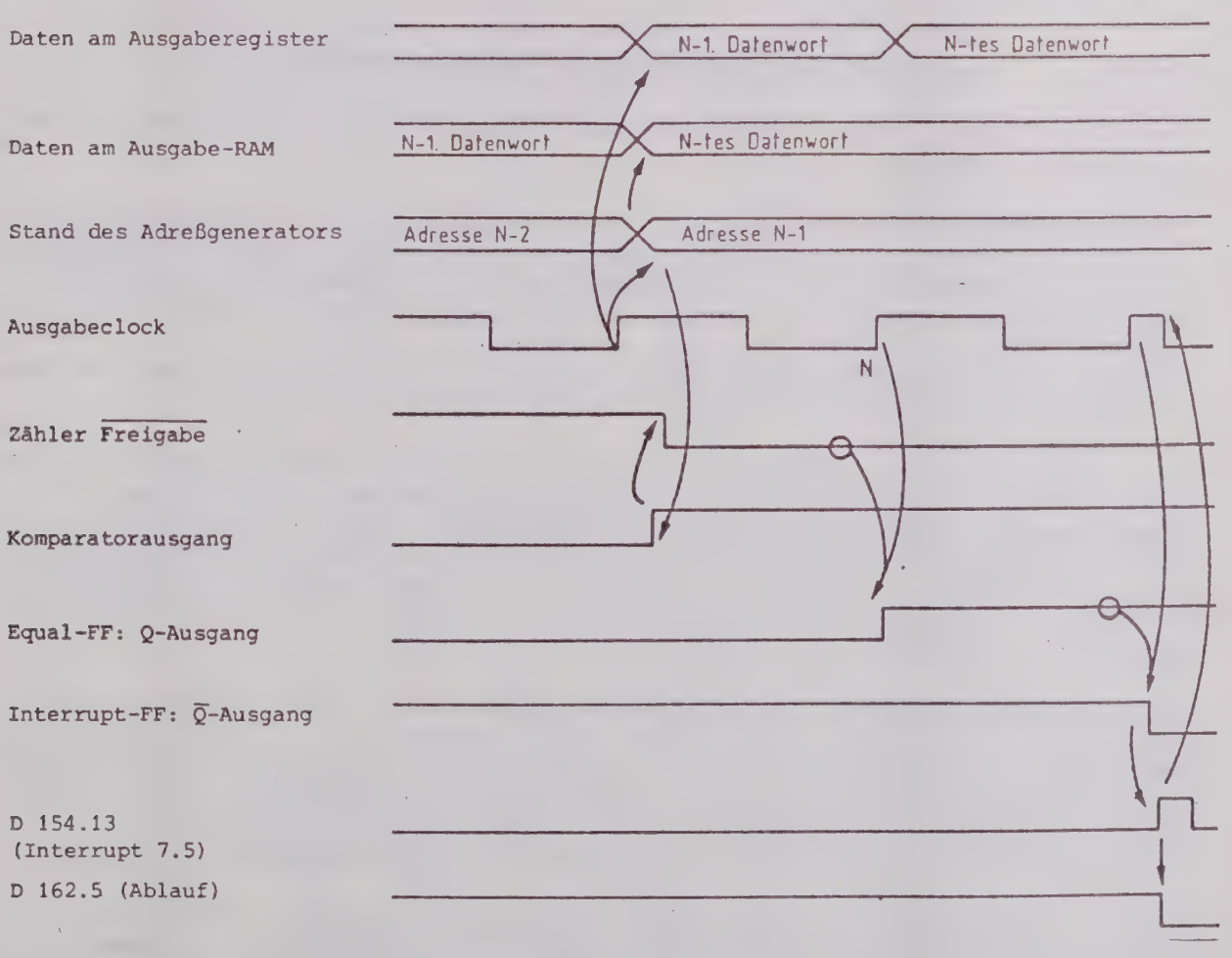


Bild 4-6 Ende einer nichtrepetierenden Ausgabe

Die Ausgabe besteht aus N Datenworten. Nach dem N-1ten Ausgabetakt wird als Reaktion auf den High-Pegel am Kompartorausgang der Adreßgenerator der Ausgabeeinheit über Zähler-Freigabe angehalten (vgl. 4.5.3.). Daher liegt am Dateneingang des Equal-Flipflops (D164.2) ein High-Pegel; es wird mit dem N-ten Taktimpuls gesetzt. D164.6 wird Low und der Eingang der DAV-Erzeugung durch D159IV verriegelt. Die Verzögerungsgatter D174I, II, IV, V garantieren, daß vom N-ten Ausgabetakt ein genügend breiter Impuls durchgelassen wird, um D170I zu triggern.

Da am Dateneingang des Interrupt-Flipflops (D165.2) High-Pegel anliegt, wird es mit der ansteigenden Flanke des nächsten Taktimpulses gesetzt. Der Übergang von High auf Low am $\overline{Q}$-Ausgang (D165.6) löst folgende Hardware-Reaktionen aus:

- Die Tri-State-Logik wird geschaltet (siehe Abschnitt 4.6.7.).
- Die Gatter D167IV, V, VI und D154IV erzeugen einen positiven Impuls, der über D157I einen CPU-Interrupt verursacht und über D174III die Gate-Logik zurücksetzt.
- D150I und D150III sperren die Eingänge der Handshake-Logik.

Wie beim externen Start und Stop fragt der Mikrocomputer den Zustand des Start-Flipflop ab und beginnt mit den Vorbereitungen für einen weiteren Start.

4.6.6. Erzeugung des DAV-Signals im Nicht-Handshake-Betrieb

Das DAV-Signal wird, je nach Betriebsart, auf verschiedene Art und Weise erzeugt:

- Beim Handshake-Betrieb wird es in Abhängigkeit von den jeweiligen Zuständen der beiden anderen Handshake-Signale generiert (die Erzeugung des DAV-Signals wird für diesen Fall deshalb im Zusammenhang mit der Beschreibung des Handshake-Betriebes erläutert).
- Beim Nicht-Handshake-Betrieb hingegen, lassen sich Beginn und Dauer des DAV-Signals durch Potentiometer einstellen.

Der Ausgabetakt (D161III.8) gelangt über D159IV zum Monoflop D170I und startet dieses mit der ansteigenden Flanke. Das Monoflop erzeugt einen positiven Ausgangspuls, dessen Dauer durch das auf der Geräterückseite befindliche Potentiometer DAV DELAY 35 (vgl. Bild 2-3) eingestellt werden kann. Die minimal einstellbare Pulsdauer beträgt ca. 180 ns (bedingt durch den Vorwiderstand R262), die maximale ca. 7 µs.

Aus der **abfallenden** Flanke dieses Pulses wird mit Hilfe von D171 und D172 ein kurzer negativer Puls erzeugt, der das aus zwei Nand-Gattern (D160III und IV) gebildete Flipflop setzt (D160.11 =High). Das DAV-Signal entspricht dem Ausgangssignal dieses Flipflops. Mit dem Potentiometer DAV DELAY (35 Bild 2-3) läßt sich somit die Verzögerung für den Beginn der $\overline{DAV}$-Signale einstellen.

Mit der abfallenden Flanke des Ausgangspulses von D170I wird außerdem das Monoflop D170II gestartet. Es erzeugt an seinem Ausgang einen positiven Puls, dessen Dauer durch das ebenfalls auf der Rückseite befindliche Potentiometer DAV WIDTH (35, Bild 2-3)

eingestellt werden kann. Die minimal einstellbare Pulsdauer beträgt ca. 150 ns (bedingt durch den Vorwiderstand R264), die maximal einstellbare ca. 7 µs.

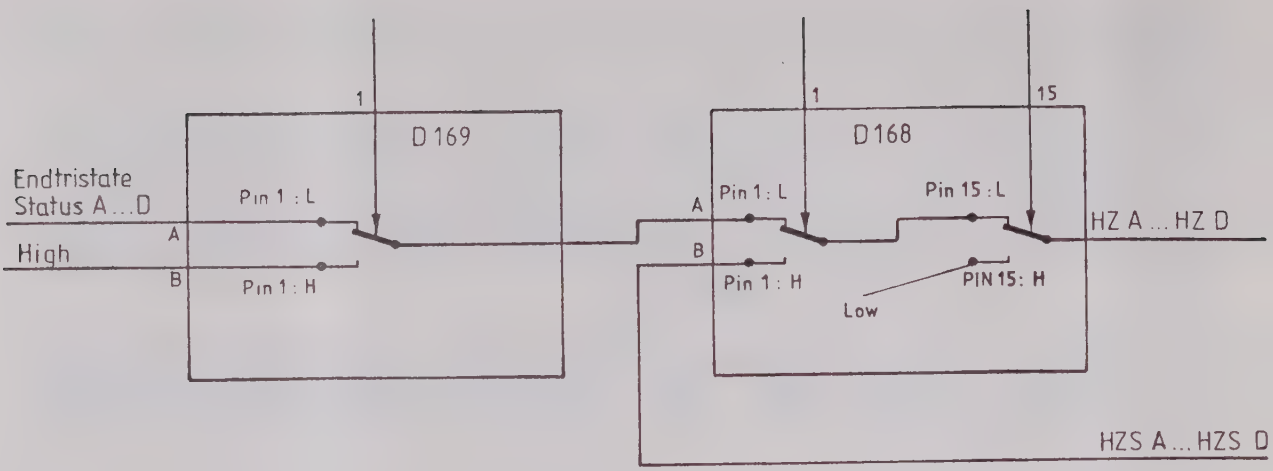
Aus der abfallenden Flanke dieses Pulses wird mit Hilfe von D171 und D172 ein kurzer negativer Puls erzeugt, der das durch den vorhergehenden Setz-Puls gesetzte Flipflop (D160III und IV) und damit das DAV-Signal wieder zurücksetzt (D160.11 = Low). Mit dem Potentiometer DAV WIDTH (36, Bild 2-3) läßt sich somit die Dauer (Width) des DAV-Signals einstellen.

DAV und $\overline{\text{DAV}}$ (D160.8) werden über das Anschlußfeld und die Buchse CLOCK CONTROL (39) (vgl. Bild 2-3) zum Clock-Control-Treiber (vgl. Abschnitt 4.13 bzw. 4.14) geführt und stehen dort dem Anwender zur Verfügung.

4.6.7. Tri-State-Steuerung

Die Arbeitsweise der beiden Tri-State-Schalter D168 und D169 ist in Bild 4-7 schematisch dargestellt. Wenn die Ausgänge HZA...D High-Pegel führen, werden die entsprechenden Datentreiber hochohmig. Dies geschieht in folgenden Fällen:

- Beim Einschalten des IGA.
- Wenn innerhalb einer Ausgabe Zeilen-Tri-State, oder
- nach Abschluß einer Ausgabe End-Tri-State, oder
- über den HIGH-Z-Eingang Tri-State angefordert oder
- die Taste STOP gedrückt wird.



	D 169, Pin1	D 168, Pin1	D168, Pin 15
Einschalten:	High	Low	Low
Stop:	High	Low	Low
Zeilentristate:	Low	High	Low
Endtristate:	Low	Low	Low
HZ extern:	Low	Low	Low
Bitmusterausgabe:	Low	High	High

Bild 4-7 Funktionsschema der Tri-Stateschalter D168, D169

Beim Einschalten des IGA setzt das Initialisierungsprogramm das Power-on-Flipflop, dessen Q-Ausgang steuert den Selekt-Anschluß von D169.1 und läßt die High-Pegel an den B-Eingängen passieren. Der $\overline{Q}$-Ausgang von D165II führt über die Gatter D166IV und D159III zum Selekt-Pin von D168, über D166IV und D159I zum Enable-Anschluß des zweiten Tri-State-Schalters: D169.1 und D168.15 sind Low. Damit führen die Ausgänge HZA...D High-Pegel. Mit dem ersten Ausgabetakt werden das Power-on- und das Interrupt-Flipflop zurückgesetzt. Am Ausgang von D169 erscheinen die Pegel, die in die entsprechenden Bits End-Tri-State-Status A...D (Register D175) eingeschrieben wurden. D168.1 und D168.15 werden High, damit sind alle Datentreiber aktiv.

Zeilen-Tri-State wird ermöglicht durch Setzen des entsprechenden Bits für Zeilen-Tri-State im Steuerregister D175. D175.6 führt an D166.2. Das Tri-State-Steuerbit (D166.1) liefert einen High-Pegel, wenn nach der nächsten ansteigenden Flanke des Ausgabetaktes Datentreiber hochohmig werden sollen (vgl. Abschnitt 4.5.1.). Da der Dateneingang des Tri-State-Flipflops (D164.12) auf High liegt, wird es mit dieser Flanke gesetzt. $\overline{Q}$ aktiviert den Schalter D168, verzögert durch die Gatter D118I, III, IV, V. Inzwischen hat sich auf den Leitungen HZS A...D ein High-Pegel eingestellt, die Ausgabekanäle hochohmig schalten sollen. Das Interrupt-Flipflop ist nicht gesetzt und D168 schaltet die B-Eingänge durch.

End-Tri-State tritt auf, wenn alle Datenzeilen bei nichtrepetierendem Betrieb ausgegeben wurden, oder wenn die Ausgabe beim letzten Datenwort gestoppt wurde.

Welche Kanäle hochohmig werden, richtet sich nach dem Pegel der Leitungen End-Tri-State-Status A...D. Ermöglicht wird der End-Tri-State über das Steuerregister D175.9.

Beim Erreichen der Endadresse ist D166.4 High. Besteht eine Ausgabe aus N Datenworten, wird mit dem N-ten Ausgabe-Clock das Equal-Flipflop gesetzt (vgl. Bild 4-6). D164.12 ist High. Der letzte Taktimpuls setzt daher das Interrupt- und Tri-State-Flipflop. Wie beim Zeilen-Tri-State wird der Multiplexer D168 aktiv. Da D165.6 auf Low liegt, schaltet er die Ausgänge von D169 (D169 ist auf A-Eingänge geschaltet), d.h. die Tri-State-Status-Leitungen an die Ausgänge HZA...D.

Die Tri-State-Status-Leitungen bestimmen auch bei externer HZ-Anforderung, welche Datentreiber hochohmig werden sollen. Über D166IV und D159III wählt D168 die A-Eingänge, durch D159 wird der Schalter aktiviert (D169 ist auf die A-Eingänge geschaltet).

Ein High-Pegel an D173.8 steuert die Ausgänge des Clock-Treibers in den Tri-State. Wird dies gewünscht, muß - wie beim Zeilen-Tri-State - ein Datenkanal reserviert werden. Ist D177.15 High, wird in der Datenzeile, in der das fünfhöchste Bit bei Modell 03, das dritthöchste Bit bei Modell 02 High ist, der Clock-Treiber hochohmig.

4.6.8. Handshake-Betrieb

Der Handshake-Betrieb ist eine Betriebsart, bei der der IGA die Daten nicht in festen zeitlichen Abständen, sondern erst dann ausgibt, wenn ihm der Empfänger mitgeteilt hat, daß er empfangsbereit (RFD = Ready For Data) ist. Wann der Empfänger die daraufhin ausgegebenen Daten übernehmen darf, wird ihm vom IGA durch das DAV (Data Valid)-Signal mitgeteilt.

Beim IGA kann zwischen Dreidraht- und Zweidraht-Handshake gewählt werden.

4.6.8.1. Dreidraht-Handshake

Die Schaltung wurde so konzipiert, daß die von der IEC-Bus-Norm geforderten Zeitbedingungen, bezüglich des Handshake, eingehalten werden.

Zur prinzipiellen Arbeitsweise des Dreidraht-Handshake vgl. Bild 2-6 und Abschnitt 2.6. der Bedienungsanleitung.

Vor jedem Start einer Datenausgabe befindet sich das Gerät in einem definierten Zustand (vgl. Pkt. 4.6.3. Startvorbereitung).

Das Umschalten in den Handshake-Betrieb geschieht durch Setzen von D175.5. Dadurch wird

a) der Multiplexer D158 auf die Handshake Logik umgeschaltet,
b) der Ausgang des Monoflops D170I (DAV-Delay-Einstellung) über D173II und der Ausgang des Monoflops D170II (DAV-Width-Einstellung) über D173I gesperrt und
c) das Gatter D173IV für das DAV-Setzsignal und das Gatter D166III für das DAV-Rücksetzsignal durchgeschaltet.

Durch Setzen von Clock-Mode I (D175.2) wird das RFD-Signal an D156I freigegeben, das DAC-Signal an D150IV gesperrt und dadurch auf Dreidraht-Handshake geschaltet. Während dieser Umschaltung erfolgt keine Datenausgabe, das Signal Ablauf liegt auf Low.

Nach Abschluß der Vorbereitung kann der IGA gestartet werden. Bei einem Start durch Tastendruck oder IEC-Bus-Befehl (nur bei Option IGA-B1) legt der Mikrocomputer die Clock-Start-Flipflop-Leitung (D176.5) auf High und setzt dadurch das Start-Flipflop (D162I). Liegt ein externes Startsignal an, so gelangt diese über D161I zum Start-Flipflop und setzt es über dessen Preset-Eingang.

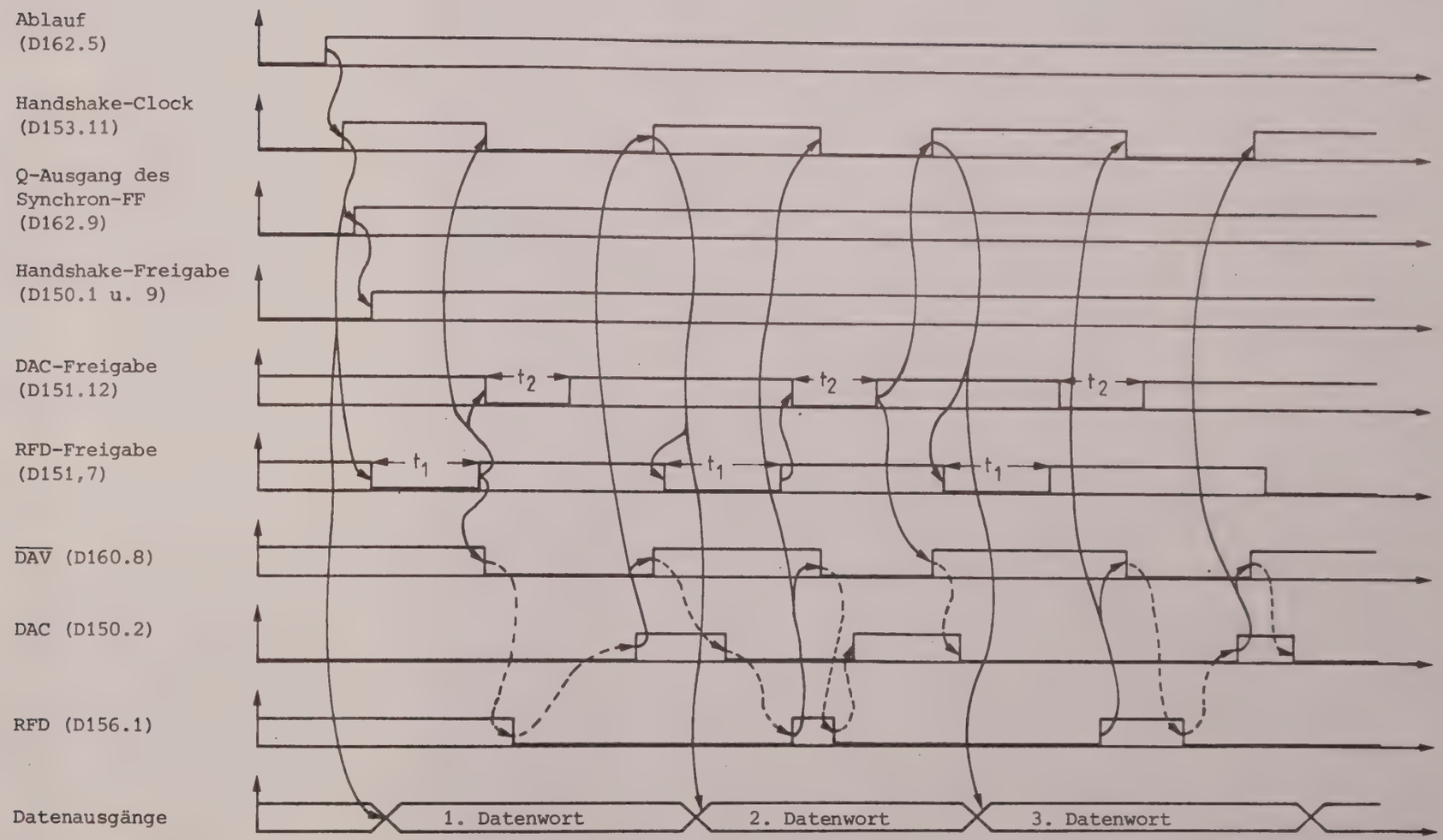


Bild 4-8 Ablaufdiagramm beim Start einer Datenausgabe im Dreidraht-Handshake-Betrieb

Im Bild 4-8 ist der zeitliche Ablauf der Ausgabe der ersten 3 Datenworte ab diesem Zeitpunkt dargestellt. Aus der positiven Flanke des Ablaufsignals (D162.5) wird mit Hilfe von D152I...III und D153II ein negativer Puls erzeugt. D150.4 liegt zu diesem Zeitpunkt auf High, da die Handshake-Sperre noch nicht aufgehoben ist (D150.1 = Low). Der Puls wird somit durchgelassen und setzt das aus zwei Nand-Gattern (D153III und IV) gebildete Handshake-Flipflop.

Der Ausgang des Handshake-Flipflops stellt den Handshake-Takt dar, der jetzt über den Multiplexer D158 zum Synchronisations-Flipflop (D162II) durchgeschaltet wird. Es wird mit der ansteigenden Flanke gesetzt und schaltet damit den Takt D159II auf die Ausgabetaktleitung (D161.8) durch. In der Ausgabeeinheit wird dadurch die Bereitstellung des ersten Datenwortes bewirkt. Der Takt setzt mit seiner positiven Flanke außerdem das Interrup-Flipflop (D165I) zurück (der D-Eingang liegt auf Low, da das Equal-Flipflop während der Grundeinstellung rückgesetzt wurde) und gibt damit die beiden Leitungen DAC und RFD frei.

Das RFD-Signal gelangt jetzt (sofern es vom Empfänger schon gesendet wurde) über D167I und II bzw. D154II und III zum Gatter D153I. Dort wird es erst durchgelassen, wenn der Ausgang $\overline{Q}$ des Monoflops D151I High ist.

Dieses Monoflop wurde mit der positiven Flanke des Handshake-Taktsignals gestartet. Es liefert einen negastiven Puls von ca. 600 ns Dauer (T1 im Bild 4-8).

Der Sinn dieser Sperre ist folgender: Laut IEC-Bus-Norm braucht ein IEC-Bus-fähiges Gerät erst 200 ns nach Anlegen des ATN-Signals seine beiden Handshake-Leitungen NRFD und NDAC in einen gültigen Zustand zu bringen. Es ist nun aber ein Anwendungsfall für den Betrieb des IGA, eben dieses ATN-Signal als erstes Datenwort auszugeben (vgl. Applikationsschriften). Das NRFD-Signal darf also erst frühestens 200 ns nach Erscheinen des ersten Datenwortes am Ausgang abgefragt werden. Um dies zu gewährleisten, wurde die oben beschriebene Sperre mittels des Monoflops D151I eingerichtet.

Durch die Schaltzeiten der Gatter D167I und II bzw. D154II und III ist sichergestellt, daß ein von der Handshake-Freigabe (D150III) bereits durchgelassenes RFD-Signal (es kann ja schon vor dem Start des IGA angestanden haben) erst nach Wirksamwerden der Sperre das Gatter D153I erreicht.

Das RFD-Signal wird durch D153I invertiert und dann über D173IV (173.12 ist bei Handshake-Betrieb High) und D161II (D161.4 ist bei Handshake-Betrieb Low) zu D171I weitergeleitet. D171I...III und D172II erzeugen aus der negativen Flanke des Signals einen negativen Puls der das aus zwei NAND-Gattern gebildete DAV-Flipflop (D160III und IV) setzt (D160.11 = High). Das DAV-Signal entspricht dem Ausgangssignal dieses Flipflops.

Der eben beschriebene negative Puls gelangt außerdem über D156II (D156.4 liegt an der Ablaufleitung und damit auf High) auf den Reset-Eingang des Handshake-Flipflops (D153.10). Dadurch wird der Handshake-Takt wieder zurückgenommen.

Das DAV-Signal veranlaßt den Empfänger, das RFD-Signal wegzunehmen und DAC zu senden. Das DAC-Signal gelangt über D150I zu D155I. Es wird dort erst durchgelassen, wenn der Ausgang $\overline{Q}$ des Monoflops D151II High ist. Dieses Monoflop wurde mit der ansteigenden Flanke des $\overline{Q}$-Ausgangs des Monoflops D151I gestartet. Es liefert einen negativen Puls von ca. 100 ns Dauer.

Die Sperre sorgt zusammen mit der RFD-Sperre des Monoflops D151I dafür, daß 2 Taktsignale nicht schneller aufeinander folgen, als sie von der Ausgabeeinheit verarbeitet werden können.

Das DAC-Signal wird durch D155I invertiert, gelangt über D150II (D150.5 = High) zum Handshake-Flipflop, setzt dieses und erzeugt dadurch einen neuen Takt, der bereits zu diesem Zeitpunkt für die Bereitstellung des nächsten Ausgabewortes sorgt.

Von D155I wird DAC außerdem zu D172III geführt. Bei Handshake-Betrieb liegt D172.9 auf Low und somit kann durch die Gatter D171IV...VI und D172I ein negativer Puls erzeugt werden, der das aus zwei NAND-Gattern gebildete DAV-Flipflop (D160III und IV) und damit das DAV-Signal wieder zurücksetzt (D160.11 = Low).

Das Zurücknehmen des DAV-Signals veranlaßt den Empfänger, seinerseits DAC zurückzunehmen und RFD zu senden.

Damit ist die Ausgabe des ersten Datenwortes abgeschlossen und der Zyklus beginnt für die Ausgabe des nächsten Wortes von vorne (vgl. Bild 4-9).

Aus dem Bild 4-9 kann man den zeitlichen Ablauf der wichtigsten oben beschriebenen Signale beim Beenden einer Ausgabe ersehen. Dargestellt ist die Ausgabe von 3 Datenworten im SINGLE-Betrieb.

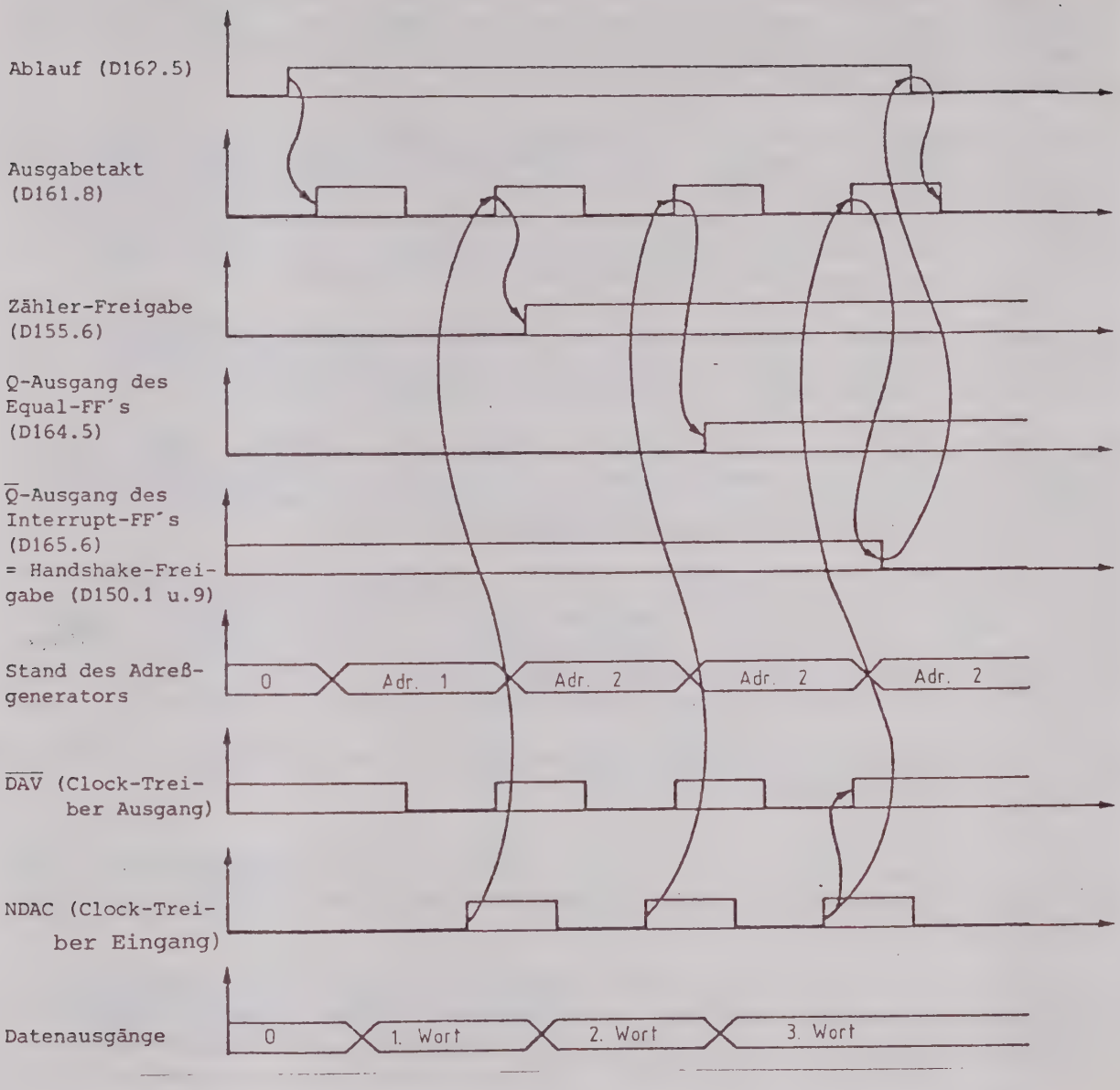


Bild 4-9 Ablaufdiagramm bei der Ausgabe von 3 Datenworten im Handshake-Betrieb (nichtrepetierend)

4.6.8.2. Zweidraht-Handshake

Zur prinzipiellen Arbeitsweise des Zweidraht-Handshakes vgl. Bild 2-7 und Abschnitt 2.7 der Bedienungsanleitung.

Für den Zweidraht-Handshake existiert keine eigene Steuerlogik. Vielmehr wird durch Invertieren des DAC-Signal ein Pseudo-RFD-Signal erzeugt und damit die oben beschriebene Steuerlogik für den Dreidraht-Handshake betrieben. Die Funktionsbeschreibung für den Dreidraht-Handshake gilt also ebenso für den Zweidraht-Handshake.

Die einzige Ausnahme: Bei der Initialisierung wird durch **Rücksetzen** von Clock-Mode I (D175.2) auf Zweidraht-Handshake geschaltet, damit das RFD-Signal an D156I gesperrt und das invertierte DAC-Signal an D150IV freigegeben wird.

4.6.9. Single Step-Betrieb

4.6.9.1. Vorbereitungen

Im Steuerregister wird D177.1 (SST-Freigabe) auf Low gelegt; das SST- und das Equal-Flipflop sind zurückgesetzt, das Interrupt-Flipflop ist gesetzt.

4.6.9.2. Erzeugen des Ausgabeclocks

Erzeugt wird der SST-Clock durch Takten und Rücksetzen des SST-Flipflops D163II. Der Mikrocomputer liest die aktuelle Zeile nacheinander aus den einzelnen RAM-Paaren der Ausgabeeinheit und schreibt den Speicherinhalt in die Anzeige (vgl. Abschnitt 4.5.4.). Mit der Anwahl des höchstwertigen Paares durch $\overline{\text{CSRAM D}}$ sind alle RAM´s des Ausgabespeichers freigegeben; die Leitung $\overline{\text{SST}}$ (D172.13) wird Low. Der $\overline{\text{RD}}$-Impuls an D172.12 gelangt zum Takteingang von D163II, der Dateneingang liegt auf High, das Flipflop wird gesetzt. Danach erzeugt der Rechner mit D177.5 einen Rücksetzimpuls.

4.6.9.3. Starten und Beenden einer Ausgabe

Das erste Datenwort an den Ausgaberegistern erscheint als Reaktion auf den ersten (Ausgabe-) Taktimpuls. Bei jedem Schritt adressiert der Mikrocomputer eine neue Zeile. Wird als erstes ein Step up gewünscht, bleibt dies ohne Konsequenzen.

Beendet wird eine Ausgabe durch den Mikrocomputer - angefordert über Tastendruck oder vom IEC-Bus - oder den externen Stop-Eingang. Der Rechner beginnt mit den neuen Startvorbereitungen.

4.6.9.4. Erreichen der Endadresse

Hat der Mikrocomputer die letzte Datenzeile ausgegeben und wird ein weiterer Abwärtsschritt (Step down) gewünscht, muß der Rechner über das Steuerregister D176 zunächst das Equal-Flipflop setzen. Ein DAV-Impuls wird dadurch unterdrückt. Der Mikrocomputer adressiert erneut die letzte Datenzeile, mit dem Ausgabe-Clock wird das Interrupt-Flipflop gesetzt und die Tri-State-Logik stellt den spezifizierten End-Tri-State ein. Step up setzt zunächst das Equal-Flipflop zurück und gibt dadurch die DAV-Erzeugung frei. Da der Dateneingang D165.2 wieder auf Low liegt, wird mit dem Ausgabetakt $\overline{Q}$ am Interrupt-Flipflop High und damit der End-Tri-State wieder zurückgenommen.

4.7. Synthesizer

(Hierzu Stromlauf 344.0515 S)

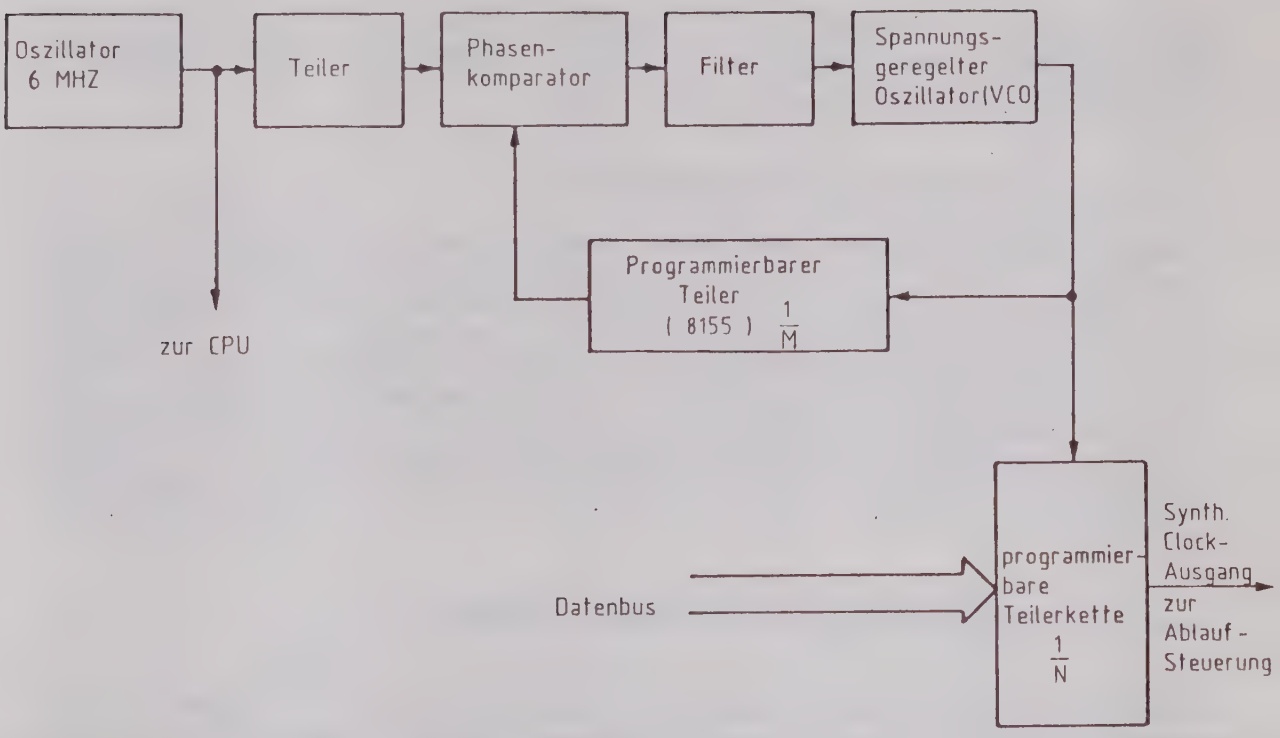


Bild 4-10 Blockschaltbild des Synthesizer

Der Synthesizer liefert den Takt für die CPU und, falls das Gerät auf interne Takterzeugung geschaltet ist, den Ausgabetakt (vgl. Abschnitt 4.6.)

Der 6-MHz-Quarz B1 und die Gatter D1I...III bilden mit ihrer Beschaltung einen Oszillator. Mit dem Trimmkondensator C21 kann der Oszillator genau auf 6 MHz abgestimmt werden. Das Signal wird über die Schnittstelle X150.4 zur CPU geleitet. Für die Ausgabetakterzeugung werden die 6 MHz vom Teiler D2I auf 1 MHz sowie von D3 weiter auf 10 kHz geteilt und dem Phasenkomparator D4 an seinem Referenz-Frequenz-Eingang zur Verfügung gestellt.

Dieser vergleicht das Referenzsignal mit dem an seinem anderen Eingang (D4.3) anliegenden nachzuregelnden Signal. Stimmen beide in Frequenz und Phase überein, so schaltet er seinen Ausgang hochohmig. Eilt das nachzuregelnde Signal dem Referenzsignal nach, so liefert der Phasenkomparator +0,75 V, eilt es vor, Pulse von +2,25 V. Die Dauer der Pulse ist dem Phasenfehler proportional. Die Pulse werden gefiltert und dem invertierenden Integrator (N2 mit seiner Beschaltung) zugeführt. Durch die Potentialanhebung seines nichtinvertierenden Eingangs auf ca. 1,3 V wird erreicht, daß die Pulse von 2,25 V seine Ausgangsspannung verkleinern, die Pulse von 0,75 V sie vergrößern. Am Ausgang des Integrators entsteht so eine der Sollfrequenz proportionale Spannung.

Aus dieser Spannung wird mit Hilfe des Operationsverstärkers N1, des Transitors V1 und des Widerstands R22 ein der Sollfrequenz proportionaler Konstantstrom gewonnen. Dieser Strom lädt den Kondensator C28 solange auf, bis die Basisspannung am Transistor V3 niedriger als am Transistor V4 ist. Ist dies erreicht, so schaltet der aus diesen beiden Tranistoren gebildete Schmitt-Trigger um, d.h. V4 wird leitend und bringt dadurch den Transistor V5 in den aktiven Bereich. Der Kondensator C28 kann sich über den Widerstand R23 und den Transistor V5 entladen. Dies geschieht solange, bis die Basisspannung am Transistor V3 wieder größer wird als die im jetzigen Zustand an der Basis anliegende Spannung vom Transistor V4. Ist dies erreicht, so schaltet der Schmitt-Trigger wieder in der ersten Zustand zurück, ein neuer Ladevorgang beginnt. Durch die Dimensionierung der Schaltung ergibt sich für den Entladevorgang des Kondensators eine wesentlich kürzere Zeit als für den Ladevorgang.

Die Spannungspulse des Kollektors von V4 werden durch den Transistor V7 auf TTL-Pegel gebracht. Durch den nachgeschalteten 1:2 Teiler D5I wird ein Tastverhältnis des Rechtecksignals von 1:1 erreicht.

Dieses VCO-Ausgangssignal erreicht über die Schnittstelle X150.6 den programmierbaren Teiler D70, wird dort um die eingespeicherte Konstante geteilt und dann über die Schnittstelle X150.5 dem zweiten Eingang des Phasenkomparators (D4.3) zugeführt. Das Signal hat an dieser Stelle gleiche Frequenz und Phase wie das vom Quarz abgeleitete Referenzsignal (D4.1). Wäre das nicht der Fall, so würde der Phasenkomparator den VCO solange nachstimmen, bis diese Bedingung erfüllt ist (Phasenregelkreis).

Das Ausgangssignal des VCO´s (D5.9) wird über eine programmierbare Teilerkette (D5II, D6, D7, D8) geteilt. D5II teilt das Signal durch 2 und 4, D6...8 teilen es je zweimal durch 10.

Mit Hilfe der beiden Multiplexer D11 und D9 kann eines der Signale auf den Ausgang durchgeschaltet werden. Die Multiplexer erhalten ihre Steuerinformation von einem Register D10, das vom Mikrocomputer durch Einschreiben eines Datenwortes gesetzt wird. Das zugehörige $\overline{CS}$-Signal wird aus der Dekodierung der Adressen (D35 auf der Grundplatte) gewonnen.

Die Einstellung einer gewünschten Frequenz erfolgt somit nach folgender Formel:

$$f = \frac{M}{N} \cdot 10\ kHz$$

M bedeutet hierbei die Größe des Teilerfaktors in der Rückführungsschleife (D70), N den Teilerfaktor der programmierbaren Teilerkette D5II, D6, D7, D8) und 10 kHz ist die Frequenz des Referenzsignals.

Welche Datenleitungen gesetzt werden müssen, um die Teilerkette des Synthesizers auf einen gewünschten Teilerfaktor einzustellen gibt die Tabelle 4-3 wieder.

Tabelle 4-3 Teilerfaktoren und die zugehörigen Datenworte zum Setzen der Teilerkette des Synthesizers

Datenleitungen			Datenleitungen					
D2	D1	D0	D4	D3	D4	D3	D4	D3
			0	0	0	1	1	0
0	0	0	$10^0=1$		$2\times10^0=2$		$4\times10^0=4$	
0	0	1	$10^1=10$		$2\times10^1=20$		$4\times10^1=40$	
0	1	0	10^2		2×10^2		4×10^2	
0	1	1	10^3		2×10^3		4×10^3	
1	0	0	10^4		2×10^4		4×10^4	
1	0	1	10^5		2×10^5		4×10^5	
1	1	0	10^6		2×10^6		4×10^6	

4.8. Anschlußfeld

(Hierzu Stromlauf 344.0473 S)

Die Inverter D201...205 (IGA 03) bzw. D203...D205 (IGA 02) treiben die Signale für die angeschlossenen Daten- und Clock-Treiber.

Die Signale an den Pins X200a9...a12 können von der CPU über den I/O-Baustein D70 abgefragt werden. Der Rechner erkennt dadurch die Stellung der Schalter S20...S23.

Das Signal an Pin X200a12 schaltet außerdem den Multiplexer D158 (vgl. Abschnitt 4.6.) zwischen nichtinvertiertem und invertiertem externen Clock-Signal um und wählt dadurch die aktive Flanke aus.

Mit den Potentiometern DAV-DELAY und DAV-WIDTH 36 (Bild 2-3) lassen sich die Pulsbreiten des Monoflops D170 (vgl. Abschnitt 4.6.) verändern.

Mit dem Potentiometer VAR-LEVEL 36 wird im Netzteil die Versorgungsspannung für die Universal-Treiber (Option IGA-Z1 und IGA-Z2) eingestellt.

Aus einem Rechtecksignal am Stopeingang X212 werden über die Gatter D206IV...VI und D207II bzw. D208II zwei negative Spannungspulse erzeugt; einer aus der ansteigenden und einer aus der abfallenden Flanke. Durch den Schalter S21II wird eines der beiden Signale ausgewählt und an die Ablaufsteuerung weitergeleitet.

Ein High-Pegel am Eingang HIGH-Z bewirkt über die beiden Transistoren V1 und V2 einen Low-Pegel an Pin a23. Bei offenem Eingang liegt an Pin a23 High-Pegel.

Die Eingänge NRFD, NDAC und START EXT. sind mit dem Wellenwiderstand des Clock-Treiber-Kabels abgeschlossen. Die entsprechenden Ausgänge a8, a7 und a22 führen bei offenem Eingang High-Pegel.

Ein von der Ablaufsteuerung kommendes Endsignal kann durch S22II in seiner Polarität umgeschaltet werden. Es wird von D205 invertiert und über X213 an die BNC-Buchse (42, Bild 2-3) weitergeleitet. Die Dioden V5 und V6 schützen den Ausgang END vor Über- bzw. Unterspannungen. Das Glühlämpchen H1 dient der Strombegrenzung im Überlastfall.

4.9. IEC-Bus-Interface (Option IGA-B1)

(Hierzu Stromlauf 344.2818.02 S und 334.0450 S Bl. 2)

Das IEC-Bus-Interface erfüllt die Bedingungen der IEC-Bus-Norm. Mit dem Vielfach-Miniaturschalter (ADDRESS 44, Bild 2-3) auf der Rückseite des Geräts kann die gewünschte Geräteadresse eingestellt und zwischen den beiden Abschlußzeichen CR (Carriage Return) und LF (Line Feed) ausgewählt werden. Der Rechner kann diesen Schalter über sein I/O-Port D70 abfragen.

Seinen 3-MHz-Clock bezieht der IEC-Bus-Controller (D80) vom Clock-Ausgang der CPU (D50.37), das Reset-Signal von ihrem Reset-Ausgang (D50.3).

Der Controller wird durch ein Chip-Select-Signal (an Pin 8), das vom Adreßdecoder (D35.9) geliefert wird, angesprochen. Über den Datenbus und die Adreßleitungen A0...A2 kann er vom Rechner programmiert werden.

Ein vom IGA auszugebendes Zeichen wird von der CPU über den Datenbus in eines der Register des Controllers geschrieben. Mit Hilfe der bidirektionalen Treiber (D81...D84) sorgt dieser selbständig für die Übertragung diese Zeichens über den IEC-Bus. Hat der Controller vom IEC-Bus ein Zeichen erhalten, so speichert er es zwischen und teilt der CPU durch Interrupt (RST 5.5) mit, daß sie dieses Zeichen auslesen kann.

Die bei der Datenübertragung über den IEC-Bus verwendeten Steuersignale und deren Ablauf können der IEC-Norm entnommen werden.

4.10. Bandspeicher (Option IGA-B2)

(Hierzu Stromlauf 344.2918 S)

Das Cassettengerät A1 ist ein serielles Peripheriegerät. Daten vom und zum Laufwerk verkehren über die Anschlüsse SOD und SID des Mikroprozessors. Dieser übernimmt auch die erforderliche PE-Codierung und ermittelt Lesefehler.

Das Interface speichert die notwendigen Steuersignale ab. Da das Cassettengerät mit +12-V-Logik betrieben wird, muß eine Pegelwandlung vorgenommen werden.

Die Signale auf den Leitungen $\overline{REV}$, $\overline{FWD}$, $\overline{WCD}$ (X302.9, X302.10, X302.8) bestimmen, ob die Cassette in Rückwärts- oder Vorwärtsrichtung angetrieben wird ($\overline{REV}$ oder $\overline{FWD}$ auf Low) und, ob eine Aufzeichnung erfolgt ($\overline{WCD}$ auf Low). Diese Steuerinformationen sind in D301 (als Register geschaltet) abgespeichert; D304 übernimmt die Pegelwandlung. Der Mikrocomputer wählt das Cassetten-Interface mit Hilfe von $\overline{EN}$ an und kann D301 mit der ansteigenden Flanke von $\overline{WR}$ über den Datenbus beschreiben. (X310.10 führt zum Adreßdecoder D35 des Mikrocomputers, vgl. Bild 4-2.)

Ausgänge des Cassettenrecorders sind $\overline{CIP}$ (Cassette eingelegt), $\overline{WEN}$ (Schreibstecker in der Cassette vorhanden), $\overline{BET}$ (Bandanfang bzw. Bandende), RDC (Lesetakt) und $\overline{RDA}$ (Lesedaten). Die Signale auf diesen Leitungen werden von D303 auf TTL-Pegel gewandelt. Durch Aktivieren von $\overline{EN}$ kann der Rechner des IGA über die Ausgänge 2Y des Tri-State-Treibers D302 den Cassettenstatus über den Datenbus einlesen. Die Ausgänge 1Y von D302 sind stets aktiv. Ein Lesetakt löst einen Rechnerinterrupt aus und veranlaßt die CPU, ein Bit über den SID-Eingang einzulesen.

Schreibdaten kommen vom seriellen Ausgang des Mikroprozessors (SOD). Sie werden von D304 auf den erforderlichen Pegel gewandelt und an $\overline{WDA}$ (X302.6) geliefert.

Bei Netzausfall liegt High-Pegel am Trap-Eingang (X310.2). V300 leitet (- D300IV liegt auf Low -), damit sind die Steuereingänge $\overline{REV}$, $\overline{FWD}$ und $\overline{WCD}$ auf High. Jede Bandaktivität wird angehalten.

Da die Ausgänge von LS-Bausteinen, die nicht mit Betriebsspannung versorgt werden, einen niederohmigen Pfad zum Masseanschluß darstellen, ist bei ausgeschaltetem IGA der Kondensator C302 durch R301 und D300IV sicher entladen. Nach dem Einschalten steigt die Spannung an C302 langsam an, so daß die Steuerleitungen $\overline{REV}$, $\overline{FWD}$ und $\overline{WCD}$ zunächst High-Pegel führen, unabhängig vom Inhalt des Registers D301 (der Mikrocomputer kann erst nach der Reset-Zeitkonstante arbeiten und D301 zurücksetzen!).

Durch Abfragen der Datenleitung D3 unter der Adresse des Bandspeichers erfährt der Rechner, ob die Option Bandspeicher eingebaut ist.

Das Cassettengerät A1 ist ein Austauschteil. Ein Verstellen der Potentiometer ist unbedingt zu vermeiden!

4.11. Netzteil

(Hierzu Stromlauf 344.0450 S Bl. 5)

4.11.1. Überblick

Bild 4-11 zeigt ein Blockschaltbild des Netzteils. Es wird gespeist aus der Sekundärwicklung des Netztransformators. Nach dem Gleichrichten und Sieben stehen 20...30 V Gleichspannung zur Verfügung. Davon werden abgeleitet:

- Durch einen Schaltregler +5 V zur Versorgung der TTL-Bausteine.
- Durch einen (Festspannungs-)Längsregler +12 V für den Synthesizer und das Bandlaufwerk (nur Option IGA-B2).
- Durch einen einstellbaren Längsregler eine im Bereich 3...17,5 V veränderliche Spannung zur Versorgung der Universaltreiber (Option IGA-Z1 bzw. Z2).

Innerhalb des Netzteils speist der +5-V-Ausgang den Schaltungsteil, der die CMOS-RAM's des IGA mit der Betriebs- und Datensicherungsspannung beliefert und die eingebauten Nickelcadmium-Akkumulatoren lädt.

Ebenfalls vom +5-V-Ausgang wird eine Schaltung versorgt, die beim Unterschreiten einer Schwellspannung am Siebelko ein Netzausfallsignal erzeugt. Aus der Überwachung der +5-V-Leitung entstehen die Signale RAM-CEPF und - unter Berücksichtigung des Netzausfallsignals - Reset in.

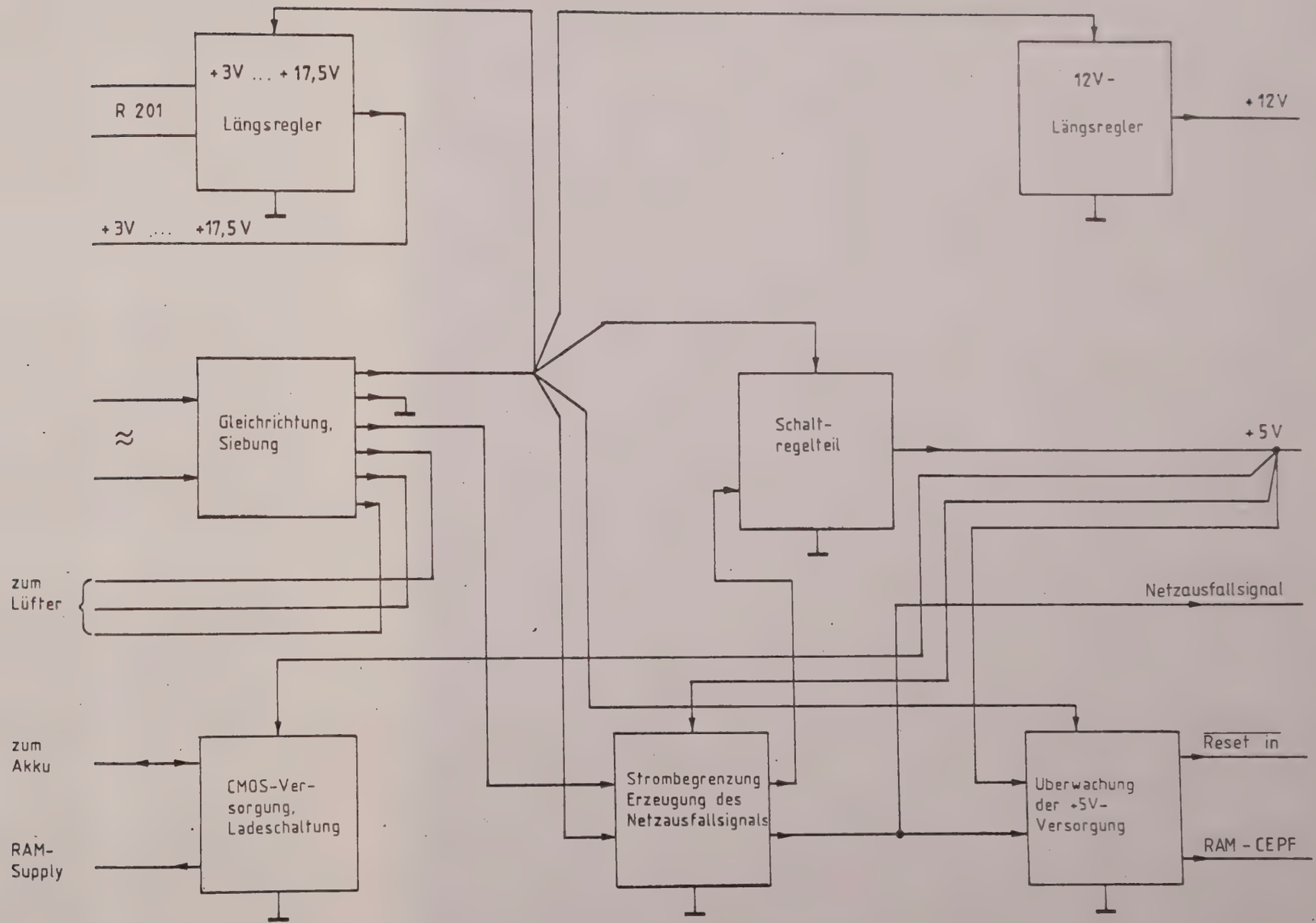


Bild 4-11 Blockschaltbild des Netzteils

4.11.2. Gleichrichtung und Siebung der Transformatorspannung

Die Sekundärspannung des Netztransformators wird mit V20 gleichgerichtet und zum Siebkondensator C50 geleitet. Sein Minuspol liegt über R50, C51 an Masse. Der Spannungsabfall an diesen Bauteilen liefert das Eingangssignal für die Strombegrenzung des Schaltreglers.

Direkt vom Netztransformator wird der Wechselspannungslüfter betrieben. C59 liefert die erforderliche dritte Phase.

R90 und C52 dämpfen die hochfrequenten Schwingungen des Gleichrichters beim Abreißen des Ladestroms.

4.11.3. Schaltregelteil

Ein Eintakt-Durchflußwandler erzeugt die +5-V-Betriebsspannung. Schalttransistor ist V23, V26 die Freilaufdiode und C58 der Siebkondensator. Angesteuert wird V23 über V22 und V21 vom Schaltregel-IC N12. Wenn V21 leitet, erhält der Schalttransistor seinen Basisstrom - über die Kollektor-Emitter-Strecke V22 - aus einer auf der Speicherdrossel aufgebrachten Wicklung und wird in die Sättigung getrieben. Diese Anordnung bewirkt rasches Einschalten durch Spitzenstromsteuerung. Der Schaltregelbaustein N12 enthält Regelverstärker, Pulsbreitemodulator, eine temperaturstabilisierte interne Spannungsreferenz, eine stabilisierte Spannungsquelle (Pin 2) und verschiedene Schutzschaltungen. Versorgt wird N12 über Pin 1 (Stromspeisung).

R55 und C55 bestimmen die Frequenz des Pulsbreite-Modulators, sie kann an N 12.8 beobachtet werden. C54 wird über R54 von N12.2 geladen. Die Spannung an C54 legt das maximale Tastverhältnis fest. Eingang N12.3 und Ausgang N12.4 des Regelverstärkers sind herausgeführt; die Verstärkung wird durch R60/R68 bestimmt. C57 dämpft Rausch- und Brummeinflüsse. Von der Ausgangsstufe stehen Kollektor N12.15 und Emitter N12.14 zur Verfügung. Da das Kollektorpotential unter der Spannung an N12.1 liegen muß, ist ein Teiler vorgesehen.

Beim Einschalten des IGA sind zunächst C58 und C54 entladen. Am Eingang des Regelverstärkers N12.3 beträgt die Spannung auf jeden Fall weniger als 3 V. Eine Schutzschaltung im N12 interpretiert dies als Kurzschluß der Regelschleife und schaltet intern einen 1-kΩ-Widerstand parallel zu R55. Daher steigt die Spannung am Kondensator C54 nur soweit an, daß sich ein Tastverhältnis des Pulsbreite-Modulators von ca. 5 % einstellt. Erst wenn C58 soweit geladen ist, daß an Pin 3 des Bausteines N12 3 V überschritten werden, wird die Parallelschaltung des internen 1-kΩ-Widerstands und R55 wieder aufgehoben und das Tastverhältnis wächst mit der Spannung an C54 bis zum Einsatz der Regelung (Softstart).

Die Strombegrenzung wird aktiv, wenn die Spannung am Komparatoreingang N10.8 unter die Spannung an N10.9 sinkt. N10.14 liefert High-Pegel an N10.1. Dieser unterdrückt daraufhin seine Ausgangsimpulse und entlädt C54 über einen internen Widerstand (das Tastverhältnis des Pulsbreitemodulators wird Null!).

Ist der Schalttransistor gesperrt, verringert sich der Strom im Eingangskreis und der Komparatorausgang N10.14 wird wieder Low. Der Schaltregler beginnt erneut, langsam sich verbreiternde Ausgangsimpulse zu liefern.

Ist die Ursache der Überlast nicht behoben, wird durch periodisches Abschalten und "langsames Anlaufen" die Energie im Schaltregelteil begrenzt.

N10 und der Spannungsteiler R77/R78 werden vom +5-V-Ausgang versorgt. Daher (und wegen der großen Zeitkonstante R77, C66) ist die Strombegrenzung beim Einschalten unwirksam.

Überspannungen am +5-V-Ausgang werden von der Suppressor-Diode V27 sicher abgeleitet. Bei hoher Belastung (z.B. Defekt des Schalttransistors V23 oder der Ansteuerschaltung) legiert V27 durch und bringt die Netzsicherung zum Schmelzen.

4.11.4. +12-V-Längsregelteil

Die Versorgung von Synthesizer und Bandlaufwerk (nur Option B2) übernimmt der Festspannungsregler N13. Er verfügt über interne Strombegrenzung und thermischen Überlastschutz. C60 und C61 stabilisieren die Reglereigenschaften.

4.11.5. +3-V- bis 17,5-V-Längsregelteil

Über N11.10 wird der Transistor V25 soweit angesteuert, daß die Spannungsdifferenz zwischen den Eingängen des Regelverstärkers N11.4 und N11.5 minimal wird. Der Teiler, bestehend aus R80, R81 und R201, wird von einer stabilisierten Referenz gespeist, die an N11.6 herausgeführt ist. R201 ist an der Rückseite des IGA zugänglich und läßt den High-Pegel der Universaltreiber (Option IGA-Z1 und Z2) einstellen.

N11.2 und N11.3 sind Stromfühler. V25 wird zurückgeregelt, wenn der Spannungsabfall an R86 ca. 0.6 V erreicht.

4.11.6. Erzeugung des Netzausfallsignales

Beim Betrieb des IGA mit zulässigen Netzspannungen liegen am Siebkondensator C50 mindestens +20 V an. Ein Netzausfallsignal entsteht, wenn die Spannung am Siebelko +18 V unterschreitet.

Fällt die Netzversorgung aus oder wird das Gerät abgeschaltet, so enthält C50 noch genügend Energie, um die +5-V-Versorgung für ca. 10 ms aufrechtzuerhalten (der Schaltregler arbeitet bei Eingangsspannungen >14 V). Diese Zeit benötigt eine Rettungsroutine, um Daten und Hardware in einen definierten Abschlußzustand zu versetzen.

Die Spannung an C50 wird mit R70, R71 geteilt und mit der Spannung an N10.10 verglichen. Der Ausgang 10.13 steuert den Eingang des nächsten Komparators, dessen Ausgang das Netzausfallsignal liefert. Auch wenn die Spannung an C50 mehrmals kurzfristig die +18-V-Grenze unterschreitet, wird durch R74 und C65 erreicht, daß die Dauer des Netzausfallsignals stets mehr als 10 ms beträgt. Die Rettungsroutine kann also ohne Unterbrechungen vollständig abgearbeitet werden.

4.11.7. Erzeugung der Signale $\overline{\text{Reset in}}$ und RAM-CEPF

$\overline{\text{Reset in}}$ und CEPF entstehen aus einer Schaltung, die die +5-V-Betriebsspannung überwacht. Verwendet wird dazu der Fensterdiskriminator D401. Er erhält seine Betriebsspannung von der +10-V-Referenz D400, ebenso über den Teiler aus R400 bis R403 die Fenstergrenzen. Liegt die +5-V-Betriebsspannung (D401.8) unterhalb der Schwellspannung an D401.7, so werden beide Open-Collektor-Ausgänge D401.2 und 3 leitend. C401 wird entladen, V400 sperrt, Reset in und CEPF sind Low. Liegt die +5-V-Betriebsspannung innerhalb der zulässigen Grenzen, sind beide Open-Collektor-Ausgänge von D401 gesperrt. V400 leitet und CEPF ist High.

Wenn nach dem Einschalten des IGA kein Netzausgangssignal auftritt, wird der Open-Collektor-Ausgang D402.8 stromlos und C401 kann sich über R409 laden. $\overline{\text{Reset in}}$ wird High, D402.11 Low.

Bei Betrieb des IGA mit unzulässig niedrigen Netzspannungen kann es vorkommen, daß beim Aufbau der +5-V-Betriebsspannung gleichzeitig das Netzausfallsignal erscheint. Dabei ist nicht gewährleistet, daß die TTL-Versorgung 10 ms stabil bleibt. Daher wird in diesem Fall $\overline{\text{Reset in}}$ von D402.8 auf Low gehalten.

4.11.8. Versorgung der CMOS-RAMs, Ladeschaltung

Die im IGA eingebauten Nickel-Cadmium-Akkumulatoren werden über R130 und V101 aus der TTL-Versorgung geladen. Die Diode V101 verhindert einen Rückstrom bei ausgeschaltetem Gerät.

In diesem Fall erhalten die CMOS-RAM´s ihre Datensicherungs-Spannung über V105 aus den Akkumulatoren. V108 ist gesperrt und damit V106 stromlos.

Beim Einschalten des IGA wird V108 leitend und steuert V106 in die Sättigung. Das Basispotential an V105 steigt über die Spannung am Emitter; V105 sperrt. Die Betriebsspannung der RAM's beträgt mindestens 4,8 V.

4.12. TTL-Datentreiber

Die Bausteine D1, D2 und D3 erzeugen aus den Eingangssignalen die invertierten Ausgangssignale mit dem in den Technischen Daten angegebenen Fan-out. Mit dem Signal $\overline{Hz}$ (aktiv Low) können alle Ausgänge hochomig geschaltet werden.

Die Dioden V1...V16 schützen die Ausgangstreiber vor Über- bzw. Unterspannungen.

Die Glühlämpchen H1...H8 dienen zur Strombegrenzung im Überlastfall. Übersteigt der sich einstellende Strom ca. 50 mA, so beginnen sie zu leuchten.

Das Grundgerät und die TTL-Datentreiber erleiden keinen Schaden, wenn ein Datentreiber irrtümlicherweise an der Buchse CLOCK CONTROL 39 angeschlossen wird.

4.13. TTL-Clock-Treiber

Der Baustein D1 erzeugt aus dem Eingangssignal DAV die drei Ausgangssignale DAV, $\overline{\text{DAV}}$ und Handshake-DAV mit dem in den Technischen Daten angegebenen Fan-out.

Mit dem Signal $\overline{\text{HZ-DAV}}$ (aktiv Low) können die drei DAV-Ausgänge hochohmig geschaltet werden.

D4 dient als Leitungstreiber für die Signale NRFD, NDAC und START. Der Ausgang Handshake-DAV und die Eingänge NRFD und DAC sind mit dem in der IEC-Bus-Norm vorgeschriebenen Widerstandswerten abgeschlossen.

Aus einem Startereignis an einem der beiden Starteingänge (je nach Eingang eine positive oder negative Flanke) wird ein positiver Spannungssprung an D2.8 erzeugt. Mit Hilfe von D3V und D2IV wird daraus ein kurzer, negativer Spannungspuls geformt, der das Start-Flipflop in der Ablaufsteuerung setzt.

Die Dioden V1...V14 schützen die Ein- bzw. Ausgangsgatter vor Über- und Unterspannungen.

Die Glühlämpchen haben hier die gleiche Funktion wie beim TTL-Datentreiber. Es sind jedoch nur die Lämpchen H5...H7 von außen sichtbar.

Das Grundgerät und der TTL-Clocktreiber erleiden keinen Schaden, wenn der Clock-Treiber irrtümlich an einer Datenbuchse angeschlossen wird. In diesem Fall liegt an D4.1 statt üblicherweise Low- ein High-Pegel an. Dadurch wird D4 hochohmig geschaltet und ein Treiberkonflikt mit den Ausgangstreibern des Anschlußfeldes vermieden.

4.14. TTL-Multi-Clock-Treiber (Option IGA-Z6)

(Hierzu Stromlauf 344.3914 S)

Vom Anschlußfeld wird der **Multi-Clock-Treiber** mit invertierten Daten versorgt. Wie bei den TTL-Datentreibern werden die Eingangssignale vom Treiber D1 gepuffert.

Die Daten der Eingangsleitungen $\overline{D0}$...$\overline{D3}$ werden im NOR-Gatter D3 jeweils einzeln mit $\overline{DAV}$ verknüpft. D4 arbeitet als Inverter. Ist eine der Leitungen D0...D3 Low, erscheint am Ausgang des Multiclock-Treibers - je nach Position des entsprechenden Schiebeschalters - ein positiver bzw. negativer Impuls der Breite des vom IGA gelieferten DAV-Signals.

Die Dioden V1...V16 schützen die Ausgangsstufen vor Über- und Unterspannungen, die am Ausgang aufgeprägt werden; die Lämpchen H1...H8 begrenzen den Strom im Überlastfall.

5. Instandsetzung

Abgesehen von Netzteil und Synthesizer ist der IGA ein digitales Gerät.

Die Abschnitte 5.2. und 5.3. geben Reparaturhinweise für die beiden analogen Baugruppen.

Im Abschnitt 5.4. ist die Fehlersuche im Digitalbereich beschrieben.

5.1. Zerlegen des Gerätes

> **Achtung!** Unter dem ins Geräteinnere gezogenen Blech der Rückwanne befindet sich das Netzfilter mit einem zusätzlichen Entstörkondensator. **Diese Elemente führen Netzspannung.** Aus diesem Grund muß für Arbeiten im Gerät der IGA über einen Trenntransformator betrieben werden.

a) Abnehmen des Deckels:

- Netzstecker ziehen.
  Hinweis: Durch Ziehen des Netzsteckers wird nicht der gesamte IGA stromlos. An den Datenspeichern liegt durch die eingebauten Akkumulatoren weiter die Versorgungsspannung.
- Lösen der 4 Kreuzschlitzschrauben "a" (siehe Bild 5-3 und 5-4).
- Den Deckel nach oben abheben und **rechts** neben das Gerät legen. In diesem Fall müssen keine Steckverbindungen gelöst werden.

Nach dem Hochklappen der Synthesizerplatine sind alle Bauelemente der Grundplatte zugänglich.
Der Netzstecker kann wieder eingesteckt und das Gerät eingeschaltet werden. Der IGA ist durch die Abnahme des Deckels in keiner seiner Funktionen beeinträchtigt.

b) Ausbau der Rückwanne:

- Netzstecker ziehen.
- Deckel abnehmen (siehe Punkt a).
- Lösen der 4 Kreuzschlitzschrauben "b" (siehe Bild 5-3 und 5-5).
- Rückwanne nach oben aus der Steckerleiste herausziehen.
- Bei Bedarf die Kabel X195 und X196 (Stromzuführung Grundplatte), X201 (Lüfter) sowie X13 und X14 (bei eingebautem IEC-Bus) ausstecken.

> **Achtung!** Wenn das Batteriekabel X142 ebenfalls ausgesteckt wird, gehen die gespeicherten Daten verloren. Die Länge des Kabels ist jedoch so bemessen, daß alle Reparaturarbeiten an der Rückwanne bei angeschlossenem Kabel durchgeführt werden können.

c) **Ausbau des Tastenfeldes.**

- Netzstecker ziehen.
- Deckel abnehmen (siehe Punkt a).
- Die Kabel W34 (+5 V), W33 (Masse), W20, W21, W23 und, bei eingebauter Option IGA-B2, W300 (direkt am Bandlaufwerk ausstecken.
  Zum Schutz der Bauteile gegen Zerstörung durch statische Aufladungen müssen die Stecker mit Leitschaumstoff versehen werden.
- Deckel mit der Oberseite auf eine Unterlage legen.
- Auf der Rückseite der Tastenfeldplatine ist links und rechts je ein Aluminiumwinkel befestigt. Mit den Schrauben "c" (Bild 5-6) ist das gesamte Tastenfeld im Deckel festgeklemmt. Beide Schrauben sind zu lockern.
- Die restlichen 7 Schrauben "d" der Tastenplatine lösen.
- Die Platine nach oben aus dem Deckel herausnehmen.
- Bei Bedarf die Steckverbindungen W30, W31 und W32 lösen.
  Zum Schutz der Bauteile gegen Zerstörung durch statische Aufladungen müssen die Stecker mit Leitschaumstoff versehen werden.
- Die Abdeckplatte des Tastenfeldes kann nach unten aus dem Deckel herausgenommen werden.

Der Zusammenbau erfolgt in umgekehrter Reihenfolge. Dabei sind die längeren Schrauben für die Befestigung der Alu-Winkel zu benutzen. Die beiden Klemmschrauben sind nur leicht anzuziehen.

d) **Ausbau der Anzeigeeinheit und des Bandlaufwerkes (bei Option IGA-B2)**

- Netzstecker ziehen.
- Deckel abnehmen (siehe Punkt a).
- Ausstecken der Kabel W34 (+5 V), W33 (Masse), W20, W21, W23 und, bei eingebauter Option Bandlaufwerk, W300 (befindet sich direkt am Bandlaufwerk). Zum Schutz der Bauteile gegen Zerstörung durch statische Aufladungen müssen die Stecker mit Leitschaumstoff versehen werden.
- Deckel mit der Oberseite auf die Unterlage legen.
- Anzeigeeinheit:
  Nach dem Lösen der drei Schrauben "e" und dem Ausstecken der Kabel W30, W31 und W32 kann die Anzeigeeinheit herausgenommen werden. Zum Schutz der Bauteile sind diese Stecker ebenfalls mit Leitschaumstoff zu versehen.
- Bandlaufwerk:
  Die vier Schrauben "f" lösen und den 6poligen Tonkopfstecker B abziehen. Das Bandlaufwerk nach unten aus dem Deckel herausnehmen.

Der Zusammenbau erfolgt in umgekehrter Reihenfolge.

5.2. Fehler in den analogen Baugruppen

5.2.1. Netzteil

Folgende Symptome können auf einen Defekt im Netzteil hinweisen:

- Keine Bedienfunktion möglich.
  (Betriebsspannung nicht erreicht, CPU-Reset oder CEPF fehlerhaft.)
- Keine Datenausgabe mit internem Takt möglich, Kassettengerät arbeitet nicht (Option B2).
  (+12 V-Versorgung nicht stabil.)
- Bei Netzausfall oder nach dem Einschalten kein definierter Betriebszustand.
  (CPU-Reset oder Netzausfallsignal fehlerhaft.)
- Der Inhalt des Ausgabespeichers geht nach dem Abschalten verloren.
  (Ladeschaltung oder RAM-Versorgung fehlerhaft, Netzausfallsignal tritt nicht auf, Akkumulatoren defekt.)

5.2.1.1. Überprüfen der Ausgangsspannungen

> **Achtung!** Unter dem ins Geräteinnere gezogenen Blech der Rückwanne befindet sich das Netzfilter mit einem zusätzlichen Entstörkondensator. **Diese Elemente führen Netzspannung!**
> Für Arbeiten im Gerät sollte der IGA über einen Trenntransformator betrieben werden!

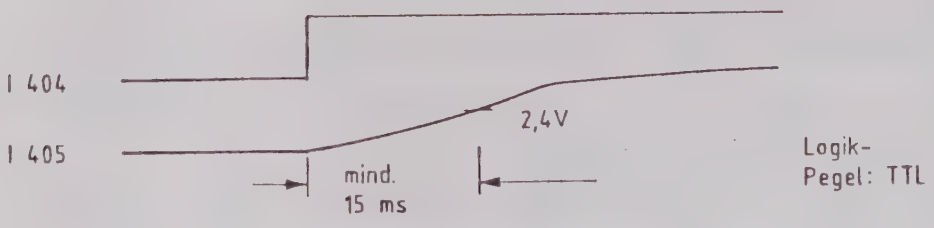
An folgenden Punkten die jeweilige Spannung bei eingeschaltetem Gerät gegen Masse (X171) messen:

X161.....+5,1 V ±2 %
X90 .....+12 V ±5 %
X92 .....max. 3,85 V (R 201 auf Linksanschlag) bis min. 17,4 V (R 201 auf Rechtsanschlag)
I405, I404...>2,4 V (TTL-Pegel High)
I406.....<0,8 V

I407.....≥2,4 V
I408.....≥4,5 V bei eingeschaltetem,
≥2,2 V bei ausgeschaltetem Gerät.

Bild 5-1 zeigt den zeitlichen Verlauf der Spannungen an den Schnittstellen I404...I406 beim Ein- und Abschalten des IGA.

Einschalten



Ausschalten

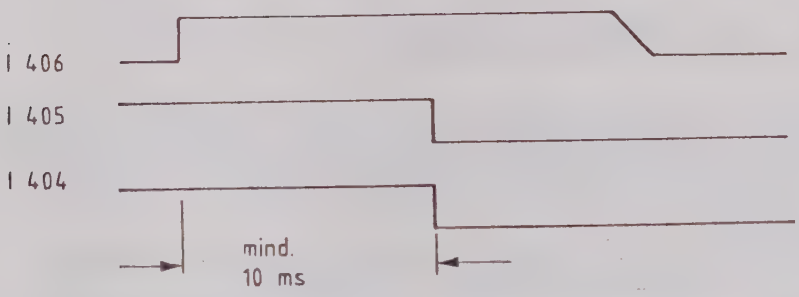


Bild 5-1 Zeitlicher Verlauf der Spannungen an den Schnittstellen I404...406

Treten fehlerhafte Spannungen auf, muß anhand der Funktionsbeschreibung in den jeweiligen Untergruppen weitergesucht werden. Nach Ziehen der Steckverbindungen X90, X92 und X161 können die Ausgänge mit folgenden Strömen belastet werden:

X90 ...300 mA
X92 ...500 mA
X160...6 A

Arbeitet das Netzteil mit externer Last innerhalb der vorgeschriebenen Toleranzen, liegt die Ursache in einer Überlastung durch die angeschlossene Schaltung.

5.2.1.2. Einstellen der TTL-Betriebsspannung

Liegt die Spannung an X161 geringfügig außerhalb der oben genannten Toleranz, kann sie mit R69 nachjustiert werden. (Rechtsdrehen vergrößert die Spannung.)

> **Achtung!** Ein Überschreiten von 5,5 V kann bereits zur Zerstörung der Suppressordiode V27 führen. Die Spannung bricht dann zusammen.

In diesem Fall geht man folgendermaßen vor:
- Gerät abschalten,
- V27 erneuern,
- R69 auf Linksanschlag stellen,
- Gerät einschalten und Spannung neu justieren.

5.2.1.3. Fehlersuche nach Schmelzen der Netzsicherung

- Gerät öffnen.
- Steckbrücken X90, X92 und W38 ziehen.
- Netzsicherung austauschen (siehe 2.1.2.).
- Gerät einschalten.
- Bei erneutem Ausfall der Netzsicherung die Suppressordiode V27, den Schalttransistor V23 und dessen Ansteuerschaltung sowie alle am +Pol von C50 angeschlossenen Bauteile überprüfen. Kurzschlüsse beseitigen und gegebenenfalls die beschädigten Bauteile austauschen.
- R69 auf Linksanschlag stellen.
- Gerät einschalten und die Spannung an X161 mit R69 auf 5,1 V +2 % justieren.

Schmilzt die Netzsicherung nicht, so ist folgendermaßen vorzugehen:
- Ausgangsspannungen im Leerlauf und bei den im Abschnitt 5.2.1.1. aufgeführten Lastströmen nachmessen.
- Bei Nichteinhalten der angegebenen Toleranz die betreffenden Unterbaugruppen überprüfen.
- Defekte Bauteile ersetzen.
- Netzteil auf Funktion prüfen.

5.2.1.4. Fehlersuche in der Schaltung, die das Reset- und das CEPF-Signal erzeugt

Sind bei korrekt eingestellter +5-V-Versorgung RESET IN und CEPF auf Low, muß der Ausgang D 400.2 und die abgeleiteten Teilerspannungen nachgemessen werden. Die Spannung an D 401.8 kann durch **geringfügiges** Verstellen von R69 variiert werden. Beim Unterschreiten von $\geq$4,75 V müssen die Ausgänge D 401.2 und D 401.3 Low-Pegel, beim Überschreiten von max. 4,9 V High-Pegel führen.

Bleibt nur die Leitung RESET IN auf Low, ist das Netzausfallsignal zu überprüfen.

Nach Beseitigung eines Defektes wird die TTL-Versorgungsspannung neu eingestellt.

5.2.1.5. Überprüfen des Netzausfallsignals

Mit einem Regeltransformator wird die Netzeingangsspannung des IGA soweit verkleinert, bis die Spannung am Pluspol von C50 +18 V unterschreitet. N10.4 muß Low, N10.2 High werden. Gegebenfalls sind defekte Bauelemente zu ersetzen.

5.3. Synthesizer

(Hierzu Stromlauf 344.0515 S)

a) **Verdacht auf fehlenden CPU-Takt**
Der Verdacht liegt insbesondere dann nahe, wenn keinerlei Bedienfunktionen mehr möglich sind.
Der 6-MHz-Takt kann am Stecker Pin X150.4 kontrolliert werden.

b) **Verdacht auf fehlenden oder falschen Ausgabe-Takt**
Dieser Verdacht liegt insbesondere dann nahe, wenn bei externem Clock-Betrieb eine einwandfreie Datenausgabe erfolgt, bei internem Clock-Betrieb jedoch nicht.
Die Wirkungsweise des Synthesizers ist in der Funktionsbeschreibung ausführlich erklärt. Die genaue Fehlerlokalisierung sollte deshalb anhand dieser Beschreibung erfolgen.
Im folgendem einige Hinweise, in welcher Reihenfolge dabei am besten vorgegangen wird:

- Überprüfen, ob die eingegebene Frequenz am Synthesizer-Ausgang X150 Pin 7 tatsächlich nicht beobachtet werden kann.
- Überprüfen der +5 V und +12 V Spannungsversorgung.
- Überprüfen der VCO-Ausgangsfrequenz an X150 Pin 6. Sie muß einen Wert zwischen 720 kHz und 1,8 MHz besitzen.
  Ist das nicht der Fall, so teilt vermutlich einer der Teiler D5...D8 nicht richtig, oder einer der beiden Multiplexer D9 bzw. D11 wählt einen falschen Teilerausgang aus.
  Möglich wäre auch, daß der Teiler in der Rückführungsschleife (D70) um einen falschen Faktor dividiert.
  Erscheint überhaupt kein Rechtecksignal, so fehlt entweder das Referenzsignal oder es sind der Phasenkomparator, das Filter oder der VCO defekt.
- Überprüfen, ob die Referenzfrequenz (10 kHz) am Eingang des Phasenkomparators anliegt (D 4.1).
- Überprüfen, ob die Frequenz am anderen Eingang des Phasenkomparators (D 4.3) ebenfalls 10 kHz beträgt.
  Ist dies nicht der Fall, obwohl der VCO an seinem Ausgang ein Signal liefert, so läßt sich der VCO nicht richtig steuern oder der Teiler in der Rückführungsschleife (D 70) ist defekt bzw. wird falsch gesetzt.

5.4. Fehlersuche im Digitalbereich

Zur Fehlersuche in digitalen Schaltungen hat sich die Signaturanalyse bewährt; der IGA ist darauf vorbereitet.

Ein Signaturanalyse-Gerät wird folgendermaßen an den IGA angeschlossen:

- Clock-Eingang an X36.3
- Start-Eingang an X36.4
- Stop-Eingang an X36.5
- Ground an X36.1

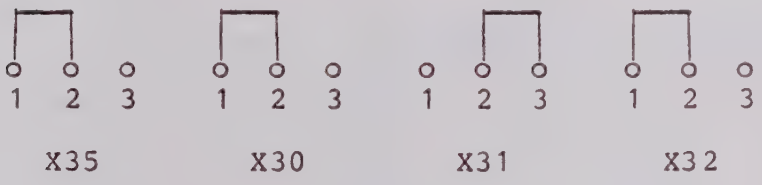
Bei ausgeschaltetem Gerät wird der IGA durch Umstecken der Brükken X30 und X35 bzw. X41 und X42 (Lage der Brücken s. Bild 5-5 im Anhang) in den Testbetrieb geschaltet. X31 und X32 wählen die Quelle für das Clock-, Start- und Stop-Signal.

Drei unterschiedliche Betriebsarten im Test-Mode sind möglich; sie sollten in der angeführten Reihenfolge angewählt werden.

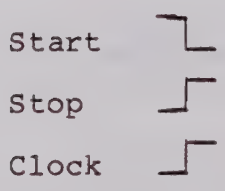
(Die Position der Steckbrücken für den normalen Betrieb findet sich in der Tabelle 5-4 im Anhang.)

5.4.1. Erster Testschritt

- Gerät ausschalten.
- Steckbrücken (Positionierung s. Bild 5-5) nach folgender Skizze umstecken:



- Den Signaturanalysator folgendermaßen einstellen:

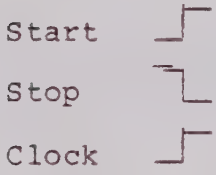


Nach dem Einschalten des IGA durchläuft der Prozessor den gesamten Adreßbereich und liest alle Baugruppen aus. Der Datenbus des IGA ist dabei von den Datenanschlüssen der CPU getrennt (siehe Abschnitt 4.1.).

Die in der Tabelle 5-1 angeführten Schaltungspunkte werden mit der Data-Probe des Signaturanalyse-Geräts gemessen und die Signaturen mit den Tabellen werden verglichen.

Aufgrund der Flankenwahl für Start und Stopsignal zeichnet das Signaturanalysegerät nur auf, während die untere Hälfte der Adreßbereiche durchlaufen wird. Eine Übereinstimmung der aufgenommenen Signaturen mit den Tabellenwerten signalisiert die grundsätzliche Funktionsfähigkeit der CPU sowie den korrekten ROM-Inhalt.

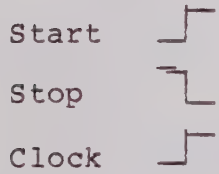
Durch die Wahl der folgenden Flanken für Start- und Stopsignal am Signaturanalysator läßt sich die obere Hälfte des Adreßraumes beobachten:



5.4.2. Zweiter Testschritt

- Gerät ausschalten.
- Steckbrücken (Positionierung s. Bild 5-5) nach folgender Skizze umstecken.

- Den Signaturanalysator folgendermaßen einstellen:



Achtung: Bei diesem Testschritt werden alle eingespeicherten Daten überschrieben! Im Bandlaufwerk (Option B2) darf keine Kassette eingelegt sein!

Nach Einschalten des Geräts werden alle Funktionsgruppen des IGA zyklisch vom Prozessor angesprochen (d.h. beschrieben oder ausgelesen bzw. beschrieben und ausgelesen).

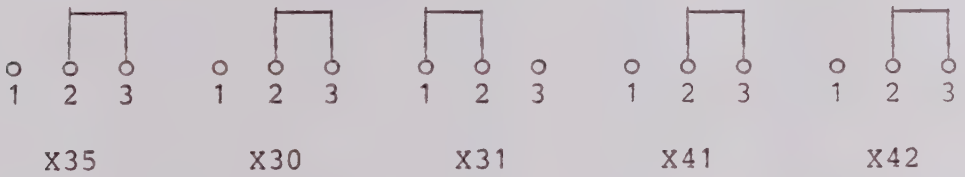
Bei fehlerhaften Signaturen sind vor allem die RD- und die WR-Leitung zu überprüfen. Ebenso sollte die Versorgungsspannung nachgemessen werden (siehe Abschn. 5.2.1.).

Der zweite Testschritt überprüft u.a. alle RAM-Zellen. Die Signaturen an den Datenanschlüssen der Ausgabespeicher D119...D126 (bzw. beim Modell 02 D123...D126) gelten nur, wenn der Eingang des Signaturanalysator über einen Pull-Up-Widerstand (4,7 kΩ) mit der 5-V-Versorgungsspannung verbunden ist.

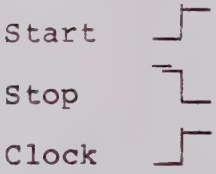
Die Tabelle 5-2 für die Signaturen im zweiten Testschritt befindet sich im Anhang.

5.4.3. Dritter Testschritt

- Gerät ausschalten
- Steckbrücken (Pos. s. Bild 5-5 im Anhang) nach folgender Skizze umstecken:



- Den Signaturanalysator folgendermaßen einstellen:



- Den Clock-Eingang des Signaturanalysegeräts an R150 nach folgendem Bild anschließen.

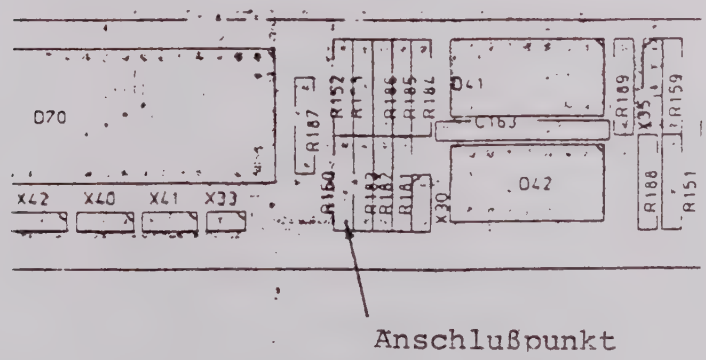


Bild 5-2 Anschluß des Clockeingangs an R150

Achtung: Bei diesem Testschritt werden alle eingespeicherten Daten überschrieben. Im Bandlaufwerk (Option B3) darf keine Kassette eingelegt sein.

Der dritte Testschritt dient zur Überprüfung der Transceiver im Datenbus, falls dort im zweiten Testschritt fehlerhafte Signaturen auftreten. Außer dem Opcode-Fetch finden nur Schreibzyklen statt. Erscheinen am Datenbus falsche Signaturen, sind Leitungstransceiver oder deren Ansteuerschaltung defekt.

Die Signaturen an den Datenanschlüssen der RAMs des Ausgabespeichers gelten nur, wenn der Eingang des Signaturanalysators über einen Pull-Up-Widerstand (ca. 4,7 kΩ) mit der 5-V-Versorgungsspannung verbunden ist.

Signaturen für den dritten Testschritt enthält die Tabelle 5-3 im Anhang.

Tabelle 5-1 Signaturen zum ersten Testschritt (unterer Adreßbereich)

Gültig für Software-Zustand Z-3

		Signatur					
		eingesetzt:					
Messung	Meß-punkt	alle EPROMs	nur D60	nur D61	nur D62	nur D63	nur D64
D0	D32.18	642F	512H	7F63	U11P	U83H	4041
D1	D32.17	460A	3C88	5AH7	FU37	C20P	5A6F
D2	D32.16	678C	A21C	577C	02P5	8C09	1C07
D3	D32.15	52AC	4576	UPFU	C6H4	H434	8CU2
D4	D32.14	5F4U	C59U	095U	9HU7	77A8	0AH0
D5	D32.13	1P15	9FU7	F9HP	C00P	UHAA	0698
D6	D32.12	9837	0816	59H8	P654	A36A	1FF7
D7	D32.11	C51P	96F3	AF29	69A1	7HC2	9CP7
A0	D31.2	H335					
A1	D31.5	C113					
A2	D31.6	7050					
A3	D31.9	0772					
A4	D31.12	C4C3					
A5	D31.15	AA08					
A6	D31.16	7211					
A7	D31.19	A3C1					
A8	D50.21	7707					
A9	D50.22	577A					
A10	D50.23	HH86					
A11	D50.24	89F1					
A12	D50.25	AC99					
A13	D50.26	PCF3					
A14	D50.27	1180					

Chip Selects
unterer Adreßbereich (EPROMs)

Meßpunkt	Signatur
D34.15	FU4U
14	A207
13	H6A3
12	4U34
11	H24U
10	219C
9	1565
7	U731
D60.18	FU4U
D61.18	A207
D62.10	8267
D63.20	CU0P
D64.18	4244

Chip Selects
oberer Adreßbereich

Meßpunkt	Signatur
D35.1	4CP2
D35.2	U1U2
D35.3	P352
D35.4	340A
D35.5	8UH9
D35.6	2F25
D35.7	F615
D35.8	6F7P
D35.9	048A
D35.10	A39A
D35.11	0H59
D35.13	599H
D35.14	9970
D35.15	4947
D35.16	8H91
D35.17	0U2U

Tabelle 5-2 Signaturen zum zweiten Testschritt

Grundplatte D70

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	F181	nein
3	-	ja
4	0000	nein
5	F181	nein
6	F181	nein
7	U475	ja
8	U475	ja
9	0000	ja
10	F181	ja
11	0000	ja
12	164F	ja
13	107H	ja
14	9UPU	ja
15	5H79	ja
16	HH14	ja
17	PF3A	ja
18	60H3	ja
19	4C59	ja
20	0000	nein
21	P71F	ja
22	0CU0	ja
23	H29P	ja
24	A3FF	ja

Pin	Signatur	blinken in der Tast-kopfspitze
25	2507	ja
26	13A5	ja
27	32FH	ja
28	091F	ja
29	0000	nein
30	F181	nein
31	F181	nein
32	-	ja
33	0000	nein
34	0000	nein
35	0000	nein
36	0000	nein
37	0000	nein
38	0000	nein
39	F181	nein
40	F181	nein

Grundplatte D50

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	0000	ja
3	0000	nein
4	F181	ja
5	-	ja
6	0000	nein
7	0000	ja
8	-	ja
9	0000	nein
10	0000	nein
11	F181	nein
12	164F	ja
13	107H	ja
14	9UPU	ja
15	5H79	ja
16	HH14	ja
17	PF3A	ja
18	60H3	ja
19	4C59	ja
20	0000	nein
21	8A6F	ja
22	1U0H	ja
23	274A	ja
24	CHA4	ja

Pin	Signatur	blinken in der Tast-kopfspitze
25	1533	ja
26	4317	ja
27	HCF1	ja
28	640P	ja
29	795C	ja
30	0000	ja
31	F181	ja
32	0000	ja
33	F181	ja
34	0000	nein
35	F181	nein
36	F181	nein
37	F181	ja
38	0000	nein
39	0000	nein
40	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	ja
2	AH9P	ja
3	F181	nein
4	F181	nein
5	35U4	ja
6	35U4	ja
7	0000	nein
8	0000	ja
9	F181	nein
10	0000	ja
11	F181	ja
12	0811	ja
13	640P	ja
14	F181	nein

D41

Pin	Signatur	blinken in der Tast-kopfspitze
1	U475	ja
2	0811	ja
3	UF64	ja
4	6F1U	ja
5	F181	nein
6	AH9P	ja
7	0000	nein
8	35U4	ja
9	F181	ja
10	U475	ja
11	U475	ja
12	35U4	ja
13	35U4	ja
14	F181	nein

D42

Pin	Signatur	blinken in der Tast-kopfspitze
1	UF64	ja
2	0000	ja
3	UF64	ja
4	35U4	ja
5	0000	ja
6	35U4	ja
7	0000	nein
8	F181	nein
9	F181	nein
10	0000	ja
11	F181	nein
12	F181	nein
13	F181	nein
14	F181	nein

D37

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	ja
2	0000	ja
3	F181	nein
4	0000	nein
5	0000	nein
6	F181	nein
7	0000	nein
8	0000	nein
9	F181	nein
10	0000	nein
11	0000	nein
12	0000	nein
13	F181	nein
14	F181	nein

D40

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	nein
3	F181	nein
4	0000	nein
5	35U4	ja
6	U475	ja
7	0000	nein
8	F181	ja
9	0000	ja
10	6F1U	ja
11	AH9P	ja
12	A58U	ja
13	640P	ja
14	F181	nein

D30

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	0000	nein
3	164F	ja
4	0000	ja
5	107H	ja
6	0000	nein
7	9UPU	ja
8	0000	nein
9	5H79	ja
10	0000	nein
11	0000	nein
12	HH14	ja
13	0000	nein
14	PF3A	ja
15	0000	nein
16	60H3	ja
17	0000	nein
18	4C59	ja
19	F181	nein
20	F181	nein

D34

Pin	Signatur	blinken in der Tast-kopfspitze
1	1533	ja
2	U317	ja
3	HCF1	ja
4	640P	ja
5	640P	ja
6	F181	nein
7	F181	nein
8	0000	nein
9	F181	nein
10	F181	nein
11	F181	nein
12	F181	nein
13	F181	nein
14	F181	ja
15	F181	ja
16	F181	nein

D84

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	nein
3	F181	nein
4	0000	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	0000	nein
9	0000	nein
10	F181	nein
11	F181	nein
12	0000	nein
13	F181	nein
14	F181	nein
15	0000	nein
16	F181	nein

D31

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	65UC	ja
3	164F	ja
4	107H	ja
5	P9FC	ja
6	0344	ja
7	9UPU	ja
8	5H79	ja
9	0U2H	ja
10	0000	nein
11	F181	ja
12	7A1P	ja
13	4C43	ja
14	2P08	ja
15	883A	ja
16	HC0U	ja
17	3F3U	ja
18	80HH	ja
19	UUC1	ja
20	F181	nein

D82

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	nein
3	F181	nein
4	0000	nein
5	F181	nein
6	F181	nein
7	F181	nein
8	0000	nein
9	F181	nein
10	F181	nein
11	F181	nein
12	0000	nein
13	F181	nein
14	F181	nein
15	0000	nein
16	F181	nein

D81

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	nein
3	F181	nein
4	0000	nein
5	F181	nein
6	F181	nein
7	F181	nein
8	0000	nein
9	0000	nein
10	F181	nein
11	F181	nein
12	0000	nein
13	F181	nein
14	F181	nein
15	0000	nein
16	F181	nein

D35

Pin	Signatur	blinken in der Tast-kopfspitze
1	U475	ja
2	AH9P	ja
3	9838	ja
4	U345	ja
5	7466	ja
6	5FC0	ja
7	F181	ja
8	F181	ja
9	F181	ja
10	F181	ja
11	F181	ja
12	0000	nein
13	F181	ja
14	F181	ja
15	F181	ja
16	F181	ja
17	CUFU	ja
18	A58U	ja
19	A584	ja
20	HCF1	ja
21	U317	ja
22	1533	ja
23	CHA4	ja
24	F1d81	nein

D83

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	nein
3	F181	nein
4	0000	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	0000	nein
9	0000	nein
10	F181	nein
11	F181	nein
12	0000	nein
13	F181	nein
14	F181	nein
15	0000	nein
16	F181	nein

D90

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F16H	ja
3	2HA3	ja
4	0U2H	ja
5	65UC	ja
6	P9FC	ja
7	0344	ja
8	AH9P	ja
9	0000	ja
10	F181	ja
11	682U	ja
12	C456	ja
13	107H	ja
14	51CU	ja
15	1U0H	ja
16	03FC	ja
17	UUC1	ja
18	F181	nein

D91

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F16H	ja
3	2HA3	ja
4	0U2H	ja
5	65UC	ja
6	P9FC	ja
7	0344	ja
8	AH9P	ja
9	0000	ja
10	F181	ja
11	80HH	ja
12	3F3U	ja
13	2P08	ja
14	4C43	ja
15	1U0H	ja
16	03FC	ja
17	UUC1	ja
18	F181	nein

D33

Pin	Signatur	blinken in der Tast-kopfspitze
1	UF64	ja
2	164F	ja
3	107H	ja
4	9UPU	ja
5	5H79	ja
6	HH14	ja
7	PF3H	ja
8	60H3	ja
9	4C59	ja
10	0000	nein
11	4C59	ja
12	60H3	ja
13	PF3A	ja
14	HH14	ja
15	5H79	ja
16	P40H	ja
17	107H	ja
18	164F	ja
19	0000	ja
20	F181	nein

D32

Pin	Signatur	blinken in der Tast-kopfspitze
1	3544	ja
2	51CU	ja
3	107H	ja
4	C456	ja
5	682U	ja
6	4C43	ja
7	2P08	ja
8	3F3U	ja
9	80HH	ja
10	0000	nein
11	4C59	ja
12	60H3	ja
13	PF3H	ja
14	HH14	ja
15	5H79	ja
16	9UPU	ja
17	107H	ja
18	164F	ja
19	0000	ja
20	F181	nein

D164

Pin	Signatur	blinken in der Tast-kopfspitze
1	5P3H	ja
2	F5PC	ja
3	U8C7	ja
4	H837	ja
5	C140	ja
6	1C50	ja
7	0000	nein
8	7518	ja
9	C499	ja
10	F181	nein
11	U8C7	ja
12	4370	ja
13	F181	nein
14	F181	nein

D167

Pin	Signatur	blinken in der Tast-kopfspitze
1	A408	ja
2	6589	ja
3	6589	ja
4	A408	ja
5	F181	nein
6	0000	nein
7	0000	nein
8	F6A4	ja
9	0725	ja
10	0725	ja
11	F6A4	ja
12	F6A4	ja
13	0725	ja
14	F181	nein

D172

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	-	ja
3	F181	nein
4	-	ja
5	-	ja
6	F181	nein
7	0000	nein
8	-	ja
9	0000	ja
10	-	ja
11	5FC0	ja
12	0000	ja
13	5FC0	ja
14	F181	nein

D165

Pin	Signatur	blinken in der Tast-kopfspitze
1	9871	ja
2	C140	ja
3	U8C7	ja
4	580H	ja
5	F6A4	ja
6	0725	ja
7	0000	nein
8	4P35	ja
9	8UC4	ja
10	14A3	ja
11	U8C7	ja
12	0000	nein
13	F181	nein
14	F181	nein

D170

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	H903	ja
3	F181	nein
4	F181	ja
5	0000	ja
6	F181	ja
7	F181	ja
8	0000	nein
9	0000	ja
10	5P3H	ja
11	F181	nein
12	F181	ja
13	0000	ja
14	F181	ja
15	F181	ja
16	F181	nein

D171

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	-	ja
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	0000	nein
8	-	ja
9	-	ja
10	-	ja
11	-	ja
12	F181	nein
13	-	ja
14	F181	nein

D173

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	FAPU	ja
3	0000	ja
4	0000	ja
5	FAPU	ja
6	0000	ja
7	0000	nein
8	1527	ja
9	934P	ja
10	47P8	ja
11	-	ja
12	0C6P	ja
13	-	ja
14	F181	nein

D151

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	-	ja
3	F181	nein
4	-	ja
5	-	ja
6	0000	ja
7	F181	ja
8	0000	nein
9	0000	nein
10	-	ja
11	F181	nein
12	-	ja
13	-	ja
14	0000	ja
15	-	ja
16	F181	nein

D179

Pin	Signatur	blinken in der Tast-kopfspitze
1	CUFU	ja
2	65UC	ja
3	P9FC	ja
4	F181	nein
5	F42H	ja
6	9C4F	ja
7	P0AP	ja
8	0000	nein
9	F181	nein
10	F181	nein
11	F181	nein
12	F181	nein
13	F181	ja
14	F181	ja
15	F181	ja
16	F181	nein

D157

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	ja
3	0000	ja
4	0000	nein
5	AH21	ja
6	AH21	ja
7	0000	nein
8	F181	nein
9	F181	nein
10	F181	nein
11	F181	nein
12	F181	nein
13	F181	nein
14	F181	nein

D118

Pin	Signatur	blinken in der Tast-kopfspitze
1	C499	ja
2	7518	ja
3	046A	ja
4	F5PC	ja
5	7518	ja
6	C499	ja
7	0000	nein
8	7518	ja
9	C499	ja
10	C499	ja
11	7518	ja
12	A65A	ja
13	67HC	ja
14	F181	nein

D112

Pin	Signatur	blinken in der Tast-kopfspitze
1	67HC	ja
2	8H67	ja
3	1F80	ja
4	PHC7	ja
5	1U0H	ja
6	8124	ja
7	1U0H	ja
8	0000	nein
9	F181	nein
10	F181	ja
11	F181	ja
12	F181	nein
13	F181	ja
14	0000	ja
15	0000	nein
16	F181	nein

D115

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	UAPA	ja
3	3C6C	ja
4	F181	nein
5	4U0H	ja
6	8P8F	ja
7	0000	nein
8	62H2	ja
9	A353	ja
10	F181	nein
11	09AU	ja
12	F82P	ja
13	F181	nein
14	F181	nein

D114

Pin	Signatur	blinken in der Tast-kopfspitze
1	3C6C	ja
2	5FC0	ja
3	UAPA	ja
4	3C6C	ja
5	7466	ja
6	4U0H	ja
7	0000	nein
8	F82P	ja
9	U345	ja
10	3C6C	ja
11	A353	ja
12	9838	ja
13	3C6C	ja
14	F181	nein

D113

Pin	Signatur	blinken in der Tast-kopfspitze
1	UAPA	ja
2	UAPA	ja
3	3C6C	ja
4	A65A	ja
5	5FC0	ja
6	UAPA	ja
7	0000	nein
8	67HC	ja
9	A65A	ja
10	F181	ja
11	F181	ja
12	F181	ja
13	0000	ja
14	F181	nein

D135

Pin	Signatur	blinken in der Tast-kopfspitze
1	423U	ja
2	C7U7	ja
3	A617	ja
4	F181	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	F181	ja
9	F181	ja
10	CUFU	ja
11	CUFU	ja
12	CUFU	ja
13	0000	ja
14	F181	nein

D117

Pin	Signatur	blinken in der Tast-kopfspitze
1	67HC	ja
2	5FC0	ja
3	5FC0	ja
4	67HC	ja
5	7466	ja
6	7466	ja
7	0000	nein
8	U345	ja
9	U345	ja
10	67HC	ja
11	9838	ja
12	9838	ja
13	67HC	ja
14	F181	nein

D116

Pin	Signatur	blinken in der Tast-kopfspitze
1	67HC	ja
2	F181	ja
3	F181	ja
4	5FC0	ja
5	6U2H	ja
6	5FC0	ja
7	0000	nein
8	423U	ja
9	-	ja
10	363F	ja
11	C7U7	ja
12	F413	ja
13	UH0P	ja
14	F181	nein

D131

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	34C4	ja
3	3009	ja
4	6U59	ja
5	3C36	ja
6	PHP7	ja
7	A005	ja
8	63AH	ja
9	UP71	ja
10	0000	nein
11	U8C7	ja
12	F866	ja
13	F2H4	ja
14	F2UC	ja
15	8056	ja
16	4391	ja
17	UH94	ja
18	4HCA	ja
19	AP5P	ja
20	F181	nein

D133

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	8H2H	ja
3	U4A4	ja
4	UU80	ja
5	82AU	ja
6	547P	ja
7	PCCU	ja
8	885P	ja
9	47P8	ja
10	0000	nein
11	U8C7	ja
12	71UU	ja
13	UH0P	ja
14	F413	ja
15	39FU	ja
16	UA08	ja
17	363F	ja
18	P29U	ja
19	17F7	ja
20	F181	nein

D127

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	34C4	ja
3	H883	ja
4	P1UC	ja
5	3C36	ja
6	PHP7	ja
7	PU31	ja
8	75H1	ja
9	UP71	ja
10	0000	nein
11	U8C7	ja
12	F866	ja
13	56CC	ja
14	4C3H	ja
15	8056	ja
16	4391	ja
17	5P9H	ja
18	5F3U	ja
19	AP5P	ja
20	F181	nein

D129

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	34C4	ja
3	4H34	ja
4	UPP2	ja
5	3C36	ja
6	PHP7	ja
7	3P3U	ja
8	P0A0	ja
9	UP71	ja
10	0000	nein
11	U8C7	ja
12	F866	ja
13	1H17	ja
14	UA31	ja
15	8056	ja
16	4391	ja
17	FH07	ja
18	9345	ja
19	AP5P	ja
20	F181	nein

D106

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	HFP4	ja
3	164F	ja
4	107H	ja
5	60H3	ja
6	9FF8	ja
7	P40H	ja
8	5H79	ja
9	690C	ja
10	0000	nein
11	F181	ja
12	A5A8	ja
13	HH14	ja
14	PF3A	ja
15	A6C9	ja
16	P6HF	ja
17	3F3U	ja
18	4459	ja
19	48P4	ja
20	F181	nein

D108

Pin	Signatur	blinken in der Tast-kopfspitze
1	F42H	ja
2	1P75	ja
3	4459	ja
4	8309	ja
5	3F3U	ja
6	76HA	ja
7	PF3A	ja
8	748F	ja
9	HH14	ja
10	0000	nein
11	6C00	ja
12	5H79	ja
13	UCCU	ja
14	P40H	ja
15	2UA9	ja
16	107H	ja
17	60H3	ja
18	164F	ja
19	F42H	ja
20	F181	nein

D132

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	164F	ja
3	107H	ja
4	P40H	ja
5	5H79	ja
6	HH14	ja
7	PF3A	ja
8	60H3	ja
9	4459	ja
10	0000	nein
11	4HCA	ja
12	UH94	ja
13	F2UC	ja
14	F2H4	ja
15	63AH	ja
16	A005	ja
17	6U59	ja
18	3009	ja
19	7466	ja
20	F181	nein

D134

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	164F	ja
3	107H	ja
4	P40H	ja
5	5H79	ja
6	HH14	ja
7	PF3A	ja
8	60H3	ja
9	4459	ja
10	0000	nein
11	-	ja
12	363F	ja
13	F413	ja
14	UH0P	ja
15	885P	ja
16	PCCU	ja
17	UU80	ja
18	U4A4	ja
19	5FC0	ja
20	F181	nein

D128

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	164F	ja
3	107H	ja
4	P40H	ja
5	5H79	ja
6	HH14	ja
7	PF3A	ja
8	60H3	ja
9	4459	ja
10	0000	nein
11	HU01	ja
12	5P9H	ja
13	4C3H	ja
14	56CC	ja
15	75H1	ja
16	PU31	ja
17	P1UC	ja
18	H883	ja
19	9838	ja
20	F181	nein

D130

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	ja
2	164F	ja
3	107H	ja
4	P40H	ja
5	5H79	ja
6	HH14	ja
7	PF3A	ja
8	60H3	ja
9	4459	ja
10	0000	nein
11	9345	ja
12	FH07	ja
13	UA31	ja
14	1H17	ja
15	P0A0	ja
16	3P3U	ja
17	UPP2	ja
18	4H34	ja
19	U345	ja
20	F181	nein

D101

Pin	Signatur	blinken in der Tast-kopfspitze
1	48P4	ja
2	1311	ja
3	0UAH	ja
4	HH3H	ja
5	0966	ja
6	668C	ja
7	AP6F	ja
8	0000	nein
9	A5A8	ja
10	6C00	ja
11	A6C9	ja
12	UCCU	ja
13	2UA9	ja
14	P6HF	ja
15	A3F4	ja
16	F181	nein

D104

Pin	Signatur	blinken in der Tast-kopfspitze
1	09F1	ja
2	U8C7	ja
3	0000	nein
4	0000	nein
5	0000	nein
6	0000	nein
7	0741	ja
8	0000	nein
9	CAH3	ja
10	0741	ja
11	A3F4	ja
12	2UA9	ja
13	UCCU	ja
14	6C00	ja
15	P1PU	ja
16	F181	nein

D100

Pin	Signatur	blinken in der Tast-kopfspitze
1	690C	ja
2	AP6F	ja
3	668C	ja
4	0966	ja
5	47CC	ja
6	CPC9	ja
7	3883	ja
8	0000	nein
9	HFP4	ja
10	1P75	ja
11	HPU2	ja
12	8309	ja
13	76HA	ja
14	9FF8	ja
15	748F	ja
16	F181	nein

D103

Pin	Signatur	blinken in der Tast-kopfspitze
1	09F1	ja
2	U8C7	ja
3	0000	nein
4	0000	nein
5	0000	nein
6	0000	nein
7	046A	ja
8	0000	nein
9	CAH3	ja
10	046A	ja
11	748F	ja
12	76HA	ja
13	8309	ja
14	1P75	ja
15	0741	ja
16	F181	nein

D111

Pin	Signatur	blinken in der Tast-kopfspitze
1	67HC	ja
2	7A1P	ja
3	6C00	ja
4	4C84	ja
5	883A	ja
6	UCCU	ja
7	F091	ja
8	0000	nein
9	0P89	ja
10	A3F4	ja
11	UUC1	ja
12	0422	ja
13	2UA9	ja
14	HC0U	ja
15	0000	nein
16	F181	nein

D110

Pin	Signatur	blinken in der Tast-kopfspitze
1	67HC	ja
2	65UC	ja
3	1P75	ja
4	2F6U	ja
5	P9FC	ja
6	8309	ja
7	4963	ja
8	0000	nein
9	U234	ja
10	748F	ja
11	0U2H	ja
12	5A1U	ja
13	76HA	ja
14	0344	ja
15	0000	nein
16	F181	nein

D107

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	1155	ja
3	H0H4	ja
4	51CU	ja
5	107H	ja
6	7P5H	ja
7	CUHF	ja
8	0000	nein
9	F181	ja
10	F181	nein
11	0000	nein
12	0000	nein
13	0000	nein
14	0000	nein
15	F181	nein
16	F181	nein

D109

Pin	Signatur	blinken in der Tast-kopfspitze
1	9C4F	ja
2	1F80	ja
3	164F	ja
4	9C4F	ja
5	8124	ja
6	107H	ja
7	0000	nein
8	164F	ja
9	01CP	ja
10	P0AP	ja
11	107H	ja
12	F6A4	ja
13	P0AP	ja
14	F181	nein

D105

Pin	Signatur	blinken in der Tast-kopfspitze
1	09F1	ja
2	U8C7	ja
3	0000	nein
4	0000	nein
5	0000	nein
6	0000	nein
7	P1PU	ja
8	0000	nein
9	CAH3	ja
10	P1PU	ja
11	PP74	ja
12	HAP1	ja
13	8124	ja
14	1F80	ja
15	0000	nein
16	F181	nein

D102

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	ja
3	F181	nein
4	F181	ja
5	HH3H	ja
6	0UAH	ja
7	1311	ja
8	0000	nein
9	1155	ja
10	1F80	ja
11	CUHF	ja
12	8124	ja
13	0000	nein
14	0000	nein
15	0000	nein
16	F181	nein

D177

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	6U2H	ja
3	4459	ja
4	60H3	ja
5	FH32	ja
6	67HC	ja
7	PF3A	ja
8	HH14	ja
9	U0A7	ja
10	0000	nein
11	F181	ja
12	9871	ja
13	5H79	ja
14	P40H	ja
15	934P	ja
16	580H	ja
17	107H	ja
18	164F	ja
19	OUP6	ja
20	F181	nein

D178

Pin	Signatur	blinken in der Tast-kopfspitze
1	65UC	ja
2	P9FC	ja
3	A6FC	ja
4	F181	ja
5	F181	ja
6	F181	nein
7	F181	nein
8	0000	nein
9	F181	nein
10	F181	nein
11	F181	ja
12	F181	ja
13	F181	ja
14	F181	ja
15	F181	ja
16	F181	nein

D175

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	AH21	ja
3	4459	ja
4	60H3	ja
5	0C6P	ja
6	433H	ja
7	PF3A	ja
8	HH14	ja
9	1F16	ja
10	0000	nein
11	F181	ja
12	22P4	ja
13	5H79	ja
14	P40H	ja
15	3C13	ja
16	FUU2	ja
17	107H	ja
18	164F	ja
19	A96A	ja
20	F181	nein

D176

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	HF38	ja
3	4459	ja
4	60H3	ja
5	2C99	ja
6	1957	ja
7	PF3A	ja
8	HH14	ja
9	078H	ja
10	0000	nein
11	F181	ja
12	H837	ja
13	5H79	ja
14	P40H	ja
15	5P3H	ja
16	14A3	ja
17	107H	ja
18	164F	ja
19	09F1	ja
20	F181	nein

D168

Pin	Signatur	blinken in der Tast-kopfspitze
1	CC1A	ja
2	AH50	ja
3	71UU	ja
4	6672	ja
5	C4A7	ja
6	39FU	ja
7	611C	ja
8	0000	nein
9	4CF6	ja
10	UA08	ja
11	4046	ja
12	04PH	ja
13	17F7	ja
14	26HP	ja
15	7518	ja
16	F181	nein

D169

Pin	Signatur	blinken in der Tast-kopfspitze
1	8UC4	ja
2	22P4	ja
3	F181	nein
4	AH50	ja
5	3C13	ja
6	F181	nein
7	C4A7	ja
8	0000	nein
9	4046	ja
10	F181	nein
11	FUU2	ja
12	26HP	ja
13	F181	nein
14	A96A	ja
15	0000	nein
16	F181	nein

D163

Pin	Signatur	blinken in der Tast-kopfspitze
1	HF38	ja
2	0000	nein
3	078H	ja
4	1957	ja
5	AAU1	ja
6	6C70	ja
7	0000	nein
8	3936	ja
9	U8C7	ja
10	F181	nein
11	5FC0	ja
12	F181	nein
13	FH32	ja
14	F181	nein

D174

Pin	Signatur	blinken in der Tast-kopfspitze
1	1C50	ja
2	HAH1	ja
3	HAH1	ja
4	1C50	ja
5	0000	ja
6	F181	ja
7	0000	nein
8	HAH1	ja
9	1C50	ja
10	1C50	ja
11	HAH1	ja
12	FAPU	ja
13	0C6P	ja
14	F181	nein

D159

Pin	Signatur	blinken in der Tast-kopfspitze
1	4P35	ja
2	7518	ja
3	7518	ja
4	0000	nein
5	-	ja
6	0000	nein
7	0000	nein
8	CC1A	ja
9	0725	ja
10	4P35	ja
11	H903	ja
12	U8C7	ja
13	1C50	ja
14	F181	nein

D166

Pin	Signatur	blinken in der Tast-kopfspitze
1	A617	ja
2	433H	ja
3	4370	ja
4	1F16	ja
5	C140	ja
6	0000	nein
7	0000	nein
8	-	ja
9	0C6P	ja
10	-	ja
11	4P35	ja
12	F181	nein
13	4P35	ja
14	F181	nein

D160

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	F181	nein
4	F181	nein
5	F181	nein
6	0000	nein
7	0000	nein
8	-	ja
9	F181	nein
10	F181	nein
11	-	ja
12	F181	nein
13	-	ja
14	F181	nein

D155

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0725	ja
3	-	ja
4	CPC9	ja
5	3126	ja
6	046A	ja
7	0000	nein
8	CAH3	ja
9	U0A7	ja
10	CPC9	ja
11	0000	nein
12	0000	ja
13	F181	nein
14	F181	ja

D162

Pin	Signatur	blinken in der Tast-kopfspitze
1	HF38	ja
2	F181	nein
3	2C99	ja
4	F181	nein
5	01CP	ja
6	F03U	ja
7	0000	nein
8	F181	nein
9	0000	nein
10	F181	nein
11	-	ja
12	01CP	ja
13	0000	nein
14	F181	nein

D161

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	6C70	ja
3	F181	nein
4	0000	ja
5	-	ja
6	-	ja
7	0000	nein
8	U8C7	ja
9	U8C7	ja
10	0000	nein
11	4370	ja
12	0000	nein
13	4370	ja
14	F181	nein

D156

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	AH21	ja
3	AH21	ja
4	01CP	ja
5	F181	ja
6	01CP	ja
7	0000	nein
8	F181	ja
9	F181	nein
10	F181	ja
11	HF38	ja
12	F181	ja
13	HF38	ja
14	F181	nein

D158

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	-	ja
3	F181	nein
4	-	ja
5	-	ja
6	-	ja
7	0000	nein
8	0000	nein
9	0000	nein
10	0C6P	ja
11	AH21	ja
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D154

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	0000	nein
4	6589	ja
5	A408	ja
6	A408	ja
7	0000	nein
8	F181	nein
9	6589	ja
10	A408	ja
11	0725	ja
12	F6A4	ja
13	0000	ja
14	F181	nein

D153

Pin	Signatur	blinken in der Tast-kopfspitze
1	A408	ja
2	-	ja
3	-	ja
4	F03U	ja
5	01CP	ja
6	F181	nein
7	0000	nein
8	F03U	ja
9	-	ja
10	01CP	ja
11	-	ja
12	-	ja
13	F03U	ja
14	F181	nein

D150

Pin	Signatur	blinken in der Tast-kopfspitze
1	0725	ja
2	F181	nein
3	0725	ja
4	-	ja
5	F181	nein
6	-	ja
7	0000	nein
8	A408	ja
9	0725	ja
10	AH21	ja
11	0000	nein
12	0000	nein
13	6FA0	ja
14	F181	nein

D152

Pin	Signatur	blinken in der Tast-kopfspitze
1	01CP	ja
2	F03U	ja
3	F03U	ja
4	01CP	ja
5	01CP	ja
6	0000	nein
7	0000	nein
8	6FA0	ja
9	AH21	ja
10	0000	nein
11	0000	ja
12	3126	ja
13	U0A7	ja
14	F181	nein

D119 (mit pull up 4.7 k) D120

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	62H6	ja
9	0000	nein
10	F181	ja
11	CC35	ja
12	3C4A	ja
13	1H70	ja
14	2H3H	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	62H6	ja
9	0000	nein
10	F181	ja
11	1H2H	ja
12	F12U	ja
13	H68H	ja
14	7293	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

D121 (mit pull up 4.7 k) D122

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	09AU	ja
9	0000	nein
10	F181	ja
11	U154	ja
12	37F6	ja
13	8613	ja
14	2P6A	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	09AU	ja
9	0000	nein
10	F181	ja
11	460U	ja
12	0UHU	ja
13	5C39	ja
14	FA20	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

D123 (mit pull up 4.7 k) D124

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	8P8F	ja
9	0000	nein
10	F181	ja
11	FP5H	ja
12	4P4H	ja
13	5272	ja
14	204A	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	8P8F	ja
9	0000	nein
10	F181	ja
11	U2FP	ja
12	8U57	ja
13	F33U	ja
14	PC7U	ja
15	1U0H	ja
16	PHC7	ja
17	0P89	ja
18	F181	nein

D125 (mit pull up 4.7 k) D126

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	3C6C	ja
9	0000	nein
10	F181	ja
11	CF08	ja
12	7AP0	ja
13	2H23	ja
14	4297	ja
15	1U0H	ja
16	PHC7	ja
17	UP89	ja
18	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0422	ja
2	F091	ja
3	4C84	ja
4	U234	ja
5	2F6U	ja
6	4963	ja
7	5A1U	ja
8	3C6C	ja
9	0000	nein
10	F181	ja
11	5UH6	ja
12	6426	ja
13	68A3	ja
14	06AA	ja
15	1U0H	ja
16	PHC7	ja
17	UP89	ja
18	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	4FU4	ja
3	8H75	ja
4	20H9	ja
5	F181	nein
6	P158	ja
7	0000	ja
8	2894	ja
9	F181	nein
10	P915	ja
11	0000	ja
12	F181	ja
13	F181	ja
14	F181	nein

D302

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	P40H	ja
4	-	ja
5	107H	ja
6	-	ja
7	164F	ja
8	F181	ja
9	5H79	ja
10	0000	nein
11	0000	nein
12	F181	nein
13	F181	nein
14	-	ja
15	0000	nein
16	-	ja
17	0000	nein
18	0000	nein
19	0000	nein
20	F181	nein

D303

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	0000	nein
3	0000	nein
4	0000	nein
5	0000	nein
6	F181	nein
7	F181	nein
8	0000	nein
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	F181	nein
14	F181	ja
15	0000	nein
16	0000	nein

D300

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	F181	ja
3	F181	ja
4	F181	ja
5	0000	ja
6	0000	ja
7	0000	nein
8	0000	ja
9	F181	ja
10	0000	nein
11	0000	nein
12	0000	nein
13	F181	nein
14	F181	nein

D301

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	F181	ja
3	164F	ja
4	107H	ja
5	P40H	ja
6	0000	nein
7	0000	nein
8	0000	nein
9	0000	nein
10	0000	nein
11	F181	nein
12	P915	ja
13	20H9	ja
14	4FU4	ja
15	0000	nein
16	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	-	ja
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	0000	nein
8	0000	nein
9	0000	nein
10	2C79	ja
11	4079	ja
12	0000	nein
13	0000	nein
14	0000	nein
15	0000	nein
16	F181	nein

D9

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	0000	nein
8	0000	nein
9	9UU2	ja
10	83FH	ja
11	AF52	ja
12	0000	nein
13	-	ja
14	-	ja
15	-	ja
16	F181	nein

D10

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	AF52	ja
3	164F	ja
4	107H	ja
5	83FH	ja
6	9UU2	ja
7	P404	ja
8	5H79	ja
9	4079	ja
10	0000	nein
11	0000	ja
12	2C79	ja
13	HH14	ja
14	0000	nein
15	0000	nein
16	0000	nein
17	0000	nein
18	0000	nein
19	0000	nein
20	F181	nein

D7

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	-	ja
8	0000	nein
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D8

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	-	ja
8	0000	nein
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D5

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	0000	nein
4	-	ja
5	-	ja
6	F181	nein
7	0000	nein
8	-	ja
9	-	ja
10	-	ja
11	-	ja
12	0000	nein
13	0000	nein
14	F181	nein

D6

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	-	ja
8	0000	nein
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D3

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	-	ja
8	0000	nein
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D4

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	F181	nein
3	F181	nein
4	0000	nein
5	0000	nein
6	-	ja
7	0000	nein
8	0000	nein
9	0000	nein
10	0000	nein
11	F181	nein
12	F181	nein
13	0000	nein
14	F181	nein

D1

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	ja
2	0000	ja
3	0000	ja
4	0000	ja
5	0000	ja
6	0000	ja
7	0000	nein
8	F181	ja
9	F181	ja
10	0000	ja
11	F181	nein
12	F181	ja
13	0000	ja
14	F181	nein

D2

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	ja
2	F181	nein
3	F181	nein
4	F181	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	-	ja
9	-	ja
10	0000	nein
11	-	ja
12	0000	nein
13	0000	nein
14	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	F181	nein
4	F181	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	F181	nein
9	F181	nein
10	F181	ja
11	F181	ja
12	F181	ja
13	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	ja
2	F181	ja
3	F181	ja
4	F181	nein
5	F181	nein
6	F181	nein
7	0000	nein
8	F181	nein
9	F181	nein
10	F181	nein
11	F181	ja
12	F181	ja
13	F181	ja
14	F181	nein

D10

Pin	Signatur	blinken in der Tast-kopfspitze
1	H29P	ja
2	1310	ja
3	A3FF	ja
4	624H	ja
5	32FH	ja
6	U34F	ja
7	0000	nein
8	F89H	ja
9	091F	ja
10	H224	ja
11	13A5	ja
12	P486	ja
13	2507	ja
14	F181	nein

D11

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	P71F	ja
3	0CU0	ja
4	65UC	ja
5	AU8A	ja
6	4366	ja
7	4896	ja
8	0000	nein
9	F181	ja
10	F181	ja
11	F181	ja
12	F181	ja
13	F181	ja
14	65UC	ja
15	F181	ja
16	F181	nein

D6

Pin	Signatur	blinken in der Tast-kopfspitze
1	A520	ja
2	64A1	ja
3	1A7P	ja
4	HCUU	ja
5	7054	ja
6	C1H5	ja
7	0000	nein
8	4862	ja
9	89P3	ja
10	PC0C	ja
11	2A8A	ja
12	1415	ja
13	H594	ja
14	F181	nein

D7

Pin	Signatur	blinken in der Tast-kopfspitze
1	F756	ja
2	06H7	ja
3	0CAC	ja
4	0000	ja
5	28A5	ja
6	P924	ja
7	0000	nein
8	4CP2	ja
9	8A63	ja
10	472H	ja
11	86AF	ja
12	4906	ja
13	8887	ja
14	F181	nein

D4

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	28A5	ja
3	4459	ja
4	60H3	ja
5	8A63	ja
6	86AF	ja
7	PF3A	ja
8	HH14	ja
9	8887	ja
10	0000	nein
11	F181	nein
12	9P91	ja
13	5H79	ja
14	P40H	ja
15	F37C	ja
16	U4PC	ja
17	107H	ja
18	164F	ja
19	4F1F	ja
20	F181	nein

D5

Pin	Signatur	blinken in der Tast-kopfspitze
1	65UC	ja
2	65UC	ja
3	AU8A	ja
4	AU8A	ja
5	4366	ja
6	4366	ja
7	0000	nein
8	4896	ja
9	4896	ja
10	F181	nein
11	F181	nein
12	F181	nein
13	F181	nein
14	F181	nein

D2

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	0000	nein
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	-	ja
8	0000	nein
9	0000	nein
10	0000	nein
11	0000	nein
12	-	ja
13	-	ja
14	0000	nein
15	-	ja
16	F181	nein

D3

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	A520	ja
3	4459	ja
4	60H3	ja
5	1A7P	ja
6	7054	ja
7	PF3A	ja
8	HH14	ja
9	89P3	ja
10	0000	nein
11	F181	ja
12	28A8	ja
13	5H79	ja
14	P40H	ja
15	H594	ja
16	F756	ja
17	107H	ja
18	164F	ja
19	0CAC	ja
20	F181	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	F181	nein
2	F181	nein
3	0000	ja
4	0000	nein
5	F181	nein
6	F181	nein
7	F181	nein
8	F181	nein
9	0000	nein
10	0000	ja
11	F181	ja
12	164F	ja
13	107H	ja
14	P40H	ja
15	5H79	ja
16	HH14	ja
17	PF3A	ja
18	60H3	ja
19	4459	ja
20	0000	nein
21	65UC	ja
22	F181	ja
23	-	ja
24	-	ja

Pin	Signatur	blinken in der Tast-kopfspitze
25	-	ja
26	-	ja
27	-	ja
28	-	ja
29	-	ja
30	-	ja
31	-	ja
32	-	ja
33	-	ja
34	-	ja
35	-	ja
36	0000	nein
37	0000	nein
38	F181	nein
39	F181	nein
40	F181	nein

Rückwand D205

Pin	Signatur	blinken in der Tast-kopfspitze
1		
2		
3	A7U3	ja
4		
5	A09A	ja
6		
7	8A47	ja
8		
9	F56F	ja
10		
11		
12	H4A6	ja
13		
14	-	ja
15		
16	-	ja
17		
18	F03U	ja

D203

Pin	Signatur	blinken in der Tast-kopfspitze
1		
2		
3	6UHU	ja
4		
5	8210	ja
6		
7	41H7	ja
8		
9	09P7	ja
10		
11		
12	3UU0	ja
13		
14	2F66	ja
15		
16	UAC7	ja
17		
18	U535	ja

D204

Pin	Signatur	blinken in der Tast-kopfspitze
1		
2		
3	H646	ja
4		
5	3C89	ja
6		
7	U84P	ja
8		
9	CO7P	ja
10		
11		
12	8669	ja
13		
14	95UU	ja
15		
16	432P	ja
17		
18	4FAF	ja

D201

Pin	Signatur	blinken in der Tast-kopfspitze
1		
2		
3	6UHU	ja
4		
5	8210	ja
6		
7	41H7	ja
8		
9	09P7	ja
10		
11		
12	3UU0	ja
13		
14	2F66	ja
15		
16	UAC7	ja
17		
18	U535	ja

D202

Pin	Signatur	blinken in der Tast-kopfspitze
1		
2		
3	6UHU	ja
4		
5	8210	ja
6		
7	41H7	ja
8		
9	09P7	ja
10		
11		
12	3UU0	ja
13		
14	2F66	ja
15		
16	UAC7	ja
17		
18	U535	ja

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	-	-
3	65UC	ja
4	-	-
5	-	ja
6	P9FC	ja
7	-	ja
8	-	-
9	-	ja
10	0344	ja
11	-	ja
12	-	-
13	0U2H	ja
14	-	ja
15	-	ja
16	F181	nein

D62

Pin	Signatur	blinken in der Tast-kopfspitze
1	-	ja
2	-	ja
3	-	ja
4	-	ja
5	-	ja
6	-	ja
7	0000	nein
8	-	ja
9	-	ja
10	0000	ja
11	F181	ja
12	-	ja
13	.	ja
14	F181	nein

D63

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	0000	nein
4	-	ja
5	-	ja
6	F181	nein
7	0000	nein
8	-	ja
9	-	ja
10	-	ja
11	-	ja
12	0000	nein
13	F181	nein
14	F181	nein

Stecker V21

Pin	Signatur	blinken in der Tast-kopfspitze
1	H29P	ja
2	A3FF	ja
3	2507	ja
4	13A5	ja
5	32FH	ja
6	091F	ja
7	P71F	ja
8	0CU0	ja
9	F181	ja
10	P9FC	ja
11	0344	ja
12	OU2H	ja
13	F181	ja
14	F181	ja
15	P0PC	ja
16	H29P	ja

W23

Pin	Signatur	blinken in der Tast-kopfspitze
1	0000	nein
2	0000	nein
3	0000	nein
4	0000	nein
5	0000	nein
6	0000	nein
7	0000	nein
8	0000	nein
9	0000	nein
10	0000	ja
11	0000	nein
12	F181	ja
13	0000	ja
14	F191	ja
15	65UC	ja
16	0000	nein

W20

Pin	Signatur	blinken in der Tast-kopfspitze
1	164F	ja
2	107H	ja
3	P40H	ja
4	5H79	ja
5	HH14	ja
6	PF3A	ja
7	60H3	ja
8	4459	ja
9	-	ja
10	-	ja
11	-	ja
12	-	ja
13	-	ja
14	-	ja
15	-	ja

Tabelle 5-3 Signaturen zum 3. Testschritt

D119 mit Pull up Widerstände **D120**

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	GA27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	FP65	ja
9	0000	nein
10	0338	ja
11	1F39	ja
12	75AP	ja
13	A624	ja
14	A618	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	nein

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	TA27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U219	ja
8	FP65	ja
9	0000	nein
10	0338	ja
11	5F26	ja
12	9370	ja
13	AH74	ja
14	39FP	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	ja

D121

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	904F	ja
9	0000	nein
10	0338	ja
11	791P	ja
12	76FU	ja
13	PP9C	ja
14	F6HA	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	nein

D122

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	904F	ja
9	0000	nein
10	0338	ja
11	F342	ja
12	P593	ja
13	1A46	ja
14	415H	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	ja

D123

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	94UH	ja
9	0000	nein
10	0338	ja
11	3H71	ja
12	1H87	ja
13	7UAC	ja
14	089A	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	nein

D124

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	94UH	ja
9	0000	nein
10	0338	ja
11	6CF7	ja
12	28A0	ja
13	4A9H	ja
14	470F	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	ja

D125

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	FA28	ja
9	0000	nein
10	0338	ja
11	U202	ja
12	2130	ja
13	7172	ja
14	532H	ja
15	7600	ja
16	H07A	ja
17	H30F	ja
18	59HP	nein

D126

Pin	Signatur	blinken in der Tast-kopfspitze
1	FPA9	ja
2	6A27	ja
3	UP9A	ja
4	64U4	ja
5	3H18	ja
6	U01P	ja
7	U129	ja
8	FA28	ja
9	0000	nein
10	0338	ja
11	9H31	ja
12	2PF0	ja
13	20C2	ja
14	6A51	ja
15	7600	ja
16	H97A	ja
17	H30F	ja
18	59HP	ja

Pin	Signatur	blinken in der Tast-kopfspitze
1	594P	ja
2	P791	ja
3	H490	ja
4	HHP8	ja
5	7459	ja
6	84U7	ja
7	A712	ja
8	85FC	ja
9	4F72	ja
10	0000	nein
11	4F72	ja
12	85FC	ja
13	A712	ja
14	84U7	ja
15	7459	ja
16	HHP8	ja
17	H490	ja
18	P791	ja
19	0000	ja
20	59HP	nein

ROHDE&SCHWARZ

Service manual

LOGIC GENERATOR IGA

344.0015.02
344.0015.03
344.0015.04

Printed in West Germany

R 39373 - 11

Table of Contents

3.	Maintenance	3.1
3.1	Required Measuring Equipment and Accessories	3.1
3.2	General Information on Time Measurements	3.1
3.3	Checking the CLOCK MODE INTERN.	3.2
3.4	Checking the Data Drivers	3.2
3.5	Checking the DAV Outputs	3.3
3.6	Checking the Tristate Mode	3.5
3.6.1	General	3.5
3.6.2	Checking the Power-on Tristate	3.5
3.6.3	Checking the End Tristate	3.6
3.6.4	Checking the Line Tristate and the DAV Tristate	3.6
3.6.5	Checking the External Tristate Mode (HIGH-Z (40))	3.8
3.7	Checking the CLOCK MODE EXTERN.	3.9
3.8	Checking the External Start, External Stop and the END Output	3.10
3.9	Checking the 3-wire Handshake	3.12
3.10	Checking the 2-wire Handshake	3.13
3.11	Checking the Number of Data Words Output	3.13
3.12	Checking the Logic Switchover	3.14
3.13	Checking the High-level Setting Range of the General-purpose Drivers	3.15

Table of Contents

4.	Circuit Description	4.1
4.1	General	4.1
4.2	Microcomputer	4.2
4.3	Keyboard	4.5
4.4	Display Unit	4.6
4.5	Output Unit	4.8
4.5.1	General	4.8
4.5.2	Writing and Reading the Output Memory by the Microcomputer	4.10
4.5.3	Non SST Output	4.10
4.5.4	SST Output	4.11
4.6	Sequence Control	4.12
4.6.1	General	4.12
4.6.2	Control Registers D175 to D177	4.15
4.6.3	Start Initialization	4.18
4.6.4	Starting the Output	4.20
4.6.5	Ending the Output	4.21
4.6.6	Producing the DAV Signal in the Non-handshake Mode	4.23
4.6.7	Tristate Mode	4.24
4.6.8	Handshake Mode	4.27
4.6.8.1	3-wire Handshake	4.27
4.6.8.2	2-wire Handshake	4.32
4.6.9	SST Mode	4.32
4.6.9.1	Initialization	4.32
4.6.9.2	Producing the Output Clock	4.32
4.6.9.3	Starting and Ending the Output	4.32
4.6.9.4	Reaching the End Address	4.33
4.7	Synthesizer	4.33
4.8	Connector Panel	4.35
4.9	IEC-bus Interface (Option IGA-B1)	4.36
4.10	Cassette Drive (Option IGA-B2)	4.37
4.11	Power Supply	4.38
4.11.1	General	4.38
4.11.2	Rectifying and Smoothing the Transformer Voltage	4.40
4.11.3	Switching Power Supply Section	4.40
4.11.4	+12-V Series Regulator Section	4.41
4.11.5	Series Regulator Section for +3 V to 17.5 V	4.41

4.11.6 Producing the Power-fail Signal 4.42
4.11.7 Producing the $\overline{\text{RESET IN}}$ and RAM CEPF Signals 4.42
4.11.8 Supplying the CMOS RAMs; Charging Circuit 4.43
4.12 TTL Data Drivers 4.43
4.13 TTL Clock Driver 4.43
4.14 TTL Multi-clock Driver (Option IGA-Z6) 4.44

Table of contents

5. Repair Instructions 5.1

5.1 Disassembling the Instrument 5.1

5.2 Faults in the Analog Subassemblies 5.3
5.2.1 Power Supply 5.3
5.2.1.1 Checking the Output Voltages 5.4
5.2.1.2 Adjusting the TTL Operating Voltage 5.5
5.2.1.3 Troubleshooting NFB 5.6
5.2.1.4 Troubleshooting in the Circuit Producing the Reset and the CEPF Signals 5.6
5.2.1.5 Checking the Power Failure Signal 5.7

5.3 Synthesizer 5.7

5.4 Troubleshooting in Digital Section 5.8
5.4.1 First Test 5.8
5.4.2 Second Test 5.9
5.4.3 Third Test 5.10

3. Maintenance

3.1 Required Measuring Equipment and Accessories

No.	o Instrument type, required specifications • Recommended R&S instrument	Type	Order No.	Section
1	o Oscilloscope, two channels, 50 MHz			Complete section 3
2	o Function generator, output for TTL level, 1 MHz, minimum pulse with adjustable 20 ns			3.6.5 3.7 3.8
3	o Pulse counter, 2 MHz, TTL level			3.11
4	o TTL load 10 TTL standard loads			3.4 3.5

3.2 General Information on Time Measurements

In the following sections, various timings given in the specifications are checked. Under the conditions determined by the test setup, the measurement starts or ends at the moment at which the input or output voltage (falling or rising) passes through a given threshold.

This level is 1.5 V for a transition from one TTL level to the other.

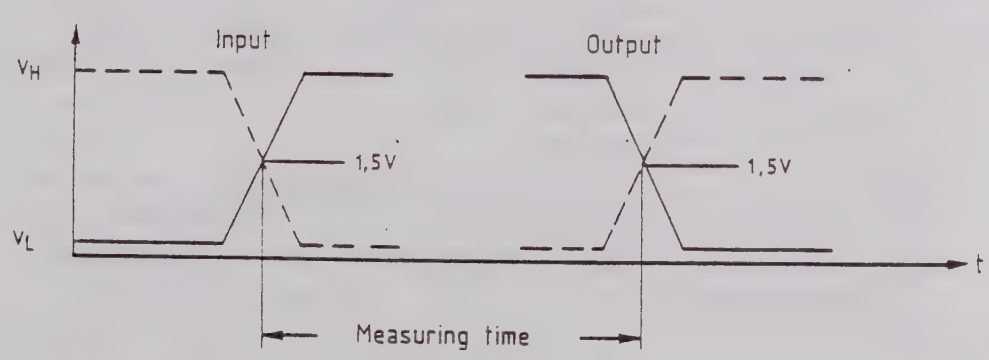
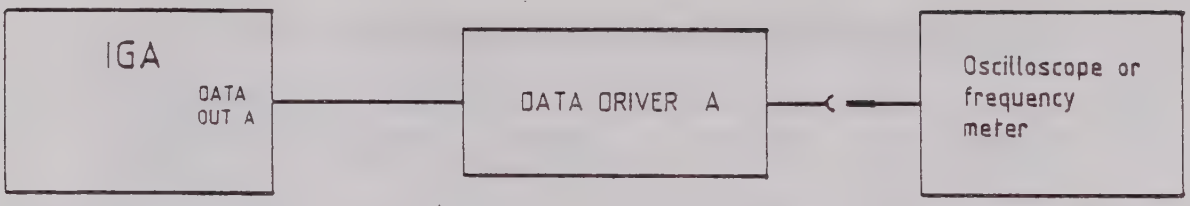


Fig. 3-1 Definition of thresholds for timing specifications

3.3 Checking the CLOCK MODE INTERN.

Test setup:



a) Data entry:

	IGA 03	IGA 02
- Create the module.		
- Select the format as follows:	8 H	8 H
- Data line 1Ø: enter ØØ		
- Data line 2Ø: enter FF		

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter a frequency of 1.7 MHz.

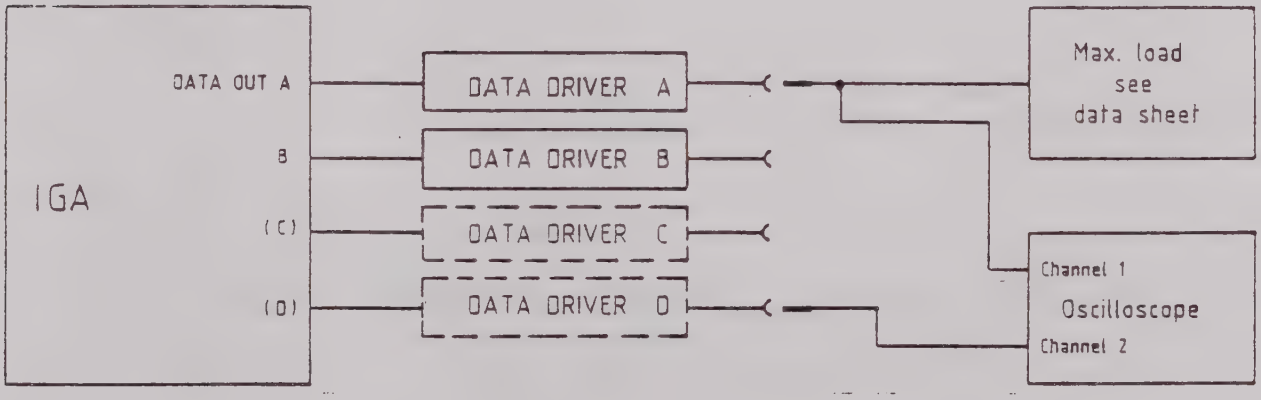
e) Start the entered module.

f) The outputs of data driver A deliver a periodical squarewave signal whose frequency is exactly half the value set above. Use the oscilloscope for checking or, in the case of precise measurements, the frequency meter.

g) Repeat d) to f) using the frequencies of 720 kHz, 500 kHz, 250 kHz, 100 kHz, 10 kHz, 1.0 kHz, 100 Hz, 10 Hz, 1 Hz and 0.2 Hz.

3.4 Checking the Data Drivers

Test setup:



a) Data entry:

	IGA Ø3	IGA Ø2
- Create the module.		
- Select the format as follows:	32 H	16 H
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	FFFFFFFF	FFFF

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter the desired frequency (e.g. 1 MHz).

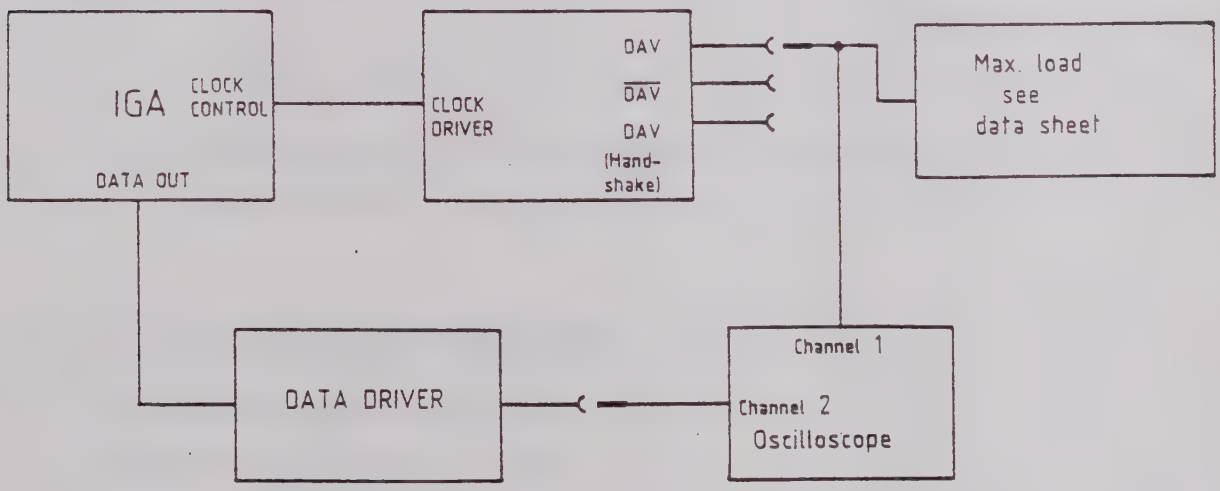
e) Start the entered module.

f) A periodical squarewave signal appears at the outputs of all the data drivers. Connect the maximum permissible load to all the data outputs either consecutively or simultaneously and check on an oscilloscope whether the values specified for low and high levels, rise and fall times are observed.

g) In general, all the data outputs do not switch over exactly at the same time. The difference in time (skew) between the switchover of the individual data lines of a data driver and all the data lines of the device can be checked with the aid of a dual-trace oscilloscope.

3.5 Checking the DAV Outputs

Test setup:



a) Data entry:

	IGA Ø3	IGA Ø2
- Create the module.		
- Select the format as follows:	32 H	16 H
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	FFFFFFFF	FFFF

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter the desired frequency (e.g. 1 MHz).

e) Adjust the DAV delay and DAV width potentiometers (40) for minimum (turned fully anticlockwise).

f) Start the entered module.

g) Connect the maximum permissible load to all the DAV, $\overline{\text{DAV}}$ and DAV-handshake outputs either consecutively or simultaneously and check on an oscilloscope whether the values specified for low and high levels, rise and fall times are observed.

h) The DAV signal must appear always after a data change. Check with the dual-trace oscilloscope whether all the 3 DAV signals appear after a data change at the times given in the specifications.

i) Check whether the minimum duration of the DAV signal is observed.

j) Select a frequency of $\leq$ 50 kHz.

k) Adjust the DAV delay and DAV width potentiometers (40) for maximum (turned fully clockwise).

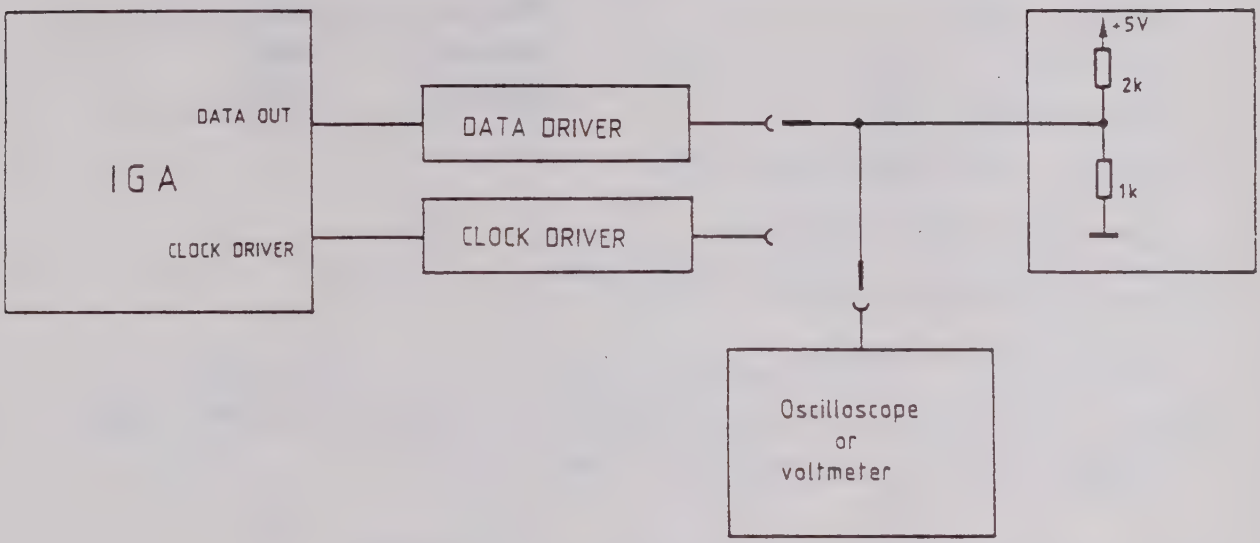
l) Repeat the measurements under h) and i) with the new setting.

For checking the tristate mode of the DAV signals see section 3.6.4.

3.6 Checking the Tristate Mode

3.6.1 General

Test setup:



An output must be loaded for checking whether it is in the tristate mode. If a high-impedance output is connected to the voltage divider included in the test setup, it is brought to a voltage determined by the resistors of the divider, i.e. in this case to about 1.6 V. If the output is not high-impedance, it is at TTL level.

Whether an output is in the tristate mode can thus be checked - as required in the following sections - by checking whether the output voltage is at about 1.6 V.

3.6.2 Checking the Power-on Tristate

For the test setup see section 3.6.1.

a) Switch the IGA off and on again.

b) All the outputs of the data drivers should have gone high impedance. Check in accordance with section 3.6.1.

3.6.3 Checking the End Tristate

For the test setup see section 3.6.1.

a) Data entry:

- Create the module	IGA Ø3	IGA Ø2
- Select the format as follows:	32 H	16 H
- High Z: enter	ABCD	AB
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	ØØØØØØØØ	ØØØØ

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE SINGLE (20).

d) Enter the desired frequency.

e) Start the entered module.

f) After the last data word has been output, all the data outputs go high impedance. Check in accordance with section 3.6.1.

3.6.4 Checking the Line Tristate and the DAV Tristate

For the test setup see section 3.6.1.

a) Data entry:

- Create the module.	IGA Ø3	IGA Ø2
- Select the format as follows:	3 b 24 H	1 b 12 H
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	.....	....
- Data line 3Ø: enter	111FFFFFF	1FFF
- Data line 4Ø: enter	.....	....

During data entry for lines 2Ø and 4Ø, press the L key once for each line. A short bar appears in the upper righthand section of the display to the right of the line number indicating that in this line the DAV output goes high impedance. It should be noted here that data lines D3 to D7 of data driver D (IGA Ø3) and D5 to D7 of data driver B (IGA Ø2) are not available for data input and output since they are used for the tristate mode.

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter the desired frequency.

e) Start the entered module.

f) Load all the data outputs consecutively in accordance with section 3.6.1. The waveform shown in Fig. 3-2 appears at all the data outputs except for the outputs D3 to D7 of data driver D (IGA Ø3) and D5 go D7 of data driver B (IGA Ø2). (Every second data word is high impedance). Check in accordance with section 3.6.1.

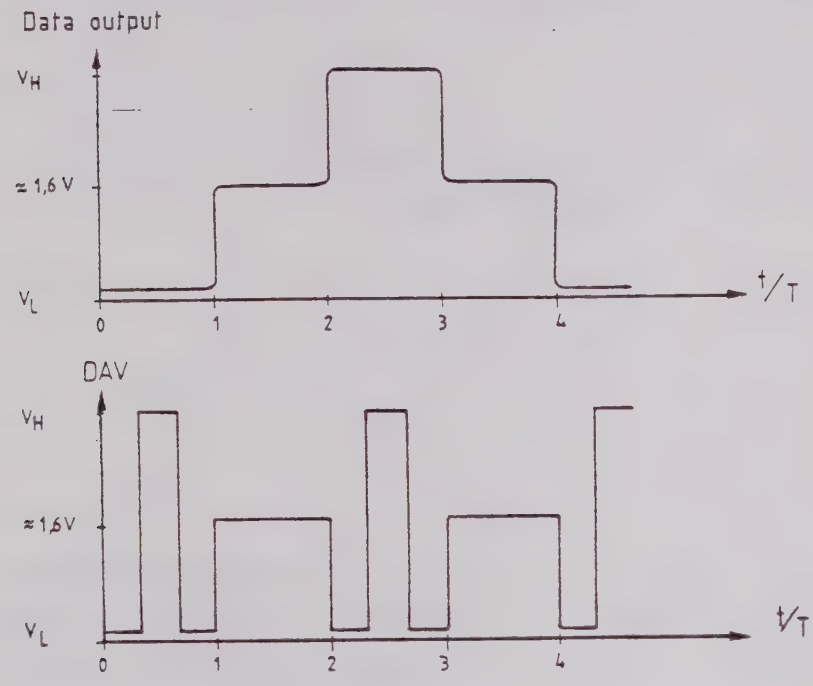
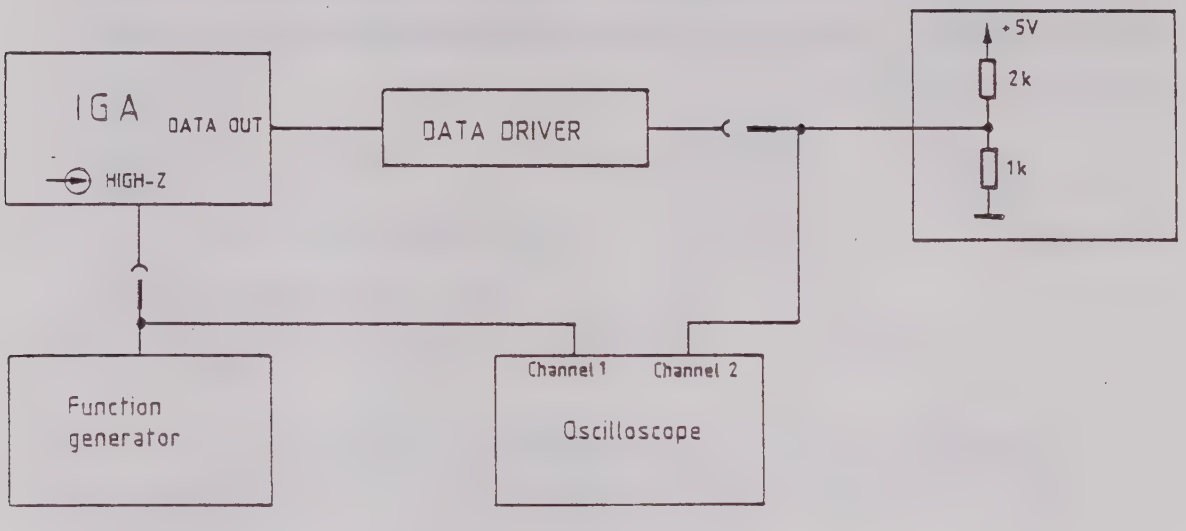


Fig. 3-2 Waveforms at the loaded data and DAV outputs

g) Load the DAV, $\overline{\text{DAV}}$ and DAV-handshake outputs consecutively in accordance with section 3.6.1. They go high impedance at the same time as the data outputs. Check in accordance with section 3.6.1.

3.6.5 Checking the External Tristate Mode (HIGH-Z (40))

Test setup:



a) Data entry:

- Create the module.	IGA Ø3	IGA Ø2
- Select the format as follows:	32 H	16 H
- HIGH-Z: enter	ABCD	AB
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	ØØØØØØØØ	ØØØØ

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter the desired frequency.

e) Set the POLARITY LOGIC switch (37) to POS.

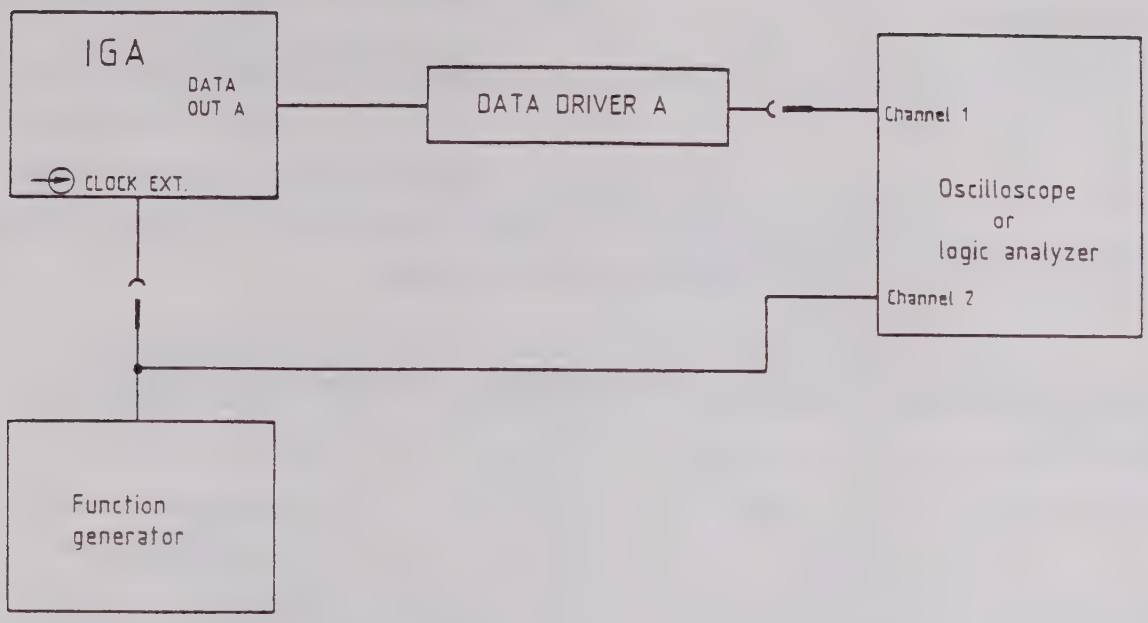
f) Start the entered module.

g) Set the function generator as follows: squarewave signal,
500 kHz,
mark-to-space ratio 1:1,
TTL level

h) A high level at the input HIGH-Z (40) causes all the data outputs to go high impedance. The levels at the outputs alternate between low and tristate (1.6 V) at a clock rate of 500 kHz. Check in accordance with section 3.6.1.

3.7 Checking the CLOCK MODE EXTERN.

Test setup:



a) Data entry:

	IGA Ø3	IGA Ø2
- Create the module.		
- Select the format as follows:	8 H	8 H
- Data line 1Ø: enter ØØ.		
- Data line 2Ø: enter FF.		

b) Switch to CLOCK MODE EXTERN. (18).

c) Set the POLARITY CLOCK EXT. switch (37) for the positive-going edge.

d) Select CYCLE MODE REPEAT (20).

e) Set the function generator as follows: squarewave signal,
1.7 MHz,
mark-to-space 1:1,
TTL level.

f) Start the entered module.

g) The outputs of data driver A deliver a periodical squarewave signal whose frequency is exactly half the value of the frequency applied to the function generator. Check on the oscilloscope.

h) Referred to the selected active clock edge, the data appear delayed at the output. Check with the oscilloscope or the logic analyzer whether the delay is within the time interval given in the specifications.

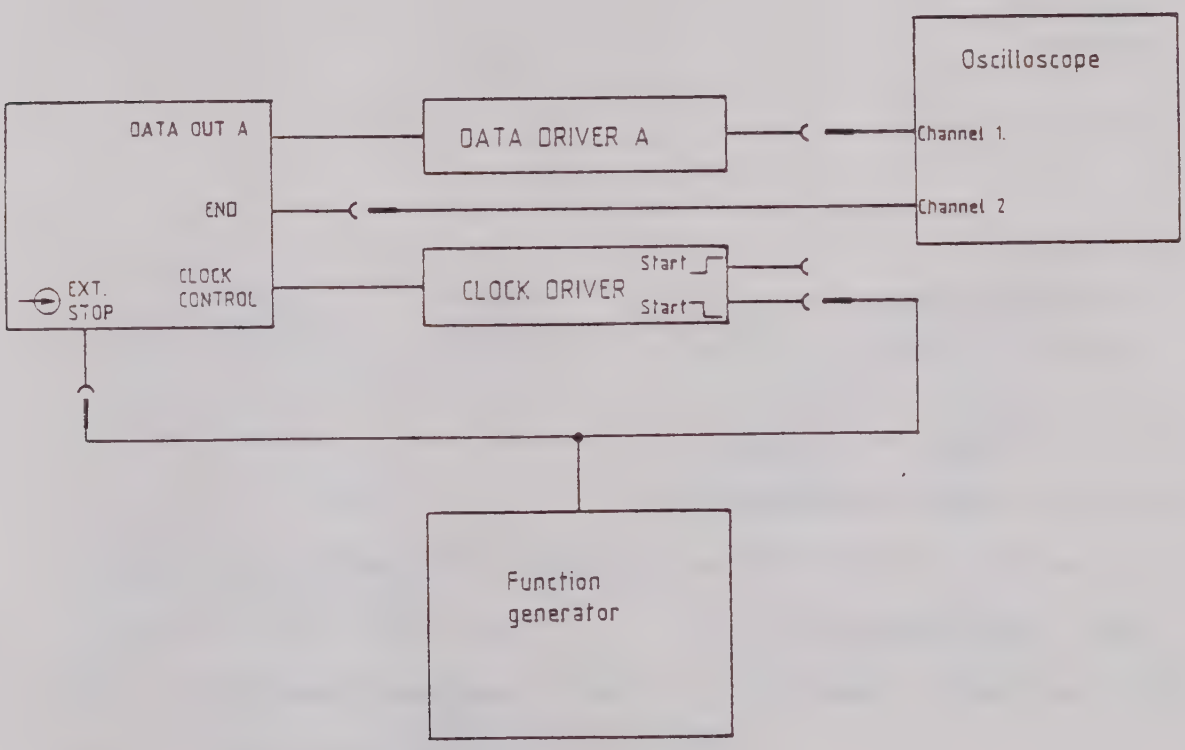
i) Vary the mark-to-space ratio of the input signal such that the duration of the high level corresponds to the minimum pulse width for clock ext. given in the specifications. Check whether the data output continues to be satisfactory.

j) Stop the output and set the POLARITY CLOCK EXT. switch (37) to the negative-going edge.

k) Repeat steps e) to h). For checking in accordance with h), vary the mark-to-space ratio of the input signal such that the duration of the low level corresponds to the minimum permissible pulse width.

3.8 Checking the External Start, External Stop and the END Output

Test setup:



Note: Connect the function generator to that start input of the clock driver whose active edge is negative-going.

a) Data entry:

	IGA Ø3	IGA Ø2
- Create the module.		
- Select the format as follows:	8 H	8 H

- Data line 1Ø: enter ØØ.
- Data line 2Ø: enter FF.

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Enter a frequency of 1 MHz.

e) Set the function generator as follows: squarewave signal,
1 Hz,
mark-to-space ratio 1:1,
TTL level.

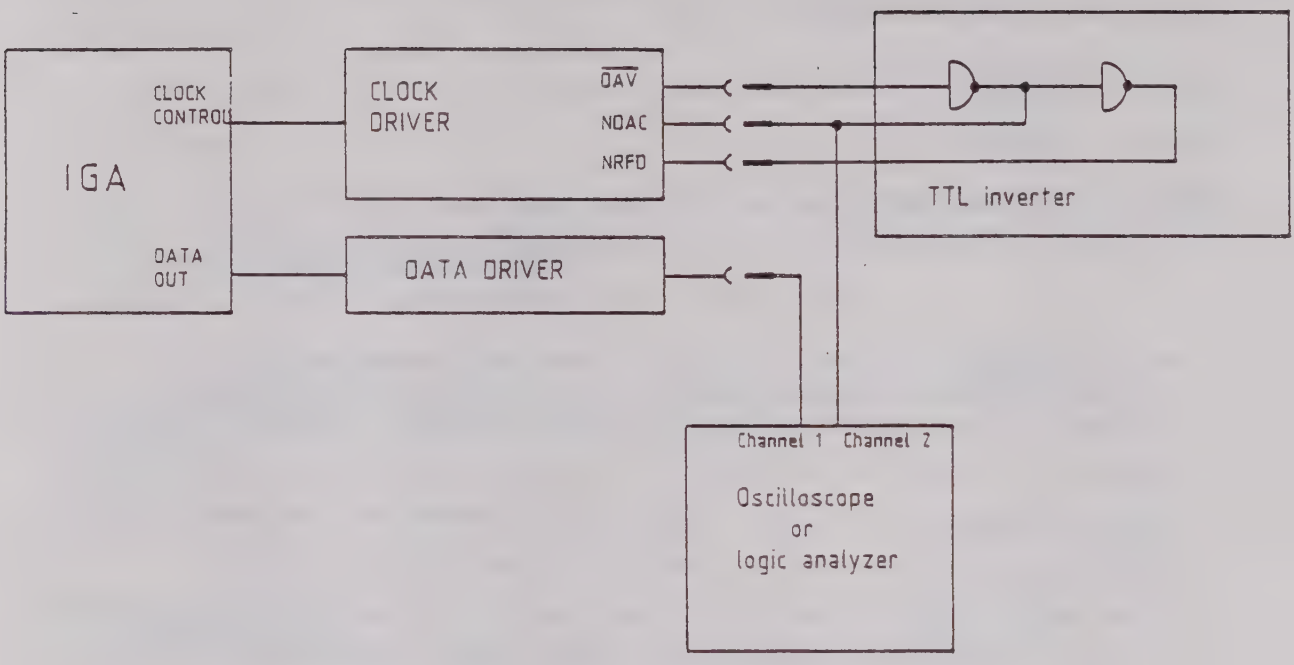
f) Set the POLARITY STOP switch (37) for the positive-going edge.

g) Alternately start and stop the IGA by the squarewave signal at a clock rate of 1 Hz. This can be observed by connecting an oscilloscope to the output of data driver A; the 1-MHz signal appears and disappears alternately. Stopping the IGA can be observed at the END output (42).
If the positive-going edge of the end signal is selected with the POLARITY END switch (37) as the active edge, a high level appears while the IGA is in the idle state; with the negative-going edge selected, a low level appears.

h) Set the POLARITY STOP switch (37) for the negative-going edge, connect the output of the function generator to the other start input of clock driver A (the active edge now being positive-going) and repeat the check-out as under g).

3.9 Checking the 3-wire Handshake

Test setup:



Note: Data output in the handshake mode requires a listener which delivers the signals NDAC and NRFD.
For measuring the maximum output frequency in the handshake mode, this listener is simulated by two TTL inverters (dummy listener) in the above test setup.
Any other listener of equal speed can be used.

a) Data entry:

- Create the module.	IGA Ø3	IGA Ø2
- Select the format as follows:	32 H	16 H
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	FFFFFFFF	FFFF

b) Switch to CLOCK HANDSHAKE MODE 3-WIRE (18).

c) Select CYCLE MODE REPEAT (20).

d) Until the start is made, a DAV signal must not be output, i.e. the $\overline{\text{DAV}}$ and the handshake-DAV outputs are at high level, the DAV output is low. Use an oscilloscope for checking.

e) Start the entered module.

f) In the 3-wire handshake mode, the IGA outputs its data with its maximum speed. Use an oscilloscope or a logic analyzer to check whether the timing of the data and the signals DAV, NDAC and NRFD conforms to that given in Fig. 2-6 (appendix). In particular, it can be checked whether the maximum data rate (e.g. to be found from the time difference between two successive NDAC signals) corresponds to that given in the specifications.

3.10 Checking the 2-wire Handshake

The 2-wire handshake mode is checked in the same way and with the same test setup as the 3-wire handshake with the following exceptions:

- The NRFD line need not be connected to the dummy listener (see test setup).
- Under c) of the instructions given in section 3.9, the 2-wire handshake mode has to be selected instead of the 3-wire handshake mode.

3.11 Checking the Number of Data Words Output

Test setup:

a) Data entry:
   - Create the module.
   - Select the format 1 b.
   - Alternately enter Ø and 1 for each data line until the desired module length is obtained.

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE SINGLE (20).

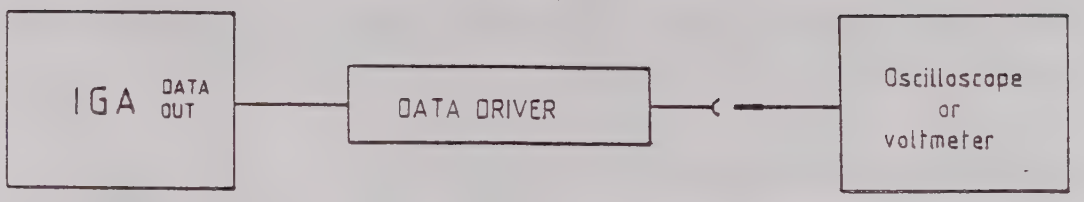
d) Select the desired frequency.

e) Start the entered module.

f) Check whether the pulse number indicated by the pulse counter corresponds to that output by the IGA.

3.12 Checking the Logic Switchover

Test setup:



a) Data entry:

- Create the module.	IGA Ø3	IGA Ø2
- Select the format as follows:	32 H	16 H
- High-Z: enter	ABCD	AB
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	ØØØØØØØØ	ØØØØ

b) Switch to CLOCK MODE INTERN. (18).

c) Select CYCLE MODE REPEAT (20).

d) Select any frequency.

e) Set the POLARITY LOGIC switch (37) to POS.

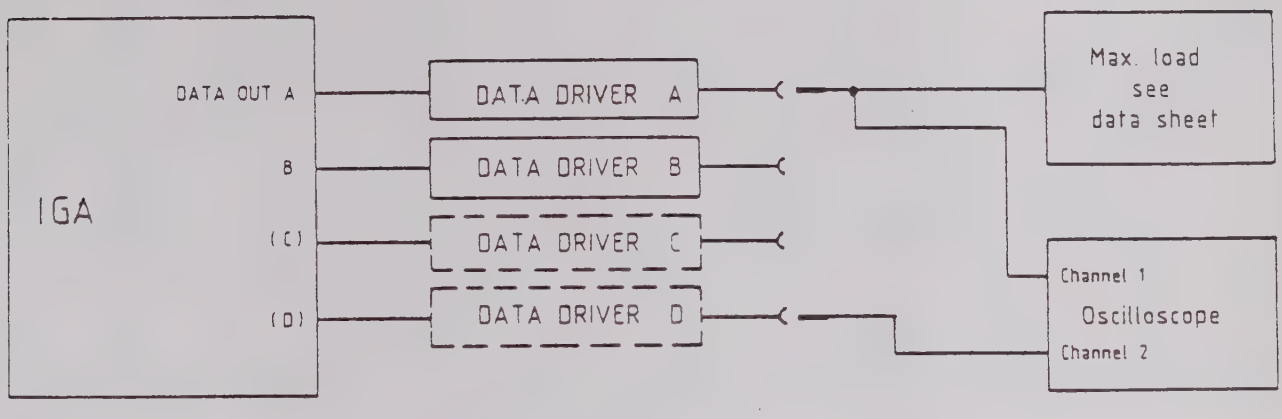
f) Start the entered module.

g) Check with an oscilloscope or voltmeter whether all the data outputs have low level.

h) Stop the output (STOP, 17); set the POLARITY LOGIC switch (37) to NEG; start the IGA again and check whether all the data outputs have now high level.

3.13 Checking the High-level Setting Range of the General-purpose Drivers

Test setup:



The connected load must be able to handle input voltages of +15 V.

a) Turn the VAR LEVEL potentiometer (36) fully anticlockwise.

b) Data entry:

- Create the module.	IGA Ø3	IGA Ø2
- Select the format as follows:	32 H	16 H
- Data line 1Ø: enter	ØØØØØØØØ	ØØØØ
- Data line 2Ø: enter	FFFFFFFF	FFFF

c) Switch to CLOCK MODE INTERN. (18).

d) Select CYCLE MODE REPEAT (20).
Enter the desired frequency (e.g. 1 MHz).

e) Start the entered module.

f) The high level must not exceed the maximum value of +3 V.

g) Turn the VAR LEVEL potentiometer clockwise and observe the output signal on the oscilloscope. It must be possible to set a high level of at least +15 V.

4. Circuit Description

4.1 General

(See circuit diagram 344.0015.01 S)

The IGA is a microprocessor-controlled instrument. The operation, display and data management are monitored and controlled by the CPU (central processing unit). However, every bit pattern output is organized by a hardware logic, the sequence control. The microcomputer only performs the initialization and is able to start and stop the output. The following description deals to a large extent only with the hardware.

Fig. 4-1 shows the functional groups of the instrument. The squares represent circuit boards which are plugged into each other.

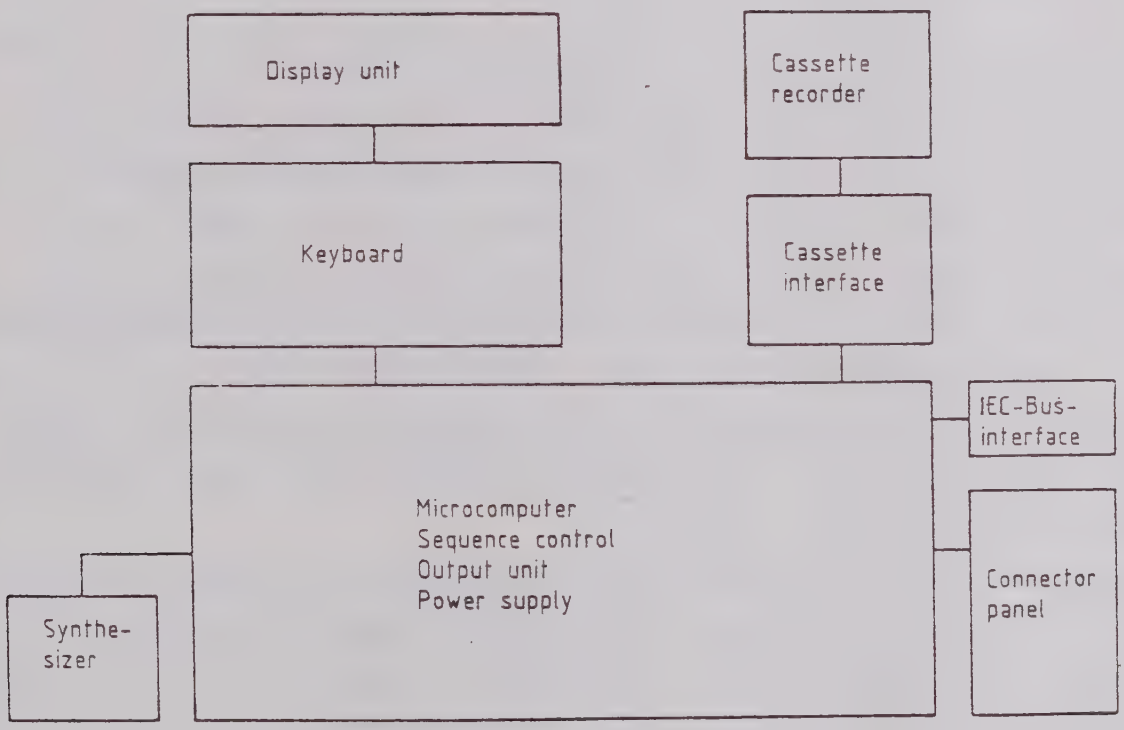


Fig. 4-1 Functional groups of IGA

The heart of the IGA is the microcomputer. Together with the sequence control, output unit and power supply it is accommodated on the motherboard. The CPU receives its clock from the synthesizer board where also the output clock is generated. The display unit and the keyboard permit manual operation of the

instrument, the IEC-bus interface board (IGA-B1) enables remote control in accordance with the IEC standard. The bit patterns entered are stored in the memory of the output unit. They are applied via the connector panel to the data drivers with the aid of the sequence control. The connector panel also feeds the clock drivers and the BNC female connectors on the rear panel and signals the positions of the slide switches to the sequence control and the computer. The cassette recorder and cassette interface (IGA-B2) permit the bit patterns and some associated instrument settings to be written onto a mini-cassette and entered from there.

4.2 Microcomputer

(See circuit diagram 344.0450 S)

The microcomputer included in the IGA essentially consists of the CPU (D50), ROMs (D60 to D64), RAMs (D90, D91, D70) and I/O ports (D70).

The heart of the computer is the microprocessor 8085A. It uses an 8-bit data bus and is able to handle 16-bit addresses. In multiplexed operation, pins AD0 to AD7 of the CPU handle either data or the 8 low-order address bits. With the trailing edge of the ALE signal, the addresses are transferred to register D31 whose outputs deliver the lower half of the address bits.

Transceivers D32 and D33 are connected into the data bus. Due to the gate linkage applied to pin 19, the two transceivers leave the high-impedance state only if the processor performs a read operation ($\overline{RD}$ or $\overline{INTA}$ is low) or a write operation ($\overline{WR}$ is low). The level at pin 1 determines the direction in which the transceivers operate. (If the ROMs or RAMs D90, D91, D70 are read, D33 operates in the righthand direction).

The program and the fixed data of the microcomputer are stored in five ROMs (D60 to D64). They are selected by the address decoder D34 and read by $\overline{RD}$. The available storage capacity is 20 Kbytes. Variable data and return addresses are saved in the RAM area of D70 or in the CMOS RAMs (D90, D91). In this case, the available storage capacity is 256 + 1 Kbytes. D90 and D91 are selected via pin 2, the RAM area of D70 via pin 1 of the decoder D35.

When the IGA is disconnected from the AC supply, the contents of the CMOS RAMs are not lost. The power supply brings D41II.5 low (chip enable power fail), thus inhibiting the RAMs. The storage cells included in the set deliver the supply voltage required for retaining the data. D70 is directly connected to the time-multiplexed bus (AD0 to AD7) of the microprocessor. The ALE signal is required for the internal address latch. The input/output area of

D70 can be addressed via D35.8. It is used to drive the LEDs on the keyboard and to poll for instance the position of the switches on the connector panel and on the IEC-bus interface (only if option IGA-B1 is fitted). The timer of D70 (input: pin 3; output: pin 6) is connected into the PLL of the synthesizer and helps to set the synthesizer clock depending on the programmed division ratio.

The microcomputer exchanges data and control information with the other functional groups of the IGA. This is done mainly by read and write cycles via the data bus in addition to the exchange via the I/O area of D70. Using the remaining $\overline{CS}$ outputs of decoder D35 and part of the address lines, the corresponding ICs are selected (memory-mapped I/O). Fig. 4-2 shows the configuration of the address area. Data are transferred from and to the cassette recorder (only with option IGA-B2 fitted) via the serial SID and SOD pins of the CPU.

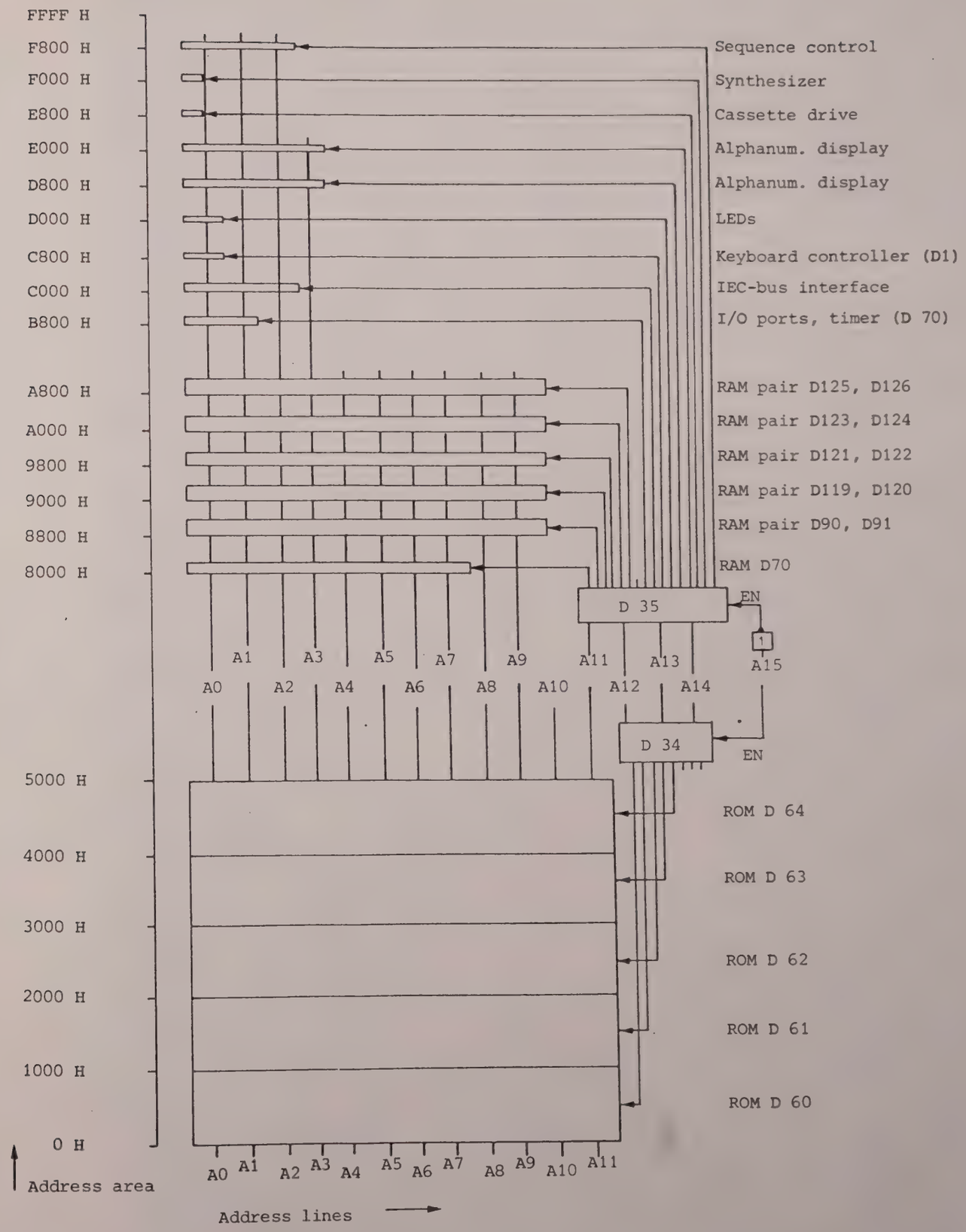


Fig. 4-2 Configuration of the address area

Interrupt requests enable the hardware to influence directly the program sequence:

Every keystroke is signalled to INTR (D50.10) and the microcomputer reads in the key code. RST 5.5 (D50.9) is used for the IEC bus (only if option IGA-B1 is fitted). RST 6.5 (D50.8) comes from the cassette interface and causes the CPU to read a bit in via the SID input (D50.5) (only if option IGA-B2 is fitted). The sequence control signals, by way of RST 7.5 (D50.7), the stop and external start of a bit pattern output. The microcomputer switches the LEDs on the keyboard and enables the start input. A power-fail signal at the TRAP input (D50.6) starts a rescue routine bringing the data and the hardware to a defined state.

Additional elements are provided on the microcomputer of the IGA to perform the signature analysis (see section 5). The first part of this test method includes a performance check of the processor and checks the data and the address bus as well as the contents of the program memories.

For this purpose, links X35B and X30B are inserted such that pins 1 and 2 are connected. Thus transceivers D32, D33 are switched to high impedance, i.e. the microcomputer is isolated from the system data bus. After the CPU has been reset by shortcircuiting X33, the first opcode fetch is executed at the address 0. With a low level on $\overline{RD}$, driver D30 is activated and the processor reads in the NOP instruction (all the data lines are low). Next it increments the address and repeats the read operation. In this way, the complete address area is covered, all the chips are addressed and read out as far as possible. In particular, the complete ROM contents can be observed on the data bus between D32 and D33. Since only ROMs are located in the address area A15 = low, the level on the highest address line is suitable for use as the start and stop signal for a signature analyzer (see section 5).

Special service routines can be started to perform additional test steps via links X41B, X42B and X43B.

4.3 Keyboard

(See circuit diagram 344.0438 S)

The programmable keyboard/display interface chip D1 cyclically checks the status of the individual keys and stores every stroke in an internal RAM. Moreover, in multiplexed operation, it applies the data from the display RAM to the seven-segment indicators of the display unit.

D1 is selected via pin 22 of the address decoder D35 in the microcomputer (see Fig. 4-2). If the address line A0 (D1.21) is high, the chip expects instructions from the data bus.

With A0 set low, the microcomputer can fetch the stored key code and write into or read the display RAM.

D1 is used in the encoded mode. For this reason, a binary counter signal appears at the outputs S0 to S3. The scan frequency is thus produced by dividing the input clock applied to pin 3.

Each keystroke is recognized by one of the sensor lines R0 to R7 and a key code consisting of the line number, column number and the level at the shift input (pin 36) is stored in D1. Next, D1 produces a CPU interrupt via pin 4.

The outputs of the scan counter (D1) S0 to S3 furnish the addresses to the display unit for multiplexed operation of the seven-segment indicators. Corresponding to the count, the contents of one of the 16 lines of the display RAM are available at pins 27 to 31.

H1 to H6 are connected via drivers D10 to the output ports of the microcomputer (D70.23 to 28).

Since only one of diodes H7 to H10 can be on at a time, driver D5 is fed by one of the two decoders in D11, the two address inputs (pins 2, 3) of the decoder being also taken to the output ports of the microcomputer. The status of the remaining LEDs depends on the contents of registers D3 and D4. The clock inputs of the registers (pin 11) are taken to the outputs of the second decoder in D11. If the $\overline{\text{ENABLE}}$ pin (pin 15) is low, the decoder outputs (pins 11, 12) are activated (otherwise high). D11.15 is connected to $\overline{\text{WR}}$, the decoder input (pin 14) to A0. Pin 13 is taken to the address decoder D35 of the microcomputer. In this way, D3 and D4 can be addressed by the microcomputer and can be read to.

The microcomputer takes the address lines A1 to A3 via the keyboard PCB to the display unit. Moreover, two $\overline{\text{CS}}$ lines for the dot-matrix displays are linked with each other and each of them separately with $\overline{\text{WR}}$.

4.4 Display Unit

(See circuit diagram 344.0415 S, sheets 1 and 2)

In multiplexed operation, one of the 16 seven-segment indicators (D31 to D46) is driven by decoder D30 and via pins X31.5 to X31.12. S0 to S3 are taken to

the scan counter, A0 to A3 and B0 to B3 to the output of the display RAM in chip D1 (keyboard).

The lines of the six dot-matrix displays are fed from RAMs D65 to D68 in multiplexed operation. The RAM addresses arrive via decoder D64 from counter D63 which is clocked by the oscillator D62I to D62IV. D60 and D61 activate the corresponding columns of the matrix displays.

The microcomputer writes information in RAMs D65 to D68 via the data bus. During this write operation, the $\overline{WE}$ pin (pin 3) is held low by $\overline{CSI}$ or $\overline{CSII}$ (the latter being the select lines of address decoder D35 on the motherboard) and linked with $\overline{WR}$ by the OR gates D12 and D13 on the keyboard PCB. During CPU access, D62.11 goes low, D64 connects the microcomputer address bus to the RAM inputs and counter C63 is reset via pin 12.

4.5 Output Unit

(See circuit diagram 344.0450 S, sheet 3)

4.5.1 General

Fig. 4-3 shows the block diagram of the output unit. The lefthand margin of the drawing symbolizes the microcomputer interface, the lower margin the sequence control interface.

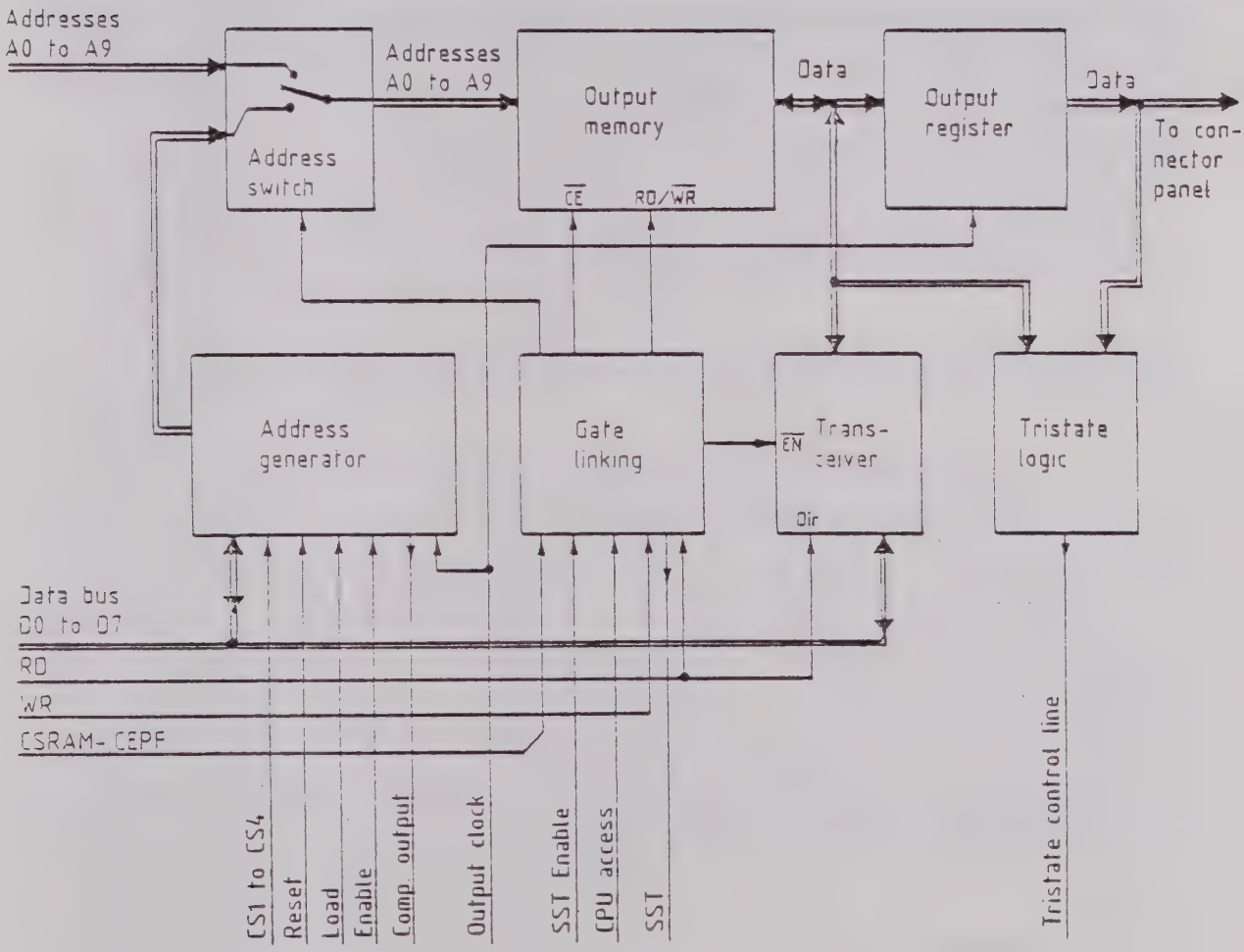


Fig. 4-3 Block diagram of output unit

The output memory which is the heart of the output unit consists of four CMOS RAMs (D123 to D126) in the case of model 02 and of eight CMOS RAMs (D119 to D126) in the case of model 03. After the IGA has been disconnected from the AC supply, these CMOS RAMs are inhibited by CEPF like the CMOS RAMs of the microcomputer and supplied from the storage cells. The RAMs are written and read by the microcomputer via transceivers D128, D130, D132 and D134 (model 02 includes only D132 and D134). The output memory receives the addresses via the address switch (D110 to D112) either from the CPU or the address generator.

The levels at the $\overline{CE}$ and RD/$\overline{WR}$ inputs of the RAMs and at the $\overline{ENABLE}$ pins of the transceivers are obtained by linking the signals on the $\overline{CSRAM..}$, $\overline{RD}$, $\overline{WR}$, $\overline{CPU\ access}$, SST $\overline{ENABLE}$ and CEPF lines. In this way, the control signal for the address switch is also obtained. Three different modes are possible:

- writing and reading of the output memory by the CPU
- non-single-step output and
- single-step output (SST).

Table 4-1 shows how the output RAMs are controlled by the gate combination.

Table 4-1 Control of output RAMs

	Addresses	RAM inputs Enable ($\overline{CE}$)	RD/$\overline{WR}$
Writing and reading by the CPU	from CPU	by $\overline{CSRAM...}$	from CPU
Non-SST output	from address generator	all RAMs enabled	read only
SST output	from CPU	by $\overline{CSRAM...}$, with $\overline{CSRAM\ D}$ all RAMs enabled	read only

The address generator consists of three counters (D103, D104, D105), three comparators (D100, D101, D102), two registers (D106, D107) and two tristate drivers (D108, D109). The counters are connected in series, their outputs (D108.11 to 14, D109.11 to 14) are taken to the address multiplexers and to the driver and comparator inputs. By activating the $\overline{CS3}$ or $\overline{CS4}$ line, the count can be applied via the drivers to the data bus. The registers contain the end address of the module to be output, they are set by a leading edge

on the $\overline{CS1}$ or $\overline{CS2}$ line. The comparators compare the count and the end address and signal the coincidence to the sequence control.

The sequence control furnishes the output clock for transferring the data from the RAMs to the output registers D127, D129, D131 and D133 (for model 02, D127 and D129 only) and thus via the connector panel to the data drivers.

If the IGA is used in the line tristate mode, the data channels are no longer freely available since, depending on the model, four or two output lines are required for setting the tristate mode. If at least one of the four (model 03) or two (model 02) highest-order outputs of the RAM pair D126, D125 is high, D135.3 signals to the sequence control that, with the next output word, at least one data driver is to be set to high impedance. The channels concerned are signalled at the output of register D133 after the next edge of the output clock. A further data channel (bit 3 of the highest-order channel with model 03, bit 5 with model 02) is reserved for setting the DAV signal to high impedance.

4.5.2 Writing and Reading the Output Memory by the Microcomputer

The CPU brings the $\overline{\text{CPU access}}$ line low with the aid of the sequence control registers. Multiplexers D110 to D112 connect the address inputs of the RAMs to A0 to A9 of the CPU address bus. The SST $\overline{\text{ENABLE}}$ line D116.5 is high, just as D113.3 and RAM CEPF. Thus the $\overline{\text{CSRAM A...D}}$ select lines coming from the address decoder of the CPU are enabled. Without receiving $\overline{RD}$ and $\overline{WR}$ pulses from the CPU, the RAMs of the output unit are set to read and the transceivers to the data bus are set to high impedance via pin 19. The transceiver associated with the RAM pair selected by $\overline{\text{CSRAM A...D}}$ is activated by $\overline{RD}$ or $\overline{WR}$ (D113.8) being low. The polarity of RD determines the drive direction. D116.3 controls the RD/$\overline{WR}$ input of RAMs D119 to D126.

4.5.3 Non SST Output

The $\overline{\text{CPU access}}$ line is high. Thus the address multiplexers are connected to the counter outputs (D103 to D105). All the RAMs are set to RD (D116.3 high) and are thus enabled (a low signal at D113.3 activates all the $\overline{CE}$ inputs).

The data in the output memory are organized by the microcomputer such that the module to be output begins with the (RAM) start address 0. If a module or a module sequence consists of N bit pattern lines, the end address N-1 is entered into registers D106 and D107.

Fig. 4-12 (in the appendix) shows the timing of the main signals for the bit pattern output:
First the counters are in the reset status, the first output line is available at the data pins of the RAMs. With the first edge of the output clock, these data are transferred to the output registers; at the same time, the address delivered by the counter changes and thus also the data word at the RAM outputs. As soon as the counter has reached the end address, this is signalled by the comparators (via D100.6) to the sequence control.

In the repetitive mode, the counter-$\overline{\text{load}}$ line is then brought low. D103 to D105 are loaded in step with the clock, their preset inputs (pins 3 to 6) are taken to ground. As soon as the data line with the end address has been transferred to the output registers with the Nth output clock, the counters load the start address 0, the comparators disable the equal signal and the counter-$\overline{\text{load}}$ line goes high.

In the non-repetitive mode, the counters are stopped via the counter-enable line in response to the equal signal coming from the comparators.

The last data word is transferred to the output registers with the Nth clock. The last clock pulse sets the tristate flip-flop of the sequence control. In accordance with the end tristate specification, the corresponding data drivers are set to high impedance.

4.5.4 SST Output

In the SST mode, the current output word is displayed. For this purpose, the CPU addresses the desired line, selects and reads each RAM pair of the output unit separately. This is done in the following order: RAM pair D119, D120 - D121, D122 - D123, D124 - D125, D126 for model 03 or RAM pair D123, D124 - D125, D126 for model 02 as described in section 4.5.2 (see also table 4-1). However, the SST-$\overline{\text{enable}}$ line (D116.5) is now low.

For this reason, during the last read cycle CSRAM D (also at D116.4) brings D116.6 and D113.3 low. All the RAMs are enabled, i.e. the complete data line is applied to the output register inputs. This status is signalled, via the $\overline{\text{SST}}$ line (D116.6), to the sequence control which links this signal with $\overline{\text{RD}}$ and produces an output clock pulse.

4.6 Sequence Control

(See circuit diagram 344.0450 S, sheet 4)

4.6.1 General

With the CPU 8085, the cycle times of the individual instructions are too long for the microcomputer to make available or handle directly with the required speed all the control and monitoring signals necessary for the bit pattern output. This task is performed by the sequence control acting as a link between the CPU and the output unit. The sequence control

- stores the presettings referring to the desired mode in control registers,
- monitors and controls the output unit,
- delivers the necessary number of output clock and DAV pulses

and

- signals the output stop and external start to the processor.

The external pins for $\overline{\text{RFD}}$, $\overline{\text{DAC}}$, start ext, clock ext. and HZ ext are included. Fig. 4-4 shows a block diagram of the sequence control. The lines between the individual blocks symbolize functional connections, i.e. wiring or logic combinations by way of gates.

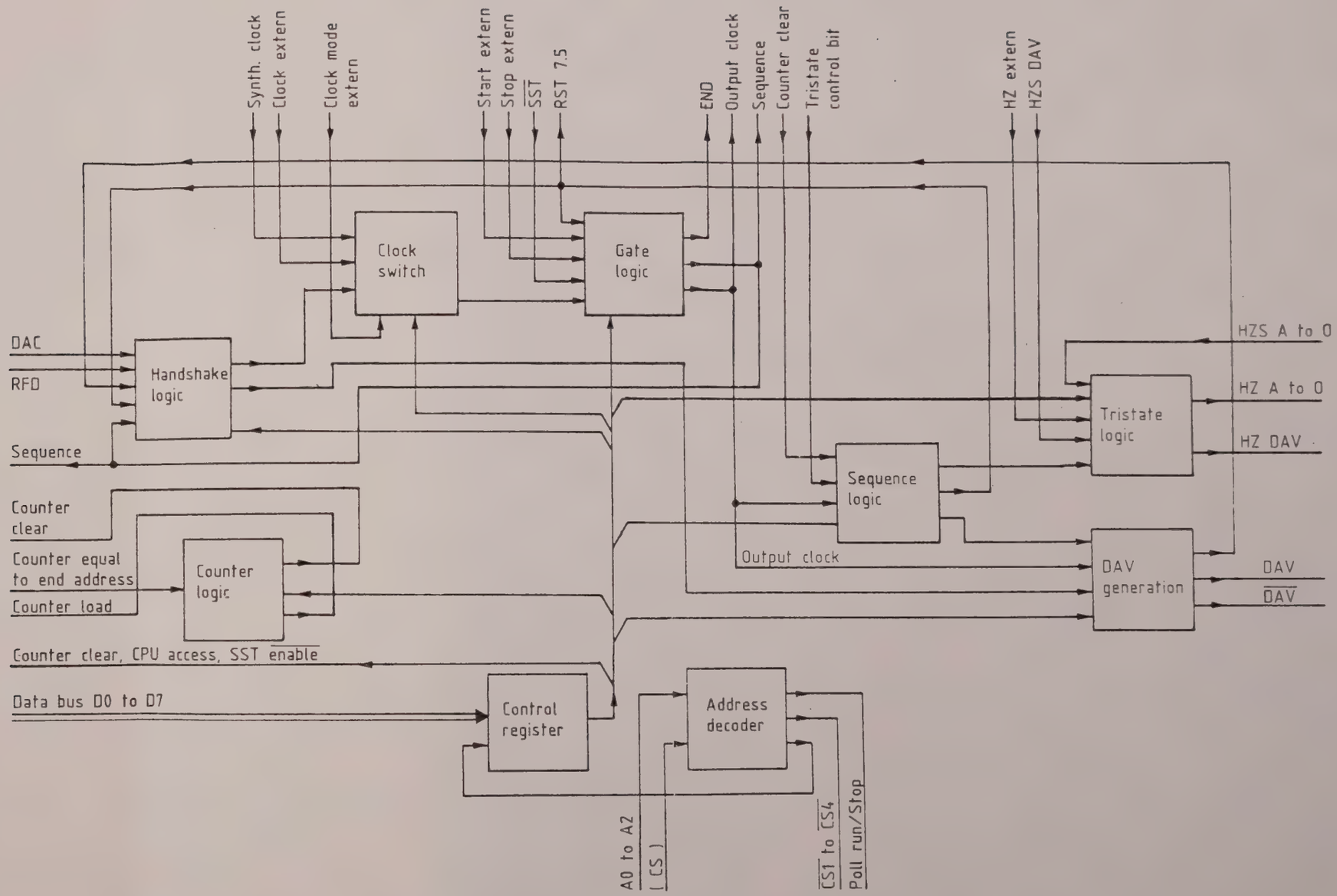


Fig. 4-4 Block diagram of sequence control

The address decoder of the sequence control enables the CPU access to the sequence control and the output unit. The address lines A0 to A2 and two CS lines supply the address decoder (see circuit diagram 344.0015, sheet 1: D35.17 is linked once to $\overline{RD}$ (D135.9) and once to $\overline{WR}$ (D135.13)).

The microcomputer produces the $\overline{CS1}$ to $\overline{CS4}$ signals for the output unit via D178 and D179, finds out whether an output operation is being performed (run/stop $\overline{poll}$) and writes the control registers D175 to D177.

These registers contain the information on the basic setting of the sequence control and deliver all the signals required for initialization and starting the output. With the exception of the address decoder, all the blocks in Fig. 4-13 are dependent on the contents of the control registers. D158 constitutes the clock switch. Depending on the level at the address inputs (pins 11, 10, 9), the multiplexer selects handshake clock, synthesizer clock or external clock (inverted or non-inverted). D158.9 is taken to the switch selecting the active edge of the external clock and is low if the leading edge is to clock an output operation. The gate logic consists of flip-flops D162 and D163 and of the corresponding gates. The input of the gate logic is the output of the clock switch D158.5, its output D161.8. The gate is opened by the microprocessor via the control registers or by the start-ext input, thus starting an output operation. The output clock is stopped as soon as all the bit patterns are output (in the non-repetitive mode) or if the CPU or a signal from the stop-ext input is to stop the output operation. The SST clock is also fed to the gate logic.

The sequence logic consists of the three flip-flops D164I, D164II and D165I operating in step with the output clock. In the non-repetitive mode, the equal flip-flop is set as soon as the counter has reached the end address. The tristate flip-flop sets the data drivers to high impedance via tristate switches D168, D169 if line tristate is requested within an output operation or end tristate after the output operation has been terminated. The interrupt flip-flop signals to the RST 7.5 input of the CPU that a bit pattern output has been terminated and inhibits the gate and the handshake logics. The interrupt flip-flop also controls the tristate logic. In addition to multiplexers D168 and D169, the latter contains the power-on flip-flop D165II setting all the data drivers to high impedance when the IGA is switched on and gate D173III for setting the DAV output to the tristate mode. The three gates D155II, D155III and D152IV constitute the counter logic. It delivers the counter-$\overline{load}$ and counter-enable signals to the address generator of the output unit.

The handshake logic derives the output clock from the RFD and DAC signals; at the time when the data are valid, a DAV signal is generated.

4.6.2 Control Registers D175 to D177

To set the IGA to a specific mode, the sequence control and the output unit have to be provided with control signals. This is ensured by writing specific data words into registers D175 to D177.

The $\overline{\text{ENABLE}}$ signal for multiplexer D178 is produced by way of an OR operation (D135.8) from the $\overline{\text{WR}}$ signal of the CPU and the output signal of address decoder D35.17. The multiplexer decodes the three lowest address bits and delivers a negative-going pulse to the corresponding output. The information on the data bus is transferred to the selected register with the positive-going edge of this pulse.

For the signification of the individual control signals see table 4-2.

Table 4-2

Register D175			
Name	Pin	Activated by	Signification
Clock mode I	2	H/L	Selects between 2-wire (L) and 3-wire (H) handshake mode or internal (L) and external (H) clock.
Clock mode II	5	H/L	Selects between handshake mode (H) and internal or external clock (L).
Line tristate	6	H	Indicates that line tristate is allowed.
End tristate	9	H	Indicates that end tristate is allowed.
End tristate - status A to D	12-19	H	Indicates which of the data drivers (A to D) are to go to tristate at the end of the sequence.

Register D176			
Name	Pin	Activated by	Signification
$\overline{\text{Clear gate}}$	2		Resets the synchronization flip-flop, the start flip-flop, the start-ext flip-flop and thus also the handshake flip-flop.
Clock-start flip-flop	5		Starts the IGA by setting the start flip-flop.
$\overline{\text{Set}}$-start-ext flip-flop	6		Allows external start signals by setting the start-ext flip-flop.
Clock-start-ext flip-flop	9		Inhibits external start signals by resetting the start-ext flip-flop
$\overline{\text{Set}}$-equal flip-flop	12		Sets the equal flip-flop
$\overline{\text{Clear}}$-equal flip-flop	15		Resets the equal flip-flop always and the DAV flip-flop (D160III and IV) if clock mode II is low.
$\overline{\text{Set}}$-power-on flip-flop	16		Setting the power-on flip-flop causes all the data drivers to go to the tristate mode.
Counter $\overline{\text{clear}}$	19		The address counter of the output unit is reset.

Register D177			
Name	Pin	Activated by	Signification
SST $\overline{\text{ENABLE}}$	2	L	Switches the output unit over to single-step mode.
$\overline{\text{Clear}}$ SST flip-flop	5	⊓	Resets the single-step flip-flop.
$\overline{\text{CPU access}}$	6	H/L	Indicates whether the output unit (H) or the CPU (L) is allowed to access the output files.
Repeat	9	H	Indicates whether the current module or the current module sequence is to be output in the repetitive mode (H) or only once (L).
$\overline{\text{Clear}}$ interrupt flip-flop	12	⊓	Resets the interrupt flip-flop.
Enable Hz DAV	15		Sets the DAV signal to high impedance if the DAV bit in the output data word is high.
$\overline{\text{Set}}$ interrupt flip-flop	16	⊓	Sets the interrupt flip-flop thus producing an interrupt for the CPU and inhibiting the DAC and RFD handshake signals.

4.6.3 Start Initialization

After switching the IGA on and after terminating a data output, the sequence control and the output unit are initialized for data output. This is done by consecutive setting or setting and resetting of the lines in the control registers D175 to D177 as follows:

a) The gate logic is reset, i.e.
   - the start flip-flop (D162I) is reset,
   - the output clock line is inhibited until the (next) start by resetting the synchronization flip-flop (D162II),
   - external starting of the IGA is disabled during the initialization period by resetting the start-ext flip-flop (D163I),
   - the handshake flip-flop (D153III and IV) is reset.

b) The equal flip-flop (D164I) signalling that the last data word is reached is reset.

c) The address counter of the output unit (D103 to D105) is reset (so that the next output starts again with the address 0).

d) The single-step mode is disabled.

e) The DAC and RFD lines are inhibited by setting the interrupt flip-flop (this avoids that, in the handshake mode, status changes on these lines produce DAV signals prior to the start).

f) The DAV signal is disabled by resetting the DAV flip-flop (D160III and IV).

g) The clock mode (e.g. 3-wire handshake) selected by the user is enabled (if, after switching the IGA on, a specific clock mode has not been set, the internal clock is used).

h) The external start is again allowed by setting the start-ext flip-flop if at least one data line exists for the current module or the current module sequence.

Fig. 4-5 shows the timing of the most important signals during this initialization period.

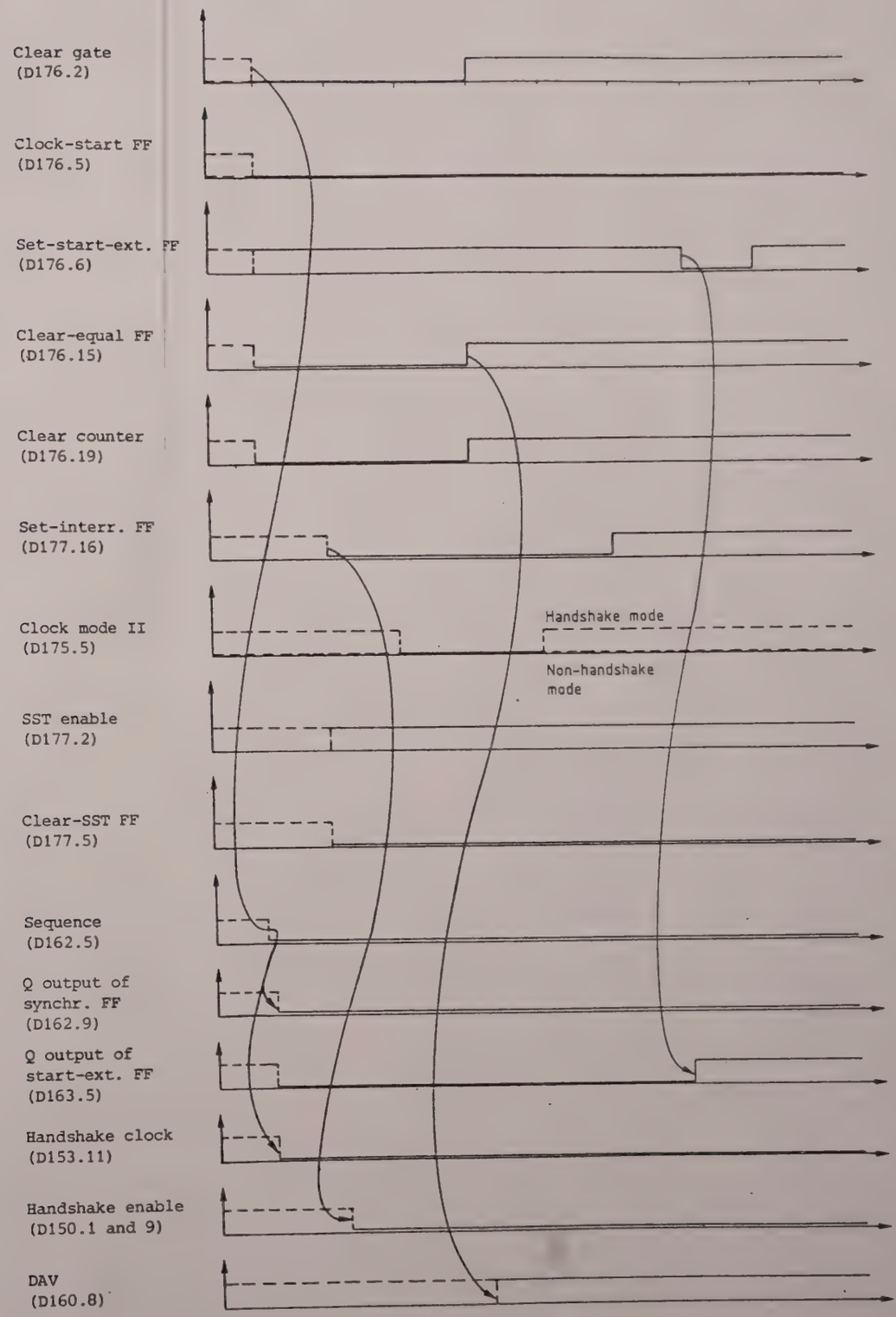


Fig. 4-5 Start initialization
(During this period, the $\overline{\text{set}}$-equal-flip-flop and $\overline{\text{clear}}$-interrupt-flip-flop signals are high, the start-ext-flip-flop clock is low).

To ensure that the DAV signal is securely disabled, the equal flip-flop may be reset at the earliest 10 µs after the last output clock. After switching the IGA on, the set-power-on-flip-flop signal is sent in addition to the above-mentioned initialization steps. In this way, all the data drivers are set to high impedance. The associated circuitry is described in section 4.6.7 (tristate mode).

4.6.4 Starting the Output

The data in the output memory are organized by the microcomputer such that the module or the module sequence to be output begins with the (RAM) start address 0. The registers of the address generator contain the end address ≠ 0, the $\overline{\text{CPU access}}$ line is high.

The bit pattern output starts (after the start initialization) with the first positive-going clock edge which appears at the output of the gate logic (D161.8). (The output clock controls the transfer of the data from the output memory to the output registers and thus to the data drivers). The gate is opened by setting the start flip-flop; then the IGA is in the RUN mode.

The output is started

- by the microcomputer upon request from the keyboard or the IEC bus (only if option IGA-B1 is fitted)
- by the external-start input.

If the microcomputer starts the output, the start flip-flop is set via the clock input: D162.3 goes first low and then high. As soon as the start flip-flop is set, the synchronization flip-flop D162II is set by the next positive-going edge that appears at the output of the clock switch (D158.5). D159.4 goes high and, since the SST flip-flop D163II remains reset via pin 13, the output clock appears at D161.8, the output of the gate logic. The synchronization flip-flop ensures that the first clock pulse is wide enough to clock the output registers and the registers of the sequence logic.

The start flip-flop is set via the $\overline{\text{PRESET}}$ pin by the external start input. D163.6 is low. A negative-going pulse at D161.1 as it is delivered by the connector panel is transferred to D162.4. This external activity is signalled to the CPU via D160II and D157I; the CPU uses the $\overline{\text{poll}}$ run/stop line (D179.7) to learn the status of the sequence control (the Q output of the start flip-flop is sampled via driver D109 of the output unit).

Since the equal flip-flop is reset (D164.5 low), the interrupt flip-flop is reset with the first edge of the output clock.

4.6.5 Ending the Output

The output is interrupted or ended

- by the microcomputer, caused by pressing the stop key, or by the corresponding IEC-bus instruction (only if the option IGA-B1 is fitted),
- by a signal applied to the external stop input or
- after all the data lines have been output in the non-repetitive mode.

In all these cases, the flip-flops of the gate logic are reset.
D162.9 goes low, thus closing the gate.

The gate logic is reset by the microcomputer with the aid of the $\overline{\text{clear}}$ gate line (D176.2) or via the external stop input by applying a negative-going pulse from the connector panel to D159.9. As in the case of an external start, an interrupt is initiated by gates D160II and D157I. By activating the $\overline{\text{poll}}$ run/stop line, the microcomputer is informed that the start flip-flop is not set and that the IGA is not in the RUN mode.

Fig. 4-6 shows how the output is ended in the non-repetitive mode (see also Fig. 4-12 in the appendix).

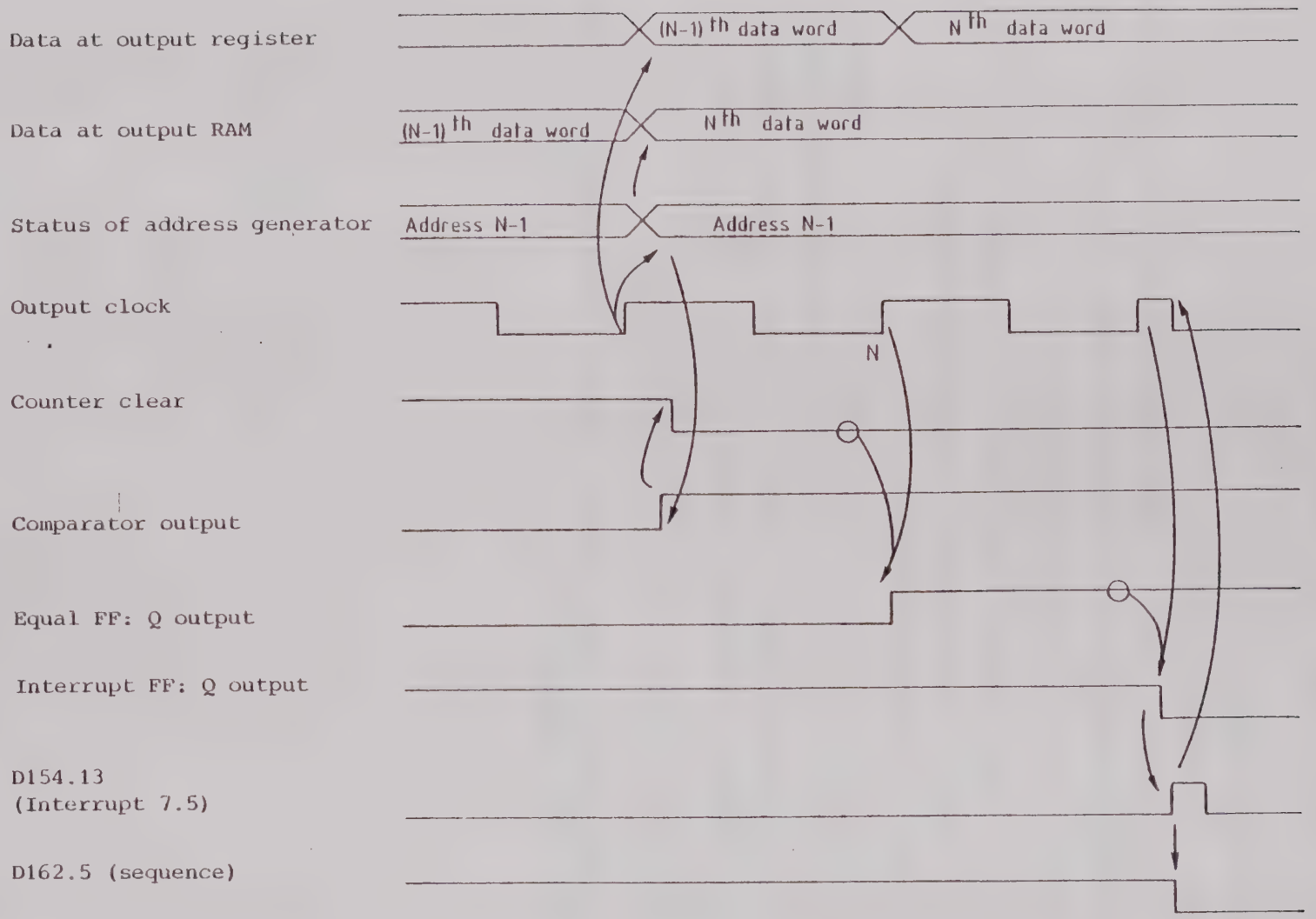


Fig. 4-6 End of a non-repetitive output

The output consists of N data words. After the $(N-1)^{th}$ output clock, the address generator of the output unit is stopped via the counter-enable line in response to the high level at the comparator output (see section 4.5.3). Thus a high level is present at the data input of the equal flip-flop (D164.2); it is set by the Nth clock pulse. D164.6 goes low and the input of the DAV generator is inhibited via D159IV. The delay gates D174I, II, IV, V ensure that the Nth output clock allows a sufficiently wide pulse to pass through in order to trigger D170I.

Since a high level is present at the data input of the interrupt flip-flop (D165.2), it is set with the positive-going edge of the next clock pulse. The transition from high to low at the $\overline{Q}$ output (D165.6) causes the hardware to act as follows:

- The tristate logic is switched (see section 4.6.7).
- Gates D167IV, V, VI and D154IV produce a positive-going pulse which causes a CPU interrupt via D157I and resets the gate logic via D174III.
- D150I and D150III inhibit the inputs of the handshake logic.

As in the case of an external start and stop, the microcomputer polls the status of the start flip-flop and initializes the next start.

4.6.6 Producing the DAV Signal in the Non-handshake Mode

Depending on the mode, the DAV signal is produced in one of the following ways:

- In the handshake mode, the DAV signal is generated depending on the status of the two other handshake signals (this generation is therefore explained together with the handshake mode).
- In the non-handshake mode, however, the beginning and the duration of the DAV signal can be set with the aid of potentiometers.

The output clock (D161III.8) is taken via D159IV to monostable D170I and starts the latter with its positive-going edge. The monostable produces a positive-going output pulse whose duration can be set by the DAV DELAY potentiometer 36 on the rear panel (see Fig. 2-3). The minimum pulse width adjustable is about 180 ns (due to the series resistor R262), the maximum duration about 7 µs.

A short negative-going pulse is produced with the aid of D171 and D172 from the trailing edge of this pulse; this negative-going pulse sets the flip-flop consisting of two NAND gates (D160III and IV), D160.11 being high. The DAV signal corresponds to the output of this flip-flop. Thus the DAV DELAY potentiometer 36 (Fig. 2-3) permits the delay for the beginning of the DAV signal to be set.

Moreover, monostable D170II is started with the trailing edge of the output pulse of D170I. The monostable output is a positive-going pulse whose width can be set by the DAV WIDTH potentiometer 36 (Fig. 2-3) on the rear panel. The minimum pulse width adjustable is about 150 ns (due to the series resistor R264), the maximum duration about 7 µs.

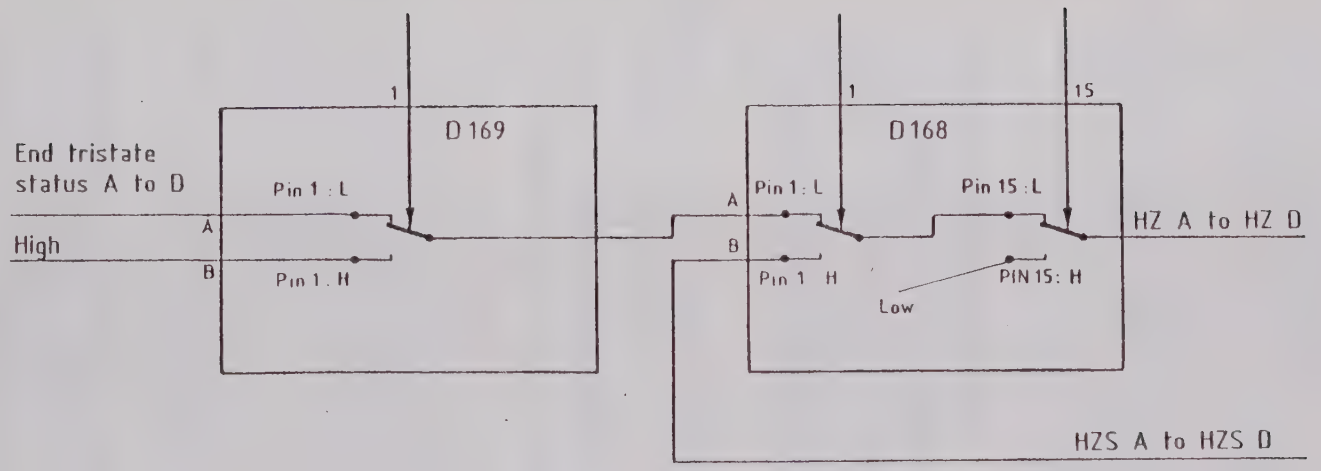
A short negative-going pulse is produced with the aid of D171 and D172 from the trailing edge of this pulse; this negative-going pulse resets the previously set flip-flop (D160III and IV) and thus the DAV signal (D160.11 = low). Thus the DAV WIDTH potentiometer 36 (Fig. 2-3) permits the width of the DAV signal to be set.

The DAV and the $\overline{\text{DAV}}$ (D160.8) signals are taken via the connector panel and the CLOCK CONTROL connector 39 (see Fig. 2-3) to the clock-control driver (see sections 4.13 and 4.14), where they are available for further use.

4.6.7 Tristate Mode

The functioning of the two tristate switches D168 and D169 is shown in Fig. 4-7. If the outputs HZ A to D are high, the corresponding data drivers are set to high impedance. This applies in the following cases:

- when the IGA is switched on,
- if within an output operation line tristate or
- after termination of an output operation end tristate or
- via the HIGH Z input tristate is requested or
- if the STOP key is pressed.



	D169, Pin 1	D168, Pin 1	D168, Pin 15
Switching on:	High	Low	Low
Line tristate:	Low	High	Low
End tristate:	Low	Low	Low
HZ extern:	Low	Low	Low
Bit pattern output:	Low	High	High

Fig. 4-7 Functioning of tristate switches D168, D169

When the IGA is switched on, the initialization program sets the power-on flip-flop whose Q output drives the select pin of D169.1 and enables the high levels at the B inputs to pass through. The $\overline{Q}$ output of D165II is taken via gates D166IV and D159III to the select pin of D168 and via D166IV and D159I to the $\overline{\text{ENABLE}}$ pin of the second tristate switch: D168.15 and D168.1 are low. Thus the outputs HZ A to D are high. The first output clock resets the power-on and the interrupt flip-flops. The levels written into the bits corresponding to end tristate status A to D (register D175) appear at the output of D169. D168.1 and D168.15 go high, thus all the data drivers are activated.

Line tristate is enabled by setting the bits corresponding to line tristate in control register D175. D175.6 is taken to D166.2. The tristate control bit (D166.1) delivers a high level if, after the next positive-going edge of the output clock, data drivers are to be set to high impedance (see section 4.5.1). Since the data input of the tristate flip-flop (D164.12) is high, it is set by this edge. $\overline{Q}$ activates switch D168 with the delay introduced by gates D118I, III, IV, V. In the meantime, high has appeared on those of lines HZS A to D which are to set the output channels to high impedance. The interrupt flip-flop is not set and D168 through-connects the B inputs.

End tristate occurs if all the data lines have been output in the non-repetitive mode or if the output has been stopped at the last data word. The levels on lines end tristate A to D determine the channels which are set to high impedance. The end tristate mode is enabled via control register D175.9.

When the end address is reached, D166.4 is high. If an output consists of N data words, the equal flip-flop is set with the Nth output clock (see Fig. 4-14). D164.12 is high. The last clock pulse thus sets the interrupt and the tristate flip-flops. Like in the case of line tristate, multiplexer D168 is activated. Since D165.6 is low, it switches the outputs of D169 (which is connected to the A inputs), i.e. the tristate status lines to the outputs HZ A to D.

Even with an external HZ request, the tristate status lines determine which data drivers are to be set to high impedance. D168 selects the A inputs via D166IV and D159III; D169 activates the switch (D169 is connected to the A inputs).

A high level at D173.8 sets the outputs of the clock driver to tristate. If this is desired, a data channel has to be reserved as for line tristate. If D177.15 is high, the clock driver goes high impedance on the data line which includes the fifth bit in significance for model 03 and the third bit in significance for model 02.

4.6.8 Handshake Mode

Handshake operation is a mode in which the IGA does not output the data at fixed intervals but only when it is told by the listener that the latter is ready for data (RFD). The IGA sends the data-valid (DAV) signal to tell the listener when it may accept the output data.

It is possible to select 3-wire and 2-wire handshake on the IGA.

4.6.8.1 3-wire Handshake

The circuitry is designed such that the timing of the handshake operation conforms to the IEC-bus standard.

For the basic functioning of the 3-wire handshake see Fig. 2-6 and section 2.6.

Before any data output is started, the IGA is in a well-defined status (see section 4.6.3).

Switchover to the handshake mode is performed by setting D175.5.
In this way,

a) multiplexer D158 is switched over to handshake logic,

b) the output of monostable D170I (DAV delay setting) is inhibited via D173II and that of monostable D170II (DAV width setting) via D173I and

c) gate D173IV is enabled for the DAV set signal and gate D166III for the DAV reset signal.

Setting clock mode I (D175.2) enables the RFD signal at D156I, inhibits the DAC signal at D150IV and thus switches to 3-wire handshake. During this switchover, no data are output, the run signal is low.

After the initialization, the IGA can be started. When starting the IGA by a keystroke or an IEC-bus command (only if option IGA-B1 is fitted), the microcomputer causes the clock-start flip-flop line (D176.5) to go high, thus setting the start flip-flop (D162I). If an external start signal is applied, this is taken via D161I to the start flip-flop which is set via its preset input.

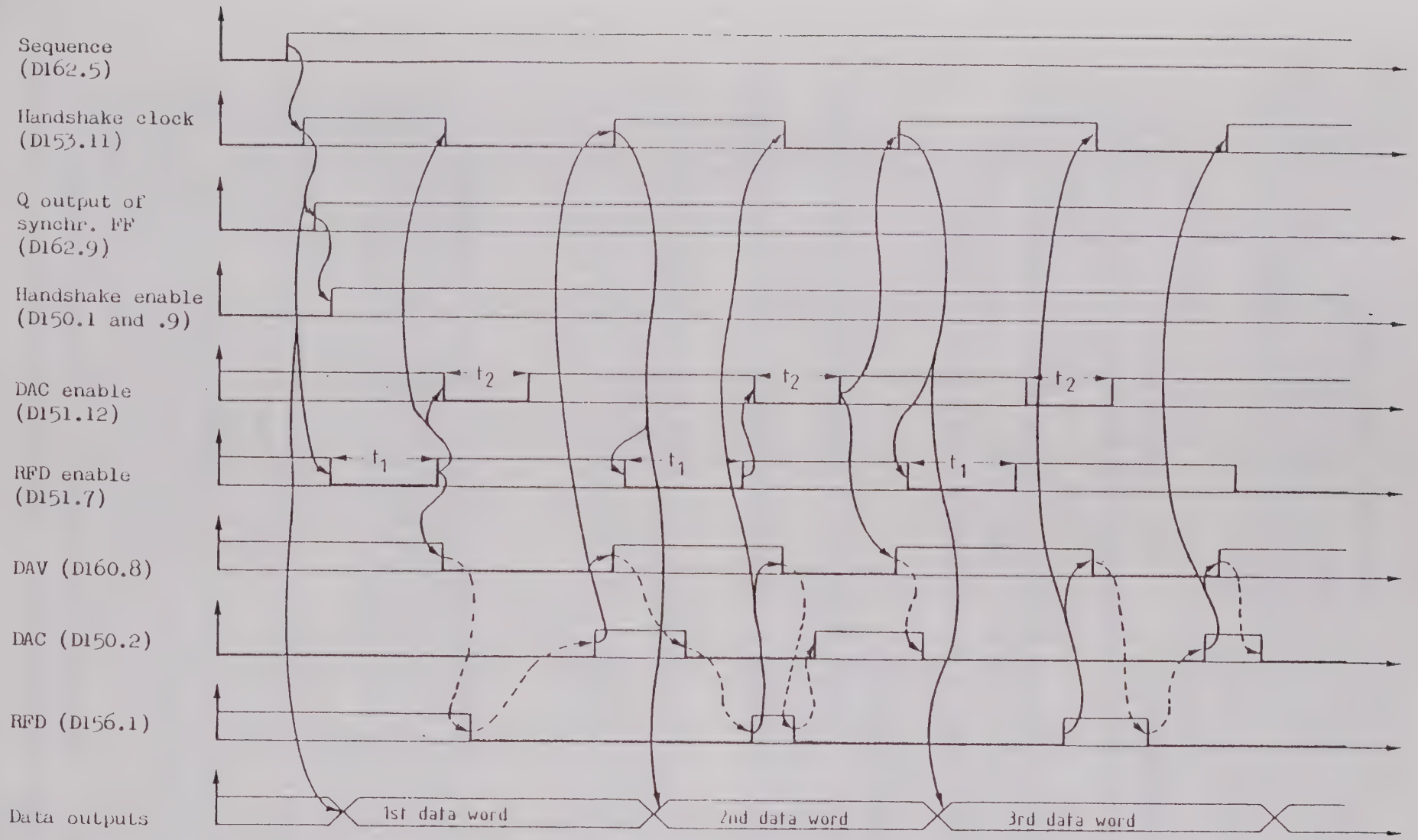


Fig. 4-8 Timing diagram for starting data output in the 3-wire handshake mode

Fig. 4-8 shows the timing of the output of the first 3 data words. A negative-going pulse is produced from the positive-going edge of the run signal (D162.5) with the aid of D152I to III and D153II. At this specific moment D150.4 is high since the handshake inhibition is not yet disabled (D150.1 = low). The pulse is thus allowed to pass through and sets the handshake flip-flop consisting of two NAND gates (D153III and IV).

The output of the handshake flip-flop constitutes the handshake clock which is taken via multiplexer D158 to the synchronization flip-flop (D162II). This flip-flop is set with the leading edge and thus applies the clock (D159II) to the output clock line (D161.8). This causes the first data word to be made available in the output unit. Moreover, the positive-going edge of the clock resets the interrupt flip-flop (D165I) (the D input is low since the equal flip-flop had been reset during the basic setting) and thus enables the DAC and RFD lines.

The RFD signal (if already sent by the listener) is now taken via D167I and II or D154II and III to gate D153I where it is allowed to pass through only if the $\overline{Q}$ output of monostable D151I is high.

This monostable has been started with the positive-going edge of the handshake clock signal. It delivers a negative-going pulse of about 600 ns (T1 in Fig. 4-8).

This handshake inhibition is provided for the following purpose:
In accordance with the IEC-bus standard, an IEC-bus-compatible device is required to bring its two handshake lines, NRFD and NDAC, to a valid status only 200 ns after application of the ATN signal. However, one application of the IGA consists in outputting this ATN signal as the first data word (see application note). Thus the NRFD signal may be sampled at the earliest 200 ns after the first data word has appeared at the output. To ensure this timing, the above-mentioned inhibition has been provided by way of monostable D151I.

The switching times of gates D167I and II or D154II and III ensure that an RFD signal which has been allowed to pass through by the handshake enable line (D150III) since it may have been present prior to the start of the IGA reaches gate D153I only after the inhibition has become effective.

The RFD signal is inverted by D153I and then taken via D173IV (D173.12 is high in the handshake mode) and D161II (D161.4 is low in the handshake mode) to D171I. D171I to III and D172II produce a negative-going pulse from the

negative-going edge of the signal; this pulse sets the DAV flip-flop (D160III and IV) constituted by two NAND gates (D160.11 = high). The DAV signal corresponds to the output signal of this flip-flop.

The above-mentioned, negative-going pulse is also applied via D156II to the reset input of the handshake flip-flop (D153.10); D156.4 is connected to the run line and is thus high. In this way, the handshake clock is again disabled.

The DAV signal causes the listener to disable the RFD signal and to send DAC. The DAC signal is taken via D150I to D155I which allows it to pass only if the $\overline{Q}$ output of monostable D151II is high. Monostable D151II has been started with the leading edge of the $\overline{Q}$-output signal of monostable D151I. It delivers a negative-going pulse of about 100 ns.

In conjunction with the RFD inhibition of monostable D151I, this inhibition ensures that two clock signals do not follow each other more quickly than they can be processed by the output unit.

The DAC signal is inverted by D155I and taken via D150II (D150.5 = high) to the handshake flip-flop; this is set, thus producing a new clock which ensures at this time already that the next output word is made available.

D155I takes the DAC signal also to D172III. In the handshake mode, D172.9 is low and a negative-going pulse can thus be produced by gates D171IV to VI and D172I; this pulse resets the DAV flip-flop (D160III and IV) constituted by two NAND gates and thus disables the DAV signal (D160.11 = low).

Disabling the DAV signal causes the listener to disable the DAC signal and to send RFD.

This terminates the output of the first data word and the cycle starts again for outputting the next word (see Fig. 4-8).

Fig. 4-9 shows the timing of the main signals described above at the moment of terminating an output operation. The output of three data words in the SINGLE mode is represented.

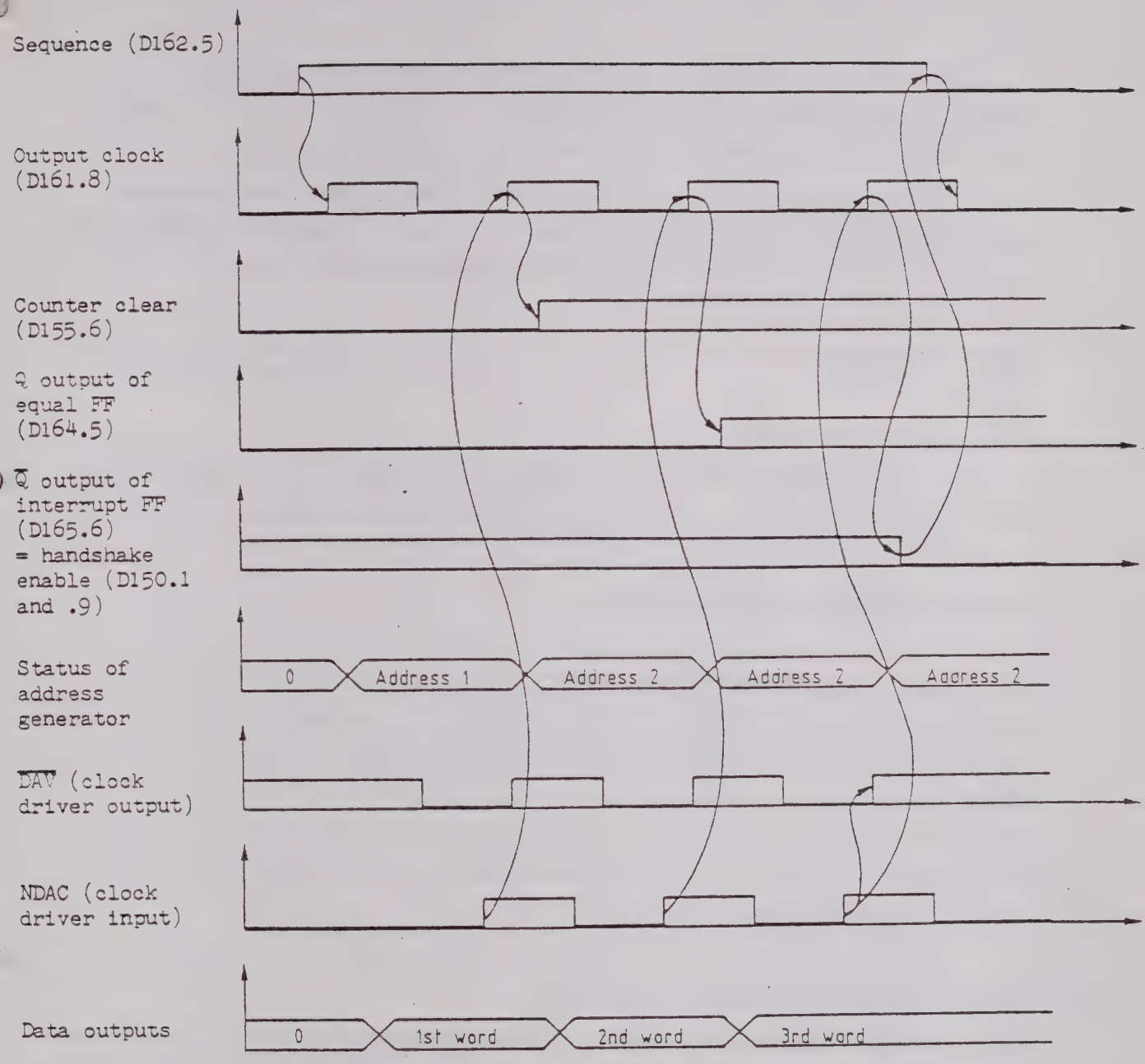


Fig. 4-9 Timing diagram for outputting 3 data words in the handshake mode (non-repetitive)

4.6.8.2 2-wire Handshake

For the basic functioning of the 2-wire handshake see Fig. 2-7 and section 2.7.

A control logic of its own is not provided for the 2-wire handshake. By inverting the DAC signal, a pseudo-RFD signal is produced and used to operate the control logic provided for the 3-wire handshake mode.

The only exception is that during the initialization the 2-wire handshake mode is selected by resetting clock mode I (D175.2) to inhibit the RFD signal at D156I and to enable the inverted DAC signal at D150IV.

4.6.9 SST Mode

4.6.9.1 Initialization

In the control register, D177.1 (SST enable) is brought low; the SST and the equal flip-flops are reset, the interrupt flip-flop is set.

4.6.9.2 Producing the Output Clock

The SST clock is produced by clocking and resetting the SST flip-flop D163.II. The microcomputer consecutively reads the current line from the individual RAM pairs of the output unit and writes the memory contents into the display (see section 4.5.4). Addressing the highest-order pair by $\overline{\text{CSRAM D}}$ enables all the RAMs of the output memory; the $\overline{\text{SST}}$ line (D172.13) goes low. The $\overline{\text{RD}}$ pulse present at D172.12 is taken to the clock input of D163II, the data input is high and the flip-flop is set. Next the CPU produces a reset pulse using D177.5.

4.6.9.3 Starting and Ending the Output

The first data word at the output registers appears in response to the first (output) clock pulse. With each step, the microcomputer addresses a new line. If first a step-up is requested, no signal appears.

The output is ended by the microcomputer - requested by means of a keystroke or via an IEC-bus command - or by the external stop input. Then the CPU starts to initialize the next start.

4.6.9.4 Reaching the End Address

If the microcomputer has output the last data line and another step-down is required, the CPU must first set the equal flip-flop via control register D176. In this way, any DAV pulse is suppressed. The microcomputer again addresses the last data line, the output clock sets the interrupt flip-flop and the tristate logic selects the specified end tristate. A step-up resets the equal flip-flop and thus enables the DAV-signal generation. Since the data input D165.2 is now again low, the output clock causes the interrupt flip-flop $\overline{Q}$ to go high and thus the end tristate is disabled.

4.7 Synthesizer

(See circuit diagram 344.0515 S)

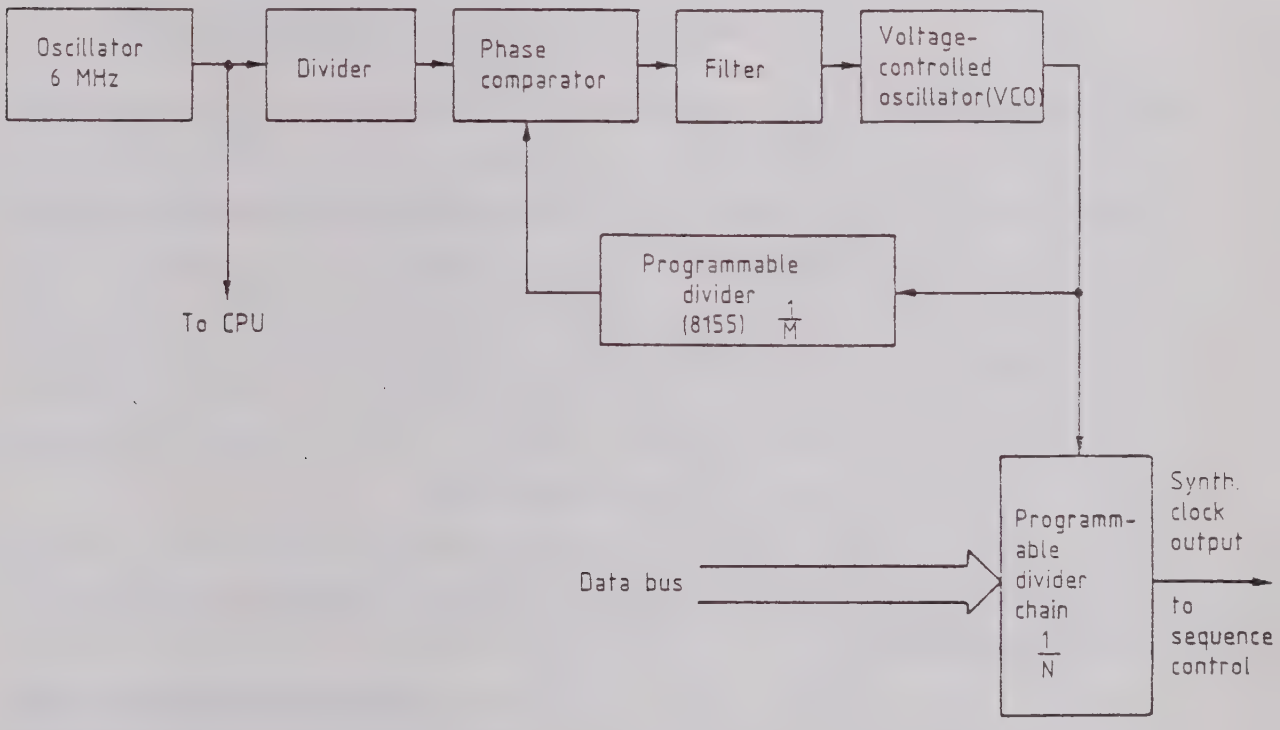


Fig. 4-10 Block diagram of synthesizer

The synthesizer delivers the clock for the CPU and, if the IGA is set to internal clock generation, also the output clock (see section 4.6).

The 6-MHz crystal B1 and gates D1I to III are connected in an oscillator configuration. Capacitor C21 permits the oscillator to be tuned accurately

to 6 MHz. The signal is taken via interface X150.4 to the CPU. For the output clock generation, the 6 MHz-signal is divided down to 1 MHz by D2I, then further down to 10 kHz by D3 and applied to the reference-frequency input of phase comparator D4.

D4 compares the reference signal with the signal applied for correction to its second input D4.3. If the frequency and phase of the two signals coincide, D4 sets its output to high impedance. If the signal to be corrected lags behind the reference signal, the phase comparator delivers +0.75 V; if it leads, the comparator produces pulses of +2.25 V. The pulse width is proportional to the phase error. The pulses are filtered and applied to the inverting integrator (N2 configuration). Boosting the potential at its non-inverting input to about 1.3 V ensures that its output voltage is reduced by the 2.25-V pulses and increased by the 0.75-V pulses. Thus a voltage proportional to the nominal frequency is present at the output of the integrator.

A constant current proportional to the nominal frequency is produced from this voltage with the aid of operational amplifier N1, transistor V1 and resistor R22. This current charges capacitor C28 until the base voltage at transistor V3 is lower than that at transistor V4. As soon as this state is reached, the Schmitt trigger constituted by these two transistors switches over, i.e. V4 conducts and thus switches transistor V5 on. Capacitor C28 discharges via resistor R23 and transistor V5 until the base voltage at V3 becomes higher than the voltage present at the base of V4. As soon as this state is reached, the Schmitt trigger switches back to its initial state and a new charging operation starts. Due to the circuit design, discharging of the capacitor is much quicker than charging.

Transistor V7 brings the voltage pulses at the collector of V4 to TTL level. The subsequent 1:2 divider D5I yields a 1:1 mark-to-space ratio for the squarewave signal.

This VCO output signal is taken via interface X150.6 to the programmable divider D70 where it is divided by the constant stored and then applied via interface X150.5 to the second input of the phase comparator (D4.3). At this point, the signal has the same frequency and phase as the reference signal derived from the crystal (D4.1). Otherwise, the phase comparator would tune the VCO until this condition is met (PLL).

The output signal of the VCO (D5.9) is divided in a programmable divider chain (D5II, D6, D7, D8). D5II divides the signal by 2 and 4, D6 to 8 divide it each twice by 10.

One of the signals can be taken to the output by means of multiplexers D11 and D9. The multiplexers receive their control information from register D10 which the microcomputer sets by writing a data word. The associated $\overline{CS}$ signal is obtained by decoding the addresses (D35 on the motherboard).

Thus the desired frequency is set in accordance with the following equation:

$$f = \frac{M}{N} \times 10 \text{ kHz},$$

where M is the division factor in the feedback loop (D70), N the division factor of the programmable divider chain (D5II, D6, D7, D8) and 10 kHz the frequency of the reference signal.

Table 4-3 shows which data lines must be set to adjust the divider chain of the synthesizer for a specific division factor.

Table 4-3 Division factors and associated data words for setting the division chain of the synthesizer

Data lines			Data lines					
D2	D1	D0	D4	D3	D4	D3	D4	D3
			0	0	0	1	1	0
0	0	0	$10^0=1$		$2\times10^0=2$		$4\times10^0=4$	
0	0	1	$10^1=10$		$2\times10^1=20$		$4\times10^1=40$	
0	1	0	10^2		2×10^2		4×10^2	
0	1	1	10^3		2×10^3		4×10^3	
1	0	0	10^4		2×10^4		4×10^4	
1	0	1	10^5		2×10^5		4×10^5	
1	1	0	10^6		2×10^6		4×10^6	

4.8 Connector Panel

(See circuit diagram 344.0473 S)

Inverters D201 to 205 (IGA 03) or D203 to D205 (IGA 02) deliver the signals for the data and clock drivers.

The signals at pins X200a9 to a12 can be polled by the CPU via the I/O port D70. In this way the CPU identifies the position of switches S20 to S23.

Moreover, the signal at pin X200a12 switches multiplexer D158 (see section 4.6) between the non-inverted and the inverted external clock signal and thus selects the active edge.

The DAV DELAY and DAV WIDTH potentiometers 36 (Fig. 2-3) permit the pulse widths of monostable D170 (see section 4.6) to be varied.

The supply voltage for the general-purpose drivers (options IGA-Z1 and IGA-Z2) is set in the power supply with the aid of the VAR LEVEL potentiometer 36.

Two negative-going pulses are produced via gates D206IV to VI and D207II or D208II from a squarewave signal at the stop input X212, one from the leading and the other from the trailing edge. Switch S21II selects either of these signals and applies it to the sequence control.

A high level at the HIGH-Z input causes, via transistors V1 and V2, pin a23 to go low. With the input open, pin a23 is high.

The NRFD, NDAC and START EXT inputs are terminated with the characteristic impedance of the clock driver cable. If the input is open, the corresponding outputs a8, a7 and a22 are high.

S22II permits the polarity of the end signal coming from the sequence control to be reversed. It is inverted by D205 and taken via X213 to the BNC connector 42 (Fig. 2-3). Diodes V5 and V6 protect the END output against too high or too low voltages. Incandescent lamp H1 is used for limiting the current in the case of overload.

4.9 IEC-bus Interface (Option IGA-B1)

(See circuit diagrams 344.2818.02 S and 334.0450 S, sheet 2)

The IEC-bus interface conforms to the IEC-bus standard. The ADDRESS switch 44 (Fig. 2-3) on the rear panel permits the desired device address to be set and one of the two end characters CR (carriage return) or LF (line feed) to be selected. The CPU polls this switch via its I/O port D70.

The IEC-bus controller (D80) receives its 3-MHz clock from the clock output of the CPU (D50.37), the reset signal from its reset output (D50.3).

The controller is addressed by a chip-select signal (at pin 8) delivered by the address decoder (D35.9). It can be programmed by the CPU via the data bus and the address lines A0 to A2.

The CPU writes the character to be output into one of the registers of the controller using the data bus. The controller handles the transfer of this character via the IEC bus with the aid of the bidirectional drivers (D81 to D84). If the controller has received a character from the IEC bus, it stores this character temporarily and informs the CPU by an interrupt (RST 5.5) that it should read out this character.

See the IEC standard for the control signals used for data transfer via the IEC bus and the signal timing.

4.10 Cassette Drive (Option IGA-B2)

(See circuit diagram 344.2918 S)

The cassette recorder A1 is a serial, peripheral device. Data from and to the drive are transferred via the SOD and SID pins of the microprocessor. The latter also handles the PE coding and recognizes read errors.

The interface stores the required control signals. Since the cassette recorder uses a +12-V logic, level conversion is necessary.

The signals on the $\overline{\text{REV}}$, $\overline{\text{FWD}}$, $\overline{\text{WCD}}$ lines (X302.9, X302.10, X302.8) determine whether the tape is transported in the reverse or the forward direction ($\overline{\text{REV}}$ or $\overline{\text{FWD}}$ being low) and whether a write operation is performed ($\overline{\text{WCD}}$ being low). These control signals are stored in D301 (used as a register); D304 is used for level conversion. The microcomputer addresses the cassette interface by means of the $\overline{\text{EN}}$ signal and is able to write D301 via the data bus with the leading edge of $\overline{\text{WR}}$ (X310.10 is taken to the address decoder D35 of the microcomputer; see Fig. 4-2).

The cassette recorder has the following outputs: $\overline{\text{CIP}}$ (cassette in position), $\overline{\text{WEN}}$ (the plug is present), $\overline{\text{BET}}$ (beginning/end of tape), RDC (read clock) and $\overline{\text{RDA}}$ (read data). The signals on these lines are converted to TTL levels by D303. Activating $\overline{\text{EN}}$ enables the CPU of the IGA to read in the cassette status via the data bus using the 2Y outputs of the tristate driver D302. The 1Y outputs of D302 are always active. A read clock causes a CPU interrupt and causes the CPU to read in one bit via the SID input.

The serial output of the microprocessor (SOD) delivers the write data. They are brought to the required level by D304 and applied to $\overline{\text{WDA}}$ (X302.6).

In the case of an AC supply failure, the TRAP input (X310.2) is high. V300 conducts (D300IV is low) and thus the $\overline{\text{REV}}$, $\overline{\text{FWD}}$ and $\overline{\text{WCD}}$ control inputs are high. Any tape activity is stopped.

As the outputs of LS ICs which are not supplied with any operating voltage constitute a low-impedance path to ground, capacitor C302 is certain to be discharged via R301 and D300IV if the IGA is switched off. After switching the IGA on, the voltage across C302 rises slowly so that the $\overline{\text{REV}}$, $\overline{\text{FWD}}$ and $\overline{\text{WCD}}$ control lines are first high irrespective of the contents of register D301 (the microcomputer can reset D301 only after $\overline{\text{RESET IN}}$ is high).

By polling data line D3 with the address of the cassette drive, the CPU learns whether the cassette drive option is fitted.

The cassette recorder A1 is a replacement unit. The position of the potentiometers must not be changed.

4.11 Power Supply

(See circuit diagram 344.0450 S, sheet 5)

4.11.1 General

Fig. 4-11 shows a block diagram of the power supply which is fed from the secondary of the power transformer. After rectification and smoothing, a DC voltage of 20 to 30 V is available. The following supply voltages are derived from this DC voltage:

- +5 V by a switching power supply section for the TTL chips,
- +12 V by a (fixed-voltage) series regulator for the synthesizer and the cassette drive (only if option IGA-B2 is fitted),
- a voltage in the range from 3 to 17.5 V by an adjustable series regulator for the general-purpose drivers (option IGA-Z1 or IGA-Z2).

The +5-V output feeds the section which supplies the CMOS RAMs of the IGA with the operating and data-protection voltages and charges the built-in nickel cadmium storage cells.

In addition, the +5-V output supplies a circuit which produces a power-fail signal across the smoothing capacitor if the voltage falls short of a given threshold. By monitoring the +5-V line, the RAM CEPF signal and, considering the power-fail signal, the $\overline{\text{RESET IN}}$ signal are produced.

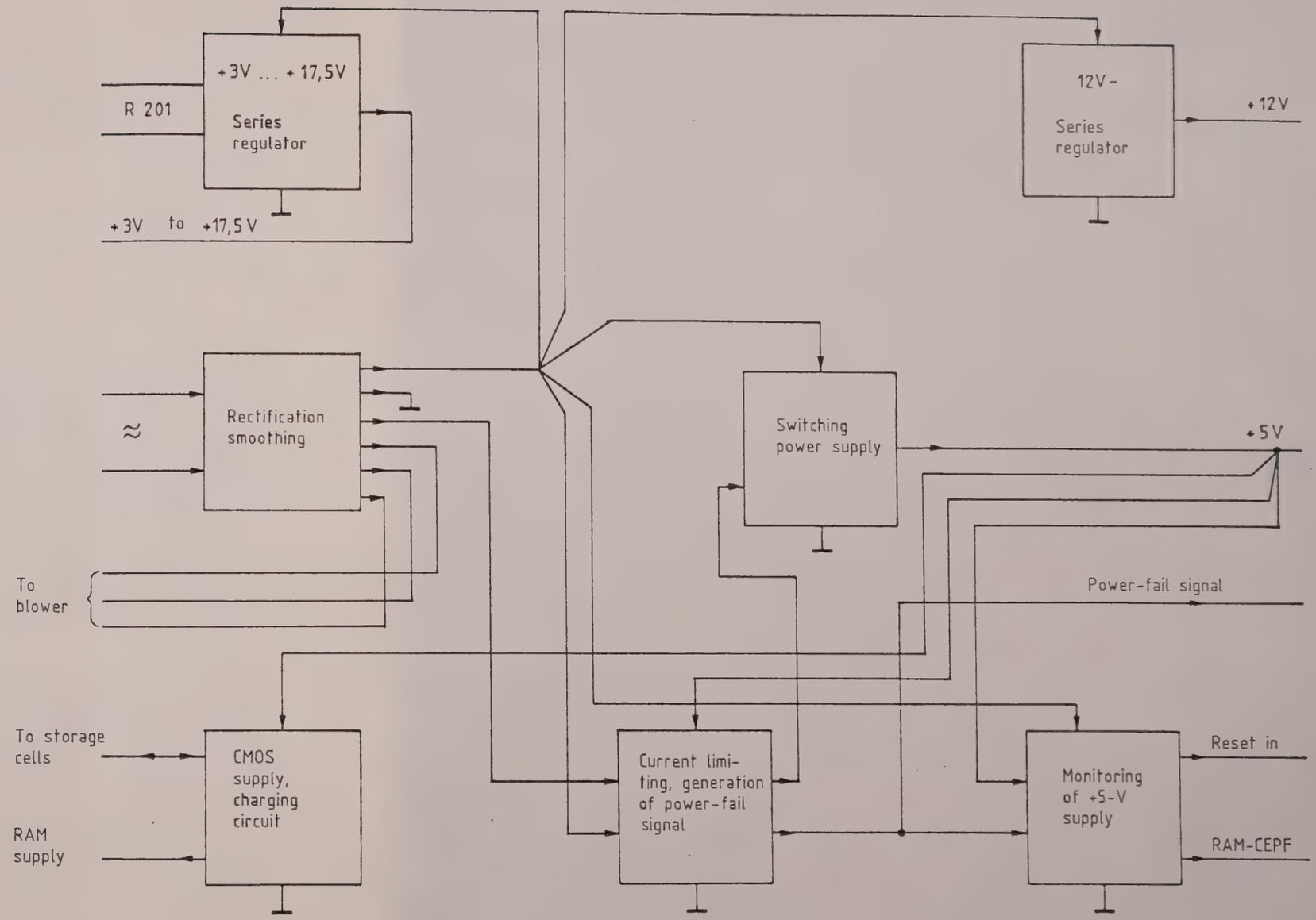


Fig. 4-11 Block diagram of power supply

4.11.2 Rectifying and Smoothing the Transformer Voltage

The secondary voltage of the power transformer is rectified by V20 and applied to the smoothing capacitor C50 whose negative end is taken to ground via R50, C51. The voltage drop across these components delivers the input signal for the current limiting circuit of the switching power supply section.

The AC blower is driven directly from the power transformer. C59 delivers the required third phase.

R90 and C52 dampen the high-frequency oscillations of the rectifier when the charging current stops.

4.11.3 Switching Power Supply Section

An "on" converter produces the +5-V supply voltage. V23 is the switching transistor, V26 the free-wheeling diode and C58 the filter capacitor. V23 is driven via V22 and V21 by the switching regulator N12. If V21 conducts, the switching transistor receives its base current via the collector-emitter junction of V22 from a winding of the storage choke and is brought to saturation. This configuration ensures rapid switching on by peak-current control. The switching regulator N12 contains the control amplifier, pulse-width modulator, a temperature-stabilized internal voltage reference, a stabilized voltage source (pin 2) and various protective circuits. N12 is supplied via pin 1 (current application).

R55 and C55 determine the frequency of the pulse-width modulator which can be observed at N12.8. C54 is charged by N12.2 via R54. The voltage across C54 determines the maximum mark-to-space ratio. Input N12.3 and output N12.4 of the control amplifier are brought out; the gain is determined by R60/R68. C57 reduces noise and hum effects. Collector N12.15 and emitter N 12.14 of the output stage are made available. Since the collector potential must be lower than the voltage at N12.1, a divider is provided.

When the IGA is switched on, C58 and C54 are not charged. The voltage at the input of the control amplifier N12.3 is in any case lower than 3 V. A protective circuit in N12 interprets this status as a shortcircuit of the control loop and internally connects a 1-kΩ resistor in parallel with R55. Therefore the voltage across capacitor C54 rises only such that a duty cycle of about 5% is established for the pulse-width modulator. Only after C58 has been charged to such a value that 3 V are exceeded at pin 3 of N12, is the parallel connection of the internal 1-kΩ resistor and R55 cancelled

and the duty cycle increases with the voltage across C54 until the control action starts (soft start).

The current limiting circuit becomes active as soon as the voltage at the comparator input N10.8 decreases below that at N10.9. N10.14 delivers a high level to N10.1 which then suppresses its output pulses and discharges C54 via an internal resistor (the duty cycle of the pulse-width modulator becomes zero).

If the switching transistor is inhibited, the current in the input circuit decreases and the comparator output N10.14 goes low again. The switching regulator starts again to deliver output pulses which slowly increase in width.

If the cause of overloading has not been eliminated, the energy in the switching power supply section is limited by a periodic switching off and slow switching on.

N10 and the voltage divider R77/R78 are supplied from the +5-V output. Therefore (and because of the great time constant introduced by R77, C66), the current limiting circuit is not effective when the IGA is switched on.

Overvoltages at the +5-V output are safely suppressed by diode V27. With a high load (e.g. in the case of a defect of the switching transistor V23 or the driving circuit) V27 conducts and the AC supply fuse is caused to blow.

4.11.4 +12-V Series Regulator Section

The fixed-voltage regulator N13 supplies the synthesizer and the cassette drive (only if option IGA-B2 is fitted). It includes a current limiting facility and a thermal overload protection. C60 and C61 are used to stabilize the regulator characteristics.

4.11.5 Series Regulator Section for +3 V to 17.5 V

Transistor V25 is driven via N11.10 such that the voltage difference between the inputs (N11.4 and N11.5) of the control amplifier is reduced to a minimum. The divider comprising R80, R81 and R201 is fed with a stabilized reference signal brought out at N11.6. R201 is accessible on the rear panel of the IGA and permits the high level of the general-purpose drivers (options IGA-Z1 and IGA-Z2) to be set.

N11.2 and N11.3 are current sensors. V25 is switched back as soon as the voltage drop across R86 has reached about 0.6 V.

4.11.6 Producing the Power-fail Signal

When the IGA is operated with the permissible AC supply voltages, at least +20 V are present across the filter capacitor C50. A power-fail signal is produced if the voltage across this capacitor falls short of +18 V.

If the AC power fails or the IGA is switched off, C50 contains enough energy to keep the +5-V supply going for about 15 ms (the switching power supply section uses input voltages of > 14 V). This period is required by a rescue routine to bring the data and the hardware to a defined status.

The voltage across C50 is divided by R70, R71 and compared with the level at N10.10. Output N10.13 drives the input of the next comparator whose output delivers the power-fail signal. Even if the voltage across C50 decreases several times briefly below the +18-V limit, R74 and C65 ensure that the power-fail signal is always longer than 15 ms. Thus the rescue routine can be fully run without any interruption.

4.11.7 Producing the $\overline{\text{RESET IN}}$ and RAM CEPF Signals

The $\overline{\text{RESET IN}}$ and RAM CEPF signals are produced by a circuit which monitors the +5-V supply voltage. For this purpose, the window discriminator D401 is used. It receives its operating voltage from the +10-V reference source D400 and the window limits via divider consisting of R400 to R403. If the +5-V supply voltage (D401.8) is lower than the threshold voltage at D401.7, the two open-collector outputs D401.2 and 3 start to conduct. C401 is discharged, V400 inhibited and $\overline{\text{RESET IN}}$ and RAM CEPF are low. If the +5-V supply voltage is within the permissible limits, the two open-collector outputs of D401 are inhibited. V400 conducts and CEPF is high.

If, after the IGA has been switched on, no power-fail signal appears, the open-collector output D402.8 carries no current and C401 can charge via R409. $\overline{\text{RESET IN}}$ goes high, D402.11 low.

If the IGA is operated from too low AC supply voltages, it may happen that the power-fail signal appears during the build-up of the +5-V supply voltage. In this case, it is not ensured that the TTL supply remains stable for 15 ms. Therefore $\overline{\text{RESET IN}}$ is kept low by D402.8.

4.11.8 Supplying the CMOS RAMs; Charging Circuit

The nickel cadmium storage cells included in the IGA are charged via R130 and V101 from the TTL supply. Diode V101 suppresses any reverse current when the IGA is switched off.

In this case, the CMOS RAMs receive the data-protection voltage via V105 from the storage cells. V108 is inhibited and thus V106 does not carry any current.

When the IGA is switched on, V108 conducts and drives V106 to saturation. The base potential across V105 increases beyond the voltage at the emitter; V105 is inhibited. The operating voltage for the RAMs is at least 4.8 V.

4.12 TTL Data Drivers

D1, D2 and D3 produce from the input signals the inverted output signals with the fan-out given in the specifications. The $\overline{HZ}$ signal (active low) permits all the outputs to be set to high impedance.

Diodes V1 to V16 protect the output drivers against too high or too low voltages.

Incandescent lamps H1 to H8 are used for limiting the current in the case of overloading. If the current exceeds approx. 50 mA, they start to glow.

The basic unit and the TTL data drivers are not damaged if a data driver is erroneously connected to the CLOCK CONTROL connector 39.

4.13 TTL Clock Driver

D1 produces from the $\overline{DAV}$ input signal the three DAV, $\overline{DAV}$ and handshake DAV output signals with the fan-out given in the specifications.

The $\overline{HZ\text{-}DAV}$ signal (active low) permits the three DAV outputs to be set to high impedance.

D4 is used as a line driver for the NRFD, NDAC and START signals. The handshake-DAV output and the NRFD and DAC inputs are terminated with the impedance values specified by the IEC-bus standard.

A positive voltage step is produced at D2.8 from a start event at one of the two start inputs (a positive-going or negative-going edge depending on the input). A short, negative-going pulse which sets the start flip-flop in the sequence control is formed from this step with the aid of D3V and D2IV.

Diodes V1 to V14 protect the input and output gates against too high or too low voltages.

The incandescent lamps have the same function as in the case of the TTL data driver. However, only lamps H5 to H7 are visible from the outside.

The basic unit and the TTL clock driver are not damaged if the clock driver is erroneously connected to a data connector. In this case, a high level is present at D4.1 instead of the normal, low level. Thus D4 is brought to high impedance and a conflict with the output drivers of the connector panel is avoided.

4.14 TTL Multi-clock Driver (Option IGA-Z6)

(See circuit diagram 344.3914 S)

The multi-clock driver is supplied with inverted data from the connector panel. As in the case of the TTL data drivers, the input signals are buffered by driver D1.

The data on the input lines $\overline{D0}$ to $\overline{D3}$ are separately combined with the $\overline{DAV}$ signal in NOR gate D3. D4 functions as an inverter. If one of lines D0 to D3 is low, a positive-going or negative-going pulse with the width of the DAV signal supplied by the IGA appears at the multi-clock driver output depending on the position of the corresponding slide switch.

Diodes V1 to V16 protect the output stages against too high or too low voltages injected into the output. Lamps H1 to H8 limit the current in the case of overloading.

5. Repair Instructions

Apart from its power supply and the synthesizer the IGA is a digital instrument.

The instructions for repair of the two analog subassemblies are given in Sections 5.2 and 5.3.

Section 5.4 gives instructions for troubleshooting on the digital subassemblies.

5.1 Disassembling the Instrument

> Note: The line filter and an additional noise-suppression capacitor are located below the rear panel plate drawn into the interior of the instrument. These components carry the AC supply voltage. Therefore, the IGA must be operated via an isolating transformer if repairs are to be performed inside the instrument.

a) Removing the cover

- Pull out the power connector.

  Note: Pulling the power connector does not switch off the IGA completely. Due to the built-in storage batteries the supply voltage remains connected to the data memories.

- Undo the four screws "a" (see Figs. 5-3 and 5-4).
- Lift the cover off and place it to the right of the instrument. In this case, it is not necessary to undo any connectors.

After folding the synthesizer board up, all the components on the motherboard are accessible.

Plug in the power connector and switch the instrument on again. None of the functions of the IGA is affected if the cover remains removed.

b) Removing the rear panel

- Pull out the power connector.
- Remove the cover (see under a)).
- Undo the four screws "b" (see Figs. 5-3 and 5-5).
- Withdraw the rear panel upwards from the multipoint connector.
- If required, disconnect cables X195 and X196 (power supply for motherboard), X201 (blower), X13 and X14 (if the IEC bus option is used).

Note: If the battery cable X142 is unplugged, the stored data are lost. However, the length of the cable is such that the cable need not be disconnected for any repair required on the rear panel.

c) Removing the keyboard

- Pull out the power connector.
- Remove the cover (see under a)).
- Unplug cables W34 (+5 V), W33 (ground) W20, W21, W23 and, if the option IGA-B2 is used, W300 (on the cassette drive).

  To protect the components against destruction by static loading the connectors must be provided with special conducting sponge.
- Place the cover with its top on a support.
- An aluminium bracket is fixed on the lefthand and righthand sides of the keyboard rear. The complete keyboard is clamped into the cover with the aid of screws "c" (see Fig. 5-6). Undo the two screws.
- Undo the remaining 7 screws "d" of the keyboard.
- Withdraw the board upwards from the cover.
- If required, undo the connections W30, W31 and W32. To protect the components against destruction by static loading, the connectors must be provided with special conducting sponge.
- The covering plate of the keyboard can be withdrawn downwards from the instrument cover.

For assembling the instrument, proceed in the reverse order. Use the long screws for fixing the aluminium brackets. Tighten the two clamping screws only slightly.

d) Removing the display unit and the cassette drive
(with the option IGA-B2 fitted)

- Pull out the power connector.
- Remove the cover (see under a)).
- Unplug cables W34 (+5 V), W33 (ground), W20, W21, W23 and - with the cassette drive option fitted - W300 (on the cassette drive).
  To protect the components against destruction by static loading, the connectors must be provided with special conducting sponge.
- Place the cover with its top on a support.
- Display unit:
  Undo the three screws "e" and unplug cables W30, W31 and W32. Then the display unit can be removed. To protect the components, the connectors must also be provided with special conducting sponge.
- Cassette drive:
  Undo the four screws "f" and pull off the 6-pole sound head plug B. Withdraw the cassette drive downwards away from the cover.

For assembling proceed in the reverse order.

5.2 Faults in the Analog Subassemblies

5.2.1 Power Supply

The following symptoms may point to a defect in the power supply:

- None of the operating functions is possible.
  (The operating voltage is not attained, CPU reset or CEPF is faulty).
- Data output is not possible with the internal clock, the cassette unit does not operate (option B2).
  (The +12-V supply is not stable).
- A defined operating state is not obtained on loss of power or after switching the set on.
  (CPU reset or power-failure signal faulty).
- The contents of the output memory are lost after switching the set off.
  (Charging circuitry or RAM supply faulty, the power-failure signal does not appear, the storage batteries are defective).

5.2.1.1 Checking the Output Voltages

Note: The line filter and an additional noise-suppression capacitor are located below the rear panel plate drawn into the interior of the instrument. These components carry the AC supply voltage.

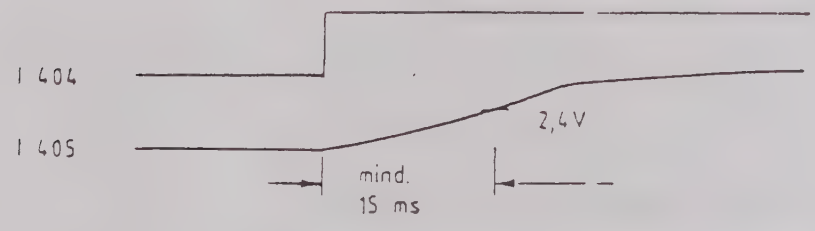
Therefore, the IGA must be operated via an isolating transformer if repairs are to be performed inside the instrument.

With the power on, measure the voltage referred to ground (X171) at the following points:

X161	+5.1 V ±2%
X90	+12 V ±5%
X92	max. 3.85 V (R201 turned fully anticlockwise) to min. 17.4 V (R201 turned fully clockwise)
I405, I404	> 2.4 V (TTL-level high)
I406	< 0,8 V
I407	≧ 2.4 V
I408	≧ 4.5 V with the instrument switched on, ≧ 2.2 V with the instrument switched off

Fig. 5-1 shows the timing of the voltages across the interfaces I404 to I406 when the IGA is switched on and off.

Switching on



Switching off

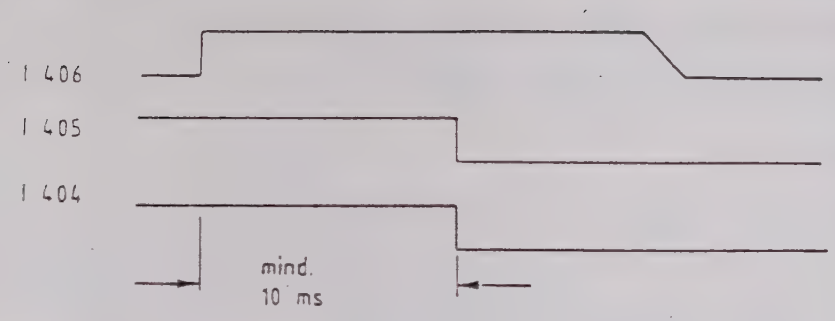


Fig. 5-1 Timing of voltages at interfaces I404 to I406

If the voltages are faulty, check the corresponding subassemblies in accordance with the circuit description. After unplugging connectors X90, X92 and X161, the outputs can be loaded as follows:

X90 ..... 300 mA
X92 ..... 500 mA
X160 ..... 6 A

If the power supply functions within the specified tolerances with an external load connected, the cause of the fault is overloading due to the internal circuitry.

5.2.1.2 Adjusting the TTL Operating Voltage

If the voltage across X161 slightly exceeds the tolerance specified above, it can be adjusted with the aid of R69 (turning the potentiometer clockwise increases the voltage).

Note: If 5.5 V are exceed, the suppressor diode V27 may be destroyed. In this case the voltage breaks down.

Proceed as follows in this case:

- Switch the instrument off.
- Replace V27.
- Turn R69 fully anticlockwise.
- Switch the instrument on and adjust the voltage again.

5.2.1.3 Troubleshooting NFB

- Open the instrument.
- Pull out links X90, X92 and W38.
- Replace the power fuse (see Section 2.1.2).
- Switch the instrument on.
- If the power fuse blows again, check the suppressor diode V27, switching transistor V23, its driving circuit and all the components connected to the positive pole of C50. Eliminate any shortcircuit and exchange the damaged components if required.
- Turn R69 fully anticlockwise.
- Switch the instrument on and adjust the voltage across X161 to 5.1 V + 2% using R69.

If the power fuse does not blow, proceed as follows:

- Measure the output voltages in the open-circuit mode and check the load currents as listed in Section 5.2.1.1.
- If the specified tolerance is not observed, check the corresponding subassemblies.
- Replace the defective components.
- Check the power supply for correct functioning.

5.2.1.4 Troubleshooting in the Circuit Producing the Reset and the CEPF Signals

If with a correctly set +5-V supply RESET IN and CEPF are low, check output D400.2 and the divider voltages. The voltage at D401.8 can be slightly varied by turning R69. If it is below 4.75 V outputs D401.2 and D401.3 must be low, if the max. value of 4.9 V is exceeded they must be high.

If the RESET IN line alone remains low, check the power failure signal.

After eliminating a defect, the TTL supply voltage must be adjusted again.

5.2.1.5 Checking the Power Failure Signal

Reduce the AC input voltage of the IGA via a variable transformer until the voltage at the positive pole of C50 falls below +18 V. Then N10.4 must be low and N10.2 high. If required, replace the defective components.

5.3 Synthesizer

(See circuit diagram 344.0515 S)

a) Suspecting the CPU clock to be absent

The CPU clock can be suspected to be absent, in particular, if all operating functions are defunct.

The 6-MHz clock can be checked at pin X150.4.

b) Suspecting that the output clock is absent or wrong

This fault can especially be suspected if the data output is correct in the external clock mode but not in the internal clock mode.

The synthesizer is explained in detail in the circuit description. Troubleshooting should therefore be based on this description.

The following hints indicate the order in which it is best to proceed:

- Check whether the frequency entered cannot be observed at the synthesizer output X150, pin 7.
- Check the +5-V and +12-V supplies.
- Check the VCO output frequency at X150, pin 6. It should lie between 720 kHz and 1.8 MHz.

  If this is not the case, one of the dividers D5 to D8 probably does not operate correctly or one of the two multiplexers D9 or D11 selects the wrong divider output.
- It may also be possible that one of the dividers in the feedback loop (D70) divides by a wrong factor.

  If no squarewave signal appears at all, either the reference signal is absent or the phase comparator, the filter or the VCO are defective.
- Check whether the reference frequency (10 kHz) is present at the input of the phase comparator (D4.1).
- Check whether the frequency at the second input of the phase comparator is also 10 kHz.

  If this is not the case, then although the VCO delivers an output signal the VCO is not controlled correctly or the divider in the feedback loop (D70) is defective or set incorrectly.

5.4 Troubleshooting in Digital Section

Signature analysis has proved useful for troubleshooting in digital circuits; the Logic Generator IGA is a tool for use with this method.

The signature analyzer is connected to the IGA as follows:

- clock input to X36.3
- start input to X36.4
- stop input to X36.5
- ground to X36.1

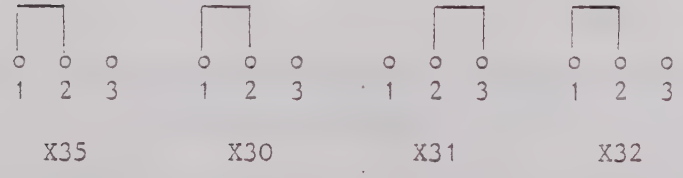
Switch the IGA off and set it to the test mode by changing the position of links X30 and X35 or X41 and X42 (for the position of the links see Fig. 5-5). X31 and X32 select the source for the clock, start and stop signals.

Three different test modes are possible; they should be used in the order mentioned.

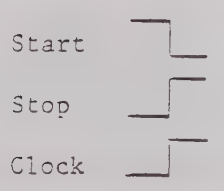
(For the position of the links during normal operation see Table 5-4).

5.4.1 First Test

- Switch the IGA off.
- Change the position of the links (see Fig. 5.5) to correspond to the diagram below.



- Set the signature analyzer as follows:

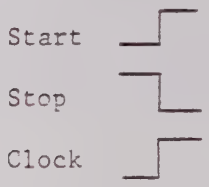


After switching the IGA on, the processor scans the complete address area and reads out all the chips. The data bus of the IGA is in this case separated from the data pins of the CPU (see section 4.1).

The test points listed in Table 5-1 are checked using the data probe of the signature analyzer and the signatures are compared with those given in the tables.

Due to the edges selected for the start and stop signals, the signature analyzer records the pattern only during the lower half of the address area. The coincidence of the recorded signatures and the values given in the tables shows that the CPU is functioning properly and the ROM contents are correct.

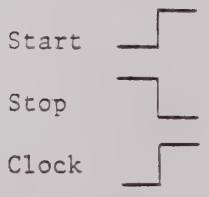
The upper half of the address area can be observed after selecting the edges of the start and stop signals on the signature analyzer as follows.



5.4.2 Second Test

- Switch the IGA off.
- Change the position of the links (see Fig. 5-5) to correspond to the diagram below.

- Set the signature analyzer as follows:



Note: During this test, all the data stored are overwritten!
The cassette drive (IGA-B2 should not contain any cassette.

After switching the IGA on, all the circuit functions of the IGA are cyclically addressed by the processor (written or read or written and read).

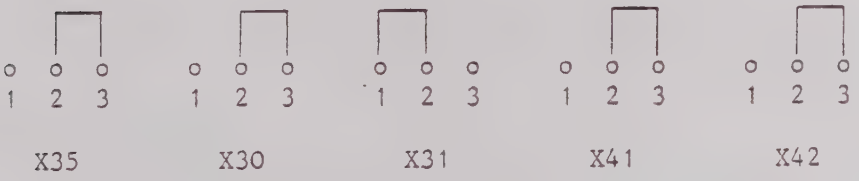
In the case of faulty signatures, check mainly the RD and WR lines. Check also the supply voltage (see section 5.2.1).

During the second test, for instance all the RAMs are checked. The signatures at the data pins of the output D119 to D126 (D123 to D126 with model 02) are valid only if the input of the signature analyzer is connected via a pull-up resistor (4.7 kΩ) to the 5-V supply.

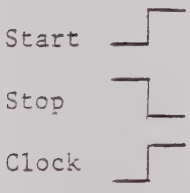
Table 5-2 for the signatures of the second test is included in the appendix.

5.4.3 Third Test

- Switch the IGA off.
- Change the position of the links (see Fig. 5-5) to correspond to the diagram below:



- Set the signature analyzer as follows:



- Connect the clock input of the signature analyzer to R150 as shown below:

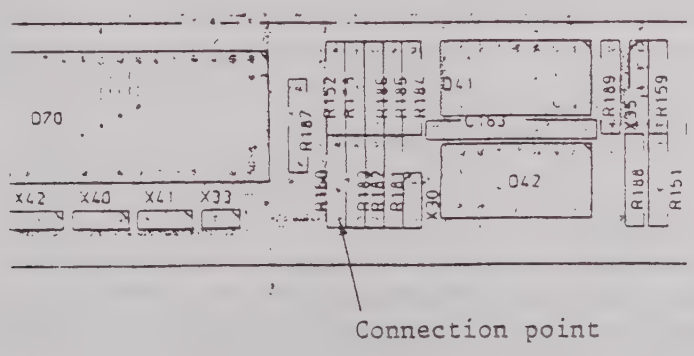


Fig. 5-2 Connection of clock input to R150

Note: During this test, all the data stored are overwritten.
The cassette drive (IGA-B2) should not contain any cassette.

The third test permits checking of the transceivers in the data bus if faulty signatures have occurred there during the second test. Except for the opcode fetch, only write cycles are executed. If faulty signatures appear on the data bus, the line transceivers or the associated driving circuits are defective.

The signatures at the data pins of the output-memory ICs are valid only if the input of the signature analyzer is connected to the 5-V supply via a pull-up resistor (approx. 4.7 kΩ).

The signatures for the third test are given in Table 5-3.

Table 5-1 Signatures for first test (lower address range)

Valid for software level Z-3

		Signature					
		Fitted:					
Measurement	Test-point	all EPROMs	only D60	only D61	only D62	only D63	only D64
D0	D32.18	642F	512H	7F63	U11P	U83H	4041
D1	D32.17	460A	3C88	5AH7	FU37	C20P	5A6F
D2	D32.16	678C	A21C	577C	02P5	8C09	1C07
D3	D32.15	52AC	4576	UPFU	C6H4	H434	8CU2
D4	D32.14	5F4U	C59U	095U	9HU7	77A8	0AH0
D5	D32.13	1P15	9FU7	F9HP	C00P	UHAA	0698
D6	D32.12	9837	0816	59H8	P654	A36A	1FF7
D7	D32.11	C51P	96F3	AF29	69A1	7HC2	9CP7
A0	D31.2	H335					
A1	D31.5	C113					
A2	D31.6	7050					
A3	D31.9	077.2					
A4	D31.12	C4C3					
A5	D31.15	AA08					
A6	D31.16	7211					
A7	D31.19	A3C1					
A8	D50.21	7707					
A9	D50.22	577A					
A10	D50.23	HH86					
A11	D50.24	89F1					
A12	D50.25	AC99					
A13	D50.26	PCF3					
A14	D50.27	1180					

Chip Selects,
lower address range (EPROMs)

Test point	Signature
D34.15	FU4U
14	A207
13	H6A3
12	4U34
11	H24U
10	219C
9	1565
7	U731
D60.18	FU4U
D61.18	A207
D62.10	8267
D63.20	CU0P
D64.18	4244

Chip Selects,
upper address range

Test point	Signature
D35.1	4CP2
D35.2	U1U2
D35.3	P352
D35.4	340A
D35.5	8UH9
D35.6	2F25
D35.7	F615
D35.8	6F7P
D35.9	048A
D35.10	A39A
D35.11	0H59
D35.13	599H
D35.14	9970
D35.15	4947
D35.16	8H91
D35.17	0U2U

Table 5-2 Signatures for second test

Main board D70

Pin	Signature	Probe tip blinking
1	F181	no
2	F181	no
3	-	yes
4	0000	no
5	F181	no
6	F181	no
7	U475	yes
8	U475	yes
9	0000	yes
10	F181	yes
11	0000	yes
12	164F	yes
13	107H	yes
14	9UPU	yes
15	5H79	yes
16	HH14	yes
17	PF3A	yes
18	60H3	yes
19	4C59	yes
20	0000	no
21	P71F	yes
22	0CU0	yes
23	H29P	yes
24	A3FF	yes

Pin	Signature	Probe tip blinking
25	2507	yes
26	13A5	yes
27	32FH	yes
28	091F	yes
29	0000	no
30	F181	no
31	F181	no
32	-	yes
33	0000	no
34	0000	no
35	0000	no
36	0000	no
37	0000	no
38	0000	no
39	F181	no
40	F181	no

Main board D50

Pin	Signature	Probe tip blinking
1	0000	yes
2	0000	yes
3	0000	no
4	F181	yes
5	-	yes
6	0000	no
7	0000	yes
8	-	yes
9	0000	no
10	0000	no
11	F181	no
12	164F	yes
13	107H	yes
14	9UPU	yes
15	5H79	yes
16	HH14	yes
17	PF3A	yes
18	60H3	yes
19	4C59	yes
20	0000	no
21	8A6F	yes
22	1U0H	yes
23	274A	yes
24	CHA4	yes

Pin	Signature	Probe tip blinking
25	1533	yes
26	4317	yes
27	HCF1	yes
28	640P	yes
29	795C	yes
30	0000	yes
31	F181	yes
32	0000	yes
33	F181	yes
34	0000	no
35	F181	no
36	F181	no
37	F181	yes
38	0000	no
39	0000	no
40	F181	no

Pin	Signature	Probe tip blinking
1	F181	yes
2	AH9P	yes
3	F181	no
4	F181	no
5	35U4	yes
6	35U4	yes
7	0000	no
8	0000	yes
9	F181	no
10	0000	yes
11	F181	yes
12	0811	yes
13	640P	yes
14	F181	no

D41

Pin	Signature	Probe tip blinking
1	U475	yes
2	0811	yes
3	UF64	yes
4	6F1U	yes
5	F181	no
6	AH9P	yes
7	0000	no
8	35U4	yes
9	F181	yes
10	U475	yes
11	U475	yes
12	35U4	yes
13	35U4	yes
14	F181	no

D42

Pin	Signature	Probe tip blinking
1	UF64	yes
2	0000	yes
3	UF64	yes
4	35U4	yes
5	0000	yes
6	35U4	yes
7	0000	no
8	F181	no
9	F181	no
10	0000	yes
11	F181	no
12	F181	no
13	F181	no
14	F181	no

D37

Pin	Signature	Probe tip blinking
1	F181	yes
2	0000	yes
3	F181	no
4	0000	no
5	0000	no
6	F181	no
7	0000	no
8	0000	no
9	F181	no
10	0000	no
11	0000	no
12	0000	no
13	F181	no
14	F181	no

D40

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	no
3	F181	no
4	0000	no
5	35U4	yes
6	U475	yes
7	0000	no
8	F181	yes
9	0000	yes
10	6F1U	yes
11	AH9P	yes
12	A58U	yes
13	640P	yes
14	F181	no

D30

Pin	Signatue	Probe tip blinking
1	F181	no
2	0000	no
3	164F	yes
4	0000	yes
5	107H	yes
6	0000	no
7	9UPU	yes
8	0000	no
9	5H79	yes
10	0000	no
11	0000	no
12	HH14	yes
13	0000	no
14	PF3A	yes
15	0000	no
16	60H3	yes
17	0000	no
18	4C59	yes
19	F181	no
20	F181	no

D34

Pin	Signature	Probe tip blinking
1	1533	yes
2	U317	yes
3	HCF1	yes
4	640P	yes
5	640P	yes
6	F181	no
7	F181	no
8	0000	no
9	F181	no
10	F181	no
11	F181	no
12	F181	no
13	F181	no
14	F181	yes
15	F181	yes
16	F181	no

D84

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	no
3	F181	no
4	0000	no
5	F181	no
6	F181	no
7	0000	no
8	0000	no
9	0000	no
10	F181	no
11	F181	no
12	0000	no
13	F181	no
14	F181	no
15	0000	no
16	F181	no

D31

Pin	Signature	Probe tip blinking
1	F181	no
2	65UC	yes
3	164F	yes
4	107H	yes
5	P9FC	yes
6	0344	yes
7	9UPU	yes
8	5H79	yes
9	0U2H	yes
10	0000	no
11	F181	yes
12	7A1P	yes
13	4C43	yes
14	2P08	yes
15	883A	yes
16	HC0U	yes
17	3F3U	yes
18	80HH	yes
19	UUC1	yes
20	F181	no

D82

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	no
3	F181	no
4	0000	no
5	F181	no
6	F181	no
7	F181	no
8	0000	no
9	F181	no
10	F181	no
11	F181	no
12	0000	no
13	F181	no
14	F181	no
15	0000	no
16	F181	no

D81

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	no
3	F181	no
4	0000	no
5	F181	no
6	F181	no
7	F181	no
8	0000	no
9	0000	no
10	F181	no
11	F181	no
12	0000	no
13	F181	no
14	F181	no
15	0000	no
16	F181	no

D35

Pin	Signature	Probe tip blinking
1	U475	yes
2	AH9P	yes
3	9838	yes
4	U345	yes
5	7466	yes
6	5FC0	yes
7	F181	yes
8	F181	yes
9	F181	yes
10	F181	yes
11	F181	yes
12	0000	no
13	F181	yes
14	F181	yes
15	F181	yes
16	F181	yes
17	CUFU	yes
18	A58U	yes
19	A584	yes
20	HCF1	yes
21	U317	yes
22	1533	yes
23	CHA4	yes
24	F1d81	no

D83

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	no
3	F181	no
4	0000	no
5	F181	no
6	F181	no
7	0000	no
8	0000	no
9	0000	no
10	F181	no
11	F181	no
12	0000	no
13	F181	no
14	F181	no
15	0000	no
16	F181	no

D90

Pin	Signature	Probe tip blinking
1	0422	yes
2	F16H	yes
3	2HA3	yes
4	0U2H	yes
5	65UC	yes
6	P9FC	yes
7	0344	yes
8	AH9P	yes
9	0000	yes
10	F181	yes
11	682U	yes
12	C456	yes
13	107H	yes
14	51CU	yes
15	1U0H	yes
16	03FC	yes
17	UUC1	yes
18	F181	no

D91

Pin	Signature	Probe tip blinking
1	0422	yes
2	F16H	yes
3	2HA3	yes
4	0U2H	yes
5	65UC	yes
6	P9FC	yes
7	0344	yes
8	AH9P	yes
9	0000	yes
10	F181	yes
11	80HH	yes
12	3F3U	yes
13	2P08	yes
14	4C43	yes
15	1U0H	yes
16	03FC	yes
17	UUC1	yes
18	F181	no

D33

Pin	Signature	Probe tip blinking
1	UF64	yes
2	164F	yes
3	107H	yes
4	9UPU	yes
5	5H79	yes
6	HH14	yes
7	PF3H	yes
8	60H3	yes
9	4C59	yes
10	0000	no
11	4C59	yes
12	60H3	yes
13	PF3A	yes
14	HH14	yes
15	5H79	yes
16	P40H	yes
17	107H	yes
18	164F	yes
19	0000	yes
20	F181	no

D32

Pin	Signature	Probe tip blinking
1	3544	yes
2	51CU	yes
3	107H	yes
4	C456	yes
5	682U	yes
6	4C43	yes
7	2P08	yes
8	3F3U	yes
9	80HH	yes
10	0000	no
11	4C59	yes
12	60H3	yes
13	PF3H	yes
14	HH14	yes
15	5H79	yes
16	9UPU	yes
17	107H	yes
18	164F	yes
19	0000	yes
20	F181	no

D164

Pin	Signature	Probe tip blinking
1	5P3H	yes
2	F5PC	yes
3	U8C7	yes
4	H837	yes
5	C140	yes
6	1C50	yes
7	0000	no
8	7518	yes
9	C499	yes
10	F181	no
11	U8C7	yes
12	4370	yes
13	F181	no
14	F181	no

D167

Pin	Signature	Probe tip blinking
1	A408	yes
2	6589	yes
3	6589	yes
4	A408	yes
5	F181	no
6	0000	no
7	0000	no
8	F6A4	yes
9	0725	yes
10	0725	yes
11	F6A4	yes
12	F6A4	yes
13	0725	yes
14	F181	no

D172

Pin	Signature	Probe tip blinking
1	-	yes
2	-	yes
3	F181	no
4	-	yes
5	-	yes
6	F181	no
7	0000	no
8	-	yes
9	0000	yes
10	-	yes
11	5FC0	yes
12	0000	yes
13	5FC0	yes
14	F181	no

D165

Pin	Signature	Probe tip blinking
1	9871	yes
2	C140	yes
3	U8C7	yes
4	580H	yes
5	F6A4	yes
6	0725	yes
7	0000	no
8	4P35	yes
9	8UC4	yes
10	14A3	yes
11	U8C7	yes
12	0000	no
13	F181	no
14	F181	no

D170

Pin	Signature	Probe tip blinking
1	0000	no
2	H903	yes
3	F181	no
4	F181	yes
5	0000	yes
6	F181	yes
7	F181	yes
8	0000	no
9	0000	yes
10	5P3H	yes
11	F181	no
12	F181	yes
13	0000	yes
14	F181	yes
15	F181	yes
16	F181	no

D171

Pin	Signature	Probe tip blinking
1	-	yes
2	-	yes
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	0000	no
8	-	yes
9	-	yes
10	-	yes
11	-	yes
12	F181	no
13	-	yes
14	F181	no

D173

Pin	Signature	Probe tip blinking
1	0000	yes
2	FAPU	yes
3	0000	yes
4	0000	yes
5	FAPU	yes
6	0000	yes
7	0000	no
8	1527	yes
9	934P	yes
10	47P8	yes
11	-	yes
12	0C6P	yes
13	-	yes
14	F181	no

D151

Pin	Signature	Probe tip blinking
1	0000	no
2	-	yes
3	F181	no
4	-	yes
5	-	yes
6	0000	yes
7	F181	yes
8	0000	no
9	0000	no
10	-	yes
11	F181	no
12	-	yes
13	-	yes
14	0000	yes
15	-	yes
16	F181	no

D179

Pin	Signature	Probe tip blinking
1	CUFU	yes
2	65UC	yes
3	P9FC	yes
4	F181	no
5	F42H	yes
6	9C4F	yes
7	P0AP	yes
8	0000	no
9	F181	no
10	F181	no
11	F181	no
12	F181	no
13	F181	yes
14	F181	yes
15	F181	yes
16	F181	no

D157

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	yes
3	0000	yes
4	0000	no
5	AH21	yes
6	AH21	yes
7	0000	no
8	F181	no
9	F181	no
10	F181	no
11	F181	no
12	F181	no
13	F181	no
14	F181	no

D118

Pin	Signature	Probe tip blinking
1	C499	yes
2	7518	yes
3	046A	yes
4	F5PC	yes
5	7518	yes
6	C499	yes
7	0000	no
8	7518	yes
9	C499	yes
10	C499	yes
11	7518	yes
12	A65A	yes
13	67HC	yes
14	F181	no

D112

Pin	Signature	Probe tip blinking
1	67HC	yes
2	8H67	yes
3	1F80	yes
4	PHC7	yes
5	1U0H	yes
6	8124	yes
7	1U0H	yes
8	0000	no
9	F181	no
10	F181	yes
11	F181	yes
12	F181	no
13	F181	yes
14	0000	yes
15	0000	no
16	F181	no

D115

Pin	Signature	Probe tip blinking
1	F181	no
2	UAPA	yes
3	3C6C	yes
4	F181	no
5	4U0H	yes
6	8P8F	yes
7	0000	no
8	62H2	yes
9	A353	yes
10	F181	no
11	09AU	yes
12	F82P	yes
13	F181	no
14	F181	no

D114

Pin	Signature	Probe tip blinking
1	3C6C	yes
2	5FC0	yes
3	UAPA	yes
4	3C6C	yes
5	7466	yes
6	4U0H	yes
7	0000	no
8	F82P	yes
9	U345	yes
10	3C6C	yes
11	A353	yes
12	9838	yes
13	3C6C	yes
14	F181	no

D113

Pin	Signature	Probe tip blinking
1	UAPA	yes
2	UAPA	yes
3	3C6C	yes
4	A65A	yes
5	5FC0	yes
6	UAPA	yes
7	0000	no
8	67HC	yes
9	A65A	yes
10	F181	yes
11	F181	yes
12	F181	yes
13	0000	yes
14	F181	no

D135

Pin	Signature	Probe tip blinking
1	423U	yes
2	C7U7	yes
3	A617	yes
4	F181	no
5	F181	no
6	F181	no
7	0000	no
8	F181	yes
9	F181	yes
10	CUFU	yes
11	CUFU	yes
12	CUFU	yes
13	0000	yes
14	F181	no

D117

Pin	Signature	Probe tip blinking
1	67HC	yes
2	5FC0	yes
3	5FC0	yes
4	67HC	yes
5	7466	yes
6	7466	yes
7	0000	no
8	U345	yes
9	U345	yes
10	67HC	yes
11	9838	yes
12	9838	yes
13	67HC	yes
14	F181	no

D116

Pin	Signature	Probe tip blinking
1	67HC	yes
2	F181	yes
3	F181	yes
4	5FC0	yes
5	6U2H	yes
6	5FC0	yes
7	0000	no
8	423U	yes
9	-	yes
10	363F	yes
11	C7U7	yes
12	F413	yes
13	UH0P	yes
14	F181	no

D131

Pin	Signature	Probe tip blinking
1	F181	no
2	34C4	yes
3	3009	yes
4	6U59	yes
5	3C36	yes
6	PHP7	yes
7	A005	yes
8	63AH	yes
9	UP71	yes
10	0000	no
11	U8C7	yes
12	F866	yes
13	F2H4	yes
14	F2UC	yes
15	8056	yes
16	4391	yes
17	UH94	yes
18	4HCA	yes
19	AP5P	yes
20	F181	no

D133

Pin	Signature	Probe tip blinking
1	F181	no
2	8H2H	yes
3	U4A4	yes
4	UU80	yes
5	82AU	yes
6	547P	yes
7	PCCU	yes
8	885P	yes
9	47P8	yes
10	0000	no
11	U8C7	yes
12	71UU	yes
13	UH0P	yes
14	F413	yes
15	39FU	yes
16	UA08	yes
17	363F	yes
18	P29U	yes
19	17F7	yes
20	F181	no

D127

Pin	Signature	Probe tip blinking
1	F181	no
2	34C4	yes
3	H883	yes
4	P1UC	yes
5	3C36	yes
6	PHP7	yes
7	PU31	yes
8	75H1	yes
9	UP71	yes
10	0000	no
11	U8C7	yes
12	F866	yes
13	56CC	yes
14	4C3H	yes
15	8056	yes
16	4391	yes
17	5P9H	yes
18	5F3U	yes
19	AP5P	yes
20	F181	no

D129

Pin	Signature	Probe tip blinking
1	F181	no
2	34C4	yes
3	4H34	yes
4	UPP2	yes
5	3C36	yes
6	PHP7	yes
7	3P3U	yes
8	P0A0	yes
9	UP71	yes
10	0000	no
11	U8C7	yes
12	F866	yes
13	1H17	yes
14	UA31	yes
15	8056	yes
16	4391	yes
17	FH07	yes
18	9345	yes
19	AP5P	yes
20	F181	no

D106

Pin	Signature	Probe tip blinking
1	F181	no
2	HFP4	yes
3	164F	yes
4	107H	yes
5	60H3	yes
6	9FF8	yes
7	P40H	yes
8	5H79	yes
9	690C	yes
10	0000	no
11	F181	yes
12	A5A8	yes
13	HH14	yes
14	PF3A	yes
15	A6C9	yes
16	P6HF	yes
17	3F3U	yes
18	4459	yes
19	48P4	yes
20	F181	no

D108

Pin	Signature	Probe tip blinking
1	F42H	yes
2	1P75	yes
3	4459	yes
4	8309	yes
5	3F3U	yes
6	76HA	yes
7	PF3A	yes
8	748F	yes
9	HH14	yes
10	0000	no
11	6C00	yes
12	5H79	yes
13	UCCU	yes
14	P40H	yes
15	2UA9	yes
16	107H	yes
17	60H3	yes
18	164F	yes
19	F42H	yes
20	F181	no

D132

Pin	Signature	Probe tip blinking
1	0000	yes
2	164F	yes
3	107H	yes
4	P40H	yes
5	5H79	yes
6	HH14	yes
7	PF3A	yes
8	60H3	yes
9	4459	yes
10	0000	no
11	4HCA	yes
12	UH94	yes
13	F2UC	yes
14	F2H4	yes
15	63AH	yes
16	A005	yes
17	6U59	yes
18	3009	yes
19	7466	yes
20	F181	no

D134

Pin	Signature	Probe tip blinking
1	0000	yes
2	164F	yes
3	107H	yes
4	P40H	yes
5	5H79	yes
6	HH14	yes
7	PF3A	yes
8	60H3	yes
9	4459	yes
10	0000	no
11	-	yes
12	363F	yes
13	F413	yes
14	UH0P	yes
15	885P	yes
16	PCCU	yes
17	UU80	yes
18	U4A4	yes
19	5FC0	yes
20	F181	no

D128

Pin	Signature	Probe tip blinking
1	0000	yes
2	164F	yes
3	107H	yes
4	P40H	yes
5	5H79	yes
6	HH14	yes
7	PF3A	yes
8	60H3	yes
9	4459	yes
10	0000	no
11	HU01	yes
12	5P9H	yes
13	4C3H	yes
14	56CC	yes
15	75H1	yes
16	PU31	yes
17	P1UC	yes
18	H883	yes
19	9838	yes
20	F181	no

D130

Pin	Signature	Probe tip blinking
1	0000	yes
2	164F	yes
3	107H	yes
4	P40H	yes
5	5H79	yes
6	HH14	yes
7	PF3A	yes
8	60H3	yes
9	4459	yes
10	0000	no
11	9345	yes
12	FH07	yes
13	UA31	yes
14	1H17	yes
15	P0A0	yes
16	3P3U	yes
17	UPP2	yes
18	4H34	yes
19	U345	yes
20	F181	no

D101

Pin	Signature	Probe tip blinking
1	48P4	yes
2	1311	yes
3	0UAH	yes
4	HH3H	yes
5	0966	yes
6	668C	yes
7	AP6F	yes
8	0000	no
9	A5A8	yes
10	6C00	yes
11	A6C9	yes
12	UCCU	yes
13	2UA9	yes
14	P6HF	yes
15	A3F4	yes
16	F181	no

D104

Pin	Signature	Probe tip blinking
1	09F1	yes
2	U8C7	yes
3	0000	no
4	0000	no
5	0000	no
6	0000	no
7	0741	yes
8	0000	no
9	CAH3	yes
10	0741	yes
11	A3F4	yes
12	2UA9	yes
13	UCCU	yes
14	6C00	yes
15	P1PU	yes
16	F181	no

D100

Pin	Signature	Probe tip blinking
1	690C	yes
2	AP6F	yes
3	668C	yes
4	0966	yes
5	47CC	yes
6	CPC9	yes
7	3883	yes
8	0000	no
9	HFP4	yes
10	1P75	yes
11	HPU2	yes
12	8309	yes
13	76HA	yes
14	9FF8	yes
15	748F	yes
16	F181	no

D103

Pin	Signature	Probe tip blinking
1	09F1	yes
2	U8C7	yes
3	0000	no
4	0000	no
5	0000	no
6	0000	no
7	046A	yes
8	0000	no
9	CAH3	yes
10	046A	yes
11	748F	yes
12	76HA	yes
13	8309	yes
14	1P75	yes
15	0741	yes
16	F181	no

D111

Pin	Signature	Probe tip blinking
1	67HC	yes
2	7A1P	yes
3	6C00	yes
4	4C84	yes
5	883A	yes
6	UCCU	yes
7	F091	yes
8	0000	no
9	0P89	yes
10	A3F4	yes
11	UUC1	yes
12	0422	yes
13	2UA9	yes
14	HC0U	yes
15	0000	no
16	F181	no

D110

Pin	Signature	Probe tip blinking
1	67HC	yes
2	65UC	yes
3	1P75	yes
4	2F6U	yes
5	P9FC	yes
6	8309	yes
7	4963	yes
8	0000	no
9	U234	yes
10	748F	yes
11	0U2H	yes
12	5A1U	yes
13	76HA	yes
14	0344	yes
15	0000	no
16	F181	no

D107

Pin	Signature	Probe tip blinking
1	F181	no
2	1155	yes
3	H0H4	yes
4	51CU	yes
5	107H	yes
6	7P5H	yes
7	CUHF	yes
8	0000	no
9	F181	yes
10	F181	no
11	0000	no
12	0000	no
13	0000	no
14	0000	no
15	F181	no
16	F181	no

D109

Pin	Signature	Probe tip blinking
1	9C4F	yes
2	1F80	yes
3	164F	yes
4	9C4F	yes
5	8124	yes
6	107H	yes
7	0000	no
8	164F	yes
9	01CP	yes
10	P0AP	yes
11	107H	yes
12	F6A4	yes
13	P0AP	yes
14	F181	no

D105

Pin	Signature	Probe tip blinking
1	09F1	yes
2	U8C7	yes
3	0000	no
4	0000	no
5	0000	no
6	0000	no
7	P1PU	yes
8	0000	no
9	CAH3	yes
10	P1PU	yes
11	PP74	yes
12	HAP1	yes
13	8124	yes
14	1F80	yes
15	0000	no
16	F181	no

D102

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	yes
3	F181	no
4	F181	yes
5	HH3H	yes
6	0UAH	yes
7	1311	yes
8	0000	no
9	1155	yes
10	1F80	yes
11	CUHF	yes
12	8124	yes
13	0000	no
14	0000	no
15	0000	no
16	F181	no

D177

Pin	Signature	Probe tip blinking
1	F181	no
2	6U2H	yes
3	4459	yes
4	60H3	yes
5	FH32	yes
6	67HC	yes
7	PF3A	yes
8	HH14	yes
9	U0A7	yes
10	0000	no
11	F181	yes
12	9871	yes
13	5H79	yes
14	P40H	yes
15	934P	yes
16	580H	yes
17	107H	yes
18	164F	yes
19	OUP6	yes
20	F181	no

D178

Pin	Signature	Probe tip blinking
1	65UC	yes
2	P9FC	yes
3	A6FC	yes
4	F181	yes
5	F181	yes
6	F181	no
7	F181	no
8	0000	no
9	F181	no
10	F181	no
11	F181	yes
12	F181	yes
13	F181	yes
14	F181	yes
15	F181	yes
16	F181	no

D175

Pin	Signature	Probe tip blinking
1	F181	no
2	AH21	yes
3	4459	yes
4	60H3	yes
5	0C6P	yes
6	433H	yes
7	PF3A	yes
8	HH14	yes
9	1F16	yes
10	0000	no
11	F181	yes
12	22P4	yes
13	5H79	yes
14	P40H	yes
15	3C13	yes
16	FUU2	yes
17	107H	yes
18	164F	yes
19	A96A	yes
20	F181	no

D176

Pin	Signature	Probe tip blinking
1	F181	no
2	HF38	yes
3	4459	yes
4	60H3	yes
5	2C99	yes
6	1957	yes
7	PF3A	yes
8	HH14	yes
9	078H	yes
10	0000	no
11	F181	yes
12	H837	yes
13	5H79	yes
14	P40H	yes
15	5P3H	yes
16	14A3	yes
17	107H	yes
18	164F	yes
19	09F1	yes
20	F181	no

D168

Pin	Signature	Probe tip blinking
1	CC1A	yes
2	AH50	yes
3	71UU	yes
4	6672	yes
5	C4A7	yes
6	39FU	yes
7	611C	yes
8	0000	no
9	4CF6	yes
10	UA08	yes
11	4046	yes
12	04PH	yes
13	17F7	yes
14	26HP	yes
15	7518	yes
16	F181	no

D169

Pin	Signature	Probe tip blinking
1	8UC4	yes
2	22P4	yes
3	F181	no
4	AH50	yes
5	3C13	yes
6	F181	no
7	C4A7	yes
8	0000	no
9	4046	yes
10	F181	no
11	FUU2	yes
12	26HP	yes
13	F181	no
14	A96A	yes
15	0000	no
16	F181	no

D163

Pin	Signature	Probe tip blinking
1	HF38	yes
2	0000	no
3	078H	yes
4	1957	yes
5	AAU1	yes
6	6C70	yes
7	0000	no
8	3936	yes
9	U8C7	yes
10	F181	no
11	5FC0	yes
12	F181	no
13	FH32	yes
14	F181	no

D174

Pin	Signature	Probe tip blinking
1	1C50	yes
2	HAH1	yes
3	HAH1	yes
4	1C50	yes
5	0000	yes
6	F181	yes
7	0000	no
8	HAH1	yes
9	1C50	yes
10	1C50	yes
11	HAH1	yes
12	FAPU	yes
13	0C6P	yes
14	F181	no

D159

Pin	Signature	Probe tip blinking
1	4P35	yes
2	7518	yes
3	7518	yes
4	0000	no
5	-	yes
6	0000	no
7	0000	no
8	CC1A	yes
9	0725	yes
10	4P35	yes
11	H903	yes
12	U8C7	yes
13	1C50	yes
14	F181	no

D166

Pin	Signature	Probe tip blinking
1	A617	yes
2	433H	yes
3	4370	yes
4	1F16	yes
5	C140	yes
6	0000	no
7	0000	no
8	-	yes
9	0C6P	yes
10	-	yes
11	4P35	yes
12	F181	no
13	4P35	yes
14	F181	no

D160

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	F181	no
4	F181	no
5	F181	no
6	0000	no
7	0000	no
8	-	yes
9	F181	no
10	F181	no
11	-	yes
12	F181	no
13	-	yes
14	F181	no

D155

Pin	Signature	Probe tip blinking
1	-	yes
2	0725	yes
3	-	yes
4	CPC9	yes
5	3126	yes
6	046A	yes
7	0000	no
8	CAH3	yes
9	U0A7	yes
10	CPC9	yes
11	0000	no
12	0000	yes
13	F181	no
14	F181	yes

D162

Pin	Signature	Probe tip blinking
1	HF38	yes
2	F181	no
3	2C99	yes
4	F181	no
5	01CP	yes
6	F03U	yes
7	0000	no
8	F181	no
9	0000	no
10	F181	no
11	-	yes
12	01CP	yes
13	0000	no
14	F181	no

D161

Pin	Signature	Probe tip blinking
1	F181	no
2	6C70	yes
3	F181	no
4	0000	yes
5	-	yes
6	-	yes
7	0000	no
8	U8C7	yes
9	U8C7	yes
10	0000	no
11	4370	yes
12	0000	no
13	4370	yes
14	F181	no

D156

Pin	Signature	Probe tip blinking
1	F181	no
2	AH21	yes
3	AH21	yes
4	01CP	yes
5	F181	yes
6	01CP	yes
7	0000	no
8	F181	yes
9	F181	no
10	F181	yes
11	HF38	yes
12	F181	yes
13	HF38	yes
14	F181	no

D158

Pin	Signature	Probe tip blinking
1	-	yes
2	-	yes
3	F181	no
4	-	yes
5	-	yes
6	-	yes
7	0000	no
8	0000	no
9	0000	no
10	0C6P	yes
11	AH21	yes
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D154

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	0000	no
4	6589	yes
5	A408	yes
6	A408	yes
7	0000	no
8	F181	no
9	6589	yes
10	A408	yes
11	0725	yes
12	F6A4	yes
13	0000	yes
14	F181	no

D153

Pin	Signature	Probe tip blinking
1	A408	yes
2	-	yes
3	-	yes
4	F03U	yes
5	01CP	yes
6	F181	no
7	0000	no
8	F03U	yes
9	-	yes
10	01CP	yes
11	-	yes
12	-	yes
13	F03U	yes
14	F181	no

D150

Pin	Signature	Probe tip blinking
1	0725	yes
2	F181	no
3	0725	yes
4	-	yes
5	F181	no
6	-	yes
7	0000	no
8	A408	yes
9	0725	yes
10	AH21	yes
11	0000	no
12	0000	no
13	6FA0	yes
14	F181	no

D152

Pin	Signature	Probe tip blinking
1	01CP	yes
2	F03U	yes
3	F03U	yes
4	01CP	yes
5	01CP	yes
6	0000	no
7	0000	no
8	6FA0	yes
9	AH21	yes
10	0000	no
11	0000	yes
12	3126	yes
13	U0A7	yes
14	F181	no

D119 (with 4.7-kΩ pull-up resistor) D120

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	62H6	yes
9	0000	no
10	F181	yes
11	CC35	yes
12	3C4A	yes
13	1H70	yes
14	2H3H	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	62H6	yes
9	0000	no
10	F181	yes
11	1H2H	yes
12	F12U	yes
13	H68H	yes
14	7293	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

D121 (with 4.7-kΩ pull-up resistor) D122

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	09AU	yes
9	0000	no
10	F181	yes
11	U154	yes
12	37F6	yes
13	8613	yes
14	2P6A	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	09AU	yes
9	0000	no
10	F181	yes
11	460U	yes
12	0UHU	yes
13	5C39	yes
14	FA20	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

D123 (with 4.7-kΩ pull-up resistor) D124

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	8P8F	yes
9	0000	no
10	F181	yes
11	FP5H	yes
12	4P4H	yes
13	5272	yes
14	204A	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	8P8F	yes
9	0000	no
10	F181	yes
11	U2FP	yes
12	8U57	yes
13	F33U	yes
14	PC7U	yes
15	1U0H	yes
16	PHC7	yes
17	0P89	yes
18	F181	no

D125 (with 4.7-kΩ pull-up resistor) D126

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	3C6C	yes
9	0000	no
10	F181	yes
11	CF08	yes
12	7AP0	yes
13	2H23	yes
14	4297	yes
15	1U0H	yes
16	PHC7	yes
17	UP89	yes
18	F181	no

Pin	Signature	Probe tip blinking
1	0422	yes
2	F091	yes
3	4C84	yes
4	U234	yes
5	2F6U	yes
6	4963	yes
7	5A1U	yes
8	3C6C	yes
9	0000	no
10	F181	yes
11	5UH6	yes
12	6426	yes
13	68A3	yes
14	06AA	yes
15	1U0H	yes
16	PHC7	yes
17	UP89	yes
18	F181	no

Tape-Interface: D304

Pin	Signature	Probe tip blinking
1	F181	no
2	4FU4	yes
3	8H75	yes
4	20H9	yes
5	F181	no
6	P158	yes
7	0000	yes
8	2894	yes
9	F181	no
10	P915	yes
11	0000	yes
12	F181	yes
13	F181	yes
14	F181	no

D302

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	P40H	yes
4	-	yes
5	107H	yes
6	-	yes
7	164F	yes
8	F181	yes
9	5H79	yes
10	0000	no
11	0000	no
12	F181	no
13	F181	no
14	-	yes
15	0000	no
16	-	yes
17	0000	no
18	0000	no
19	0000	no
20	F181	no

D303

Pin	Signature	Probe tip blinking
1	F181	no
2	0000	no
3	0000	no
4	0000	no
5	0000	no
6	F181	no
7	F181	no
8	0000	no
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	F181	no
14	F181	yes
15	0000	no
16	0000	no

D300

Pin	Signature	Probe tip blinking
1	0000	no
2	F181	yes
3	F181	yes
4	F181	yes
5	0000	yes
6	0000	yes
7	0000	no
8	0000	yes
9	F181	yes
10	0000	no
11	0000	no
12	0000	no
13	F181	no
14	F181	no

D301

Pin	Signature	Probe tip blinking
1	F181	no
2	F181	yes
3	164F	yes
4	107H	yes
5	P40H	yes
6	0000	no
7	0000	no
8	0000	no
9	0000	no
10	0000	no
11	F181	no
12	P915	yes
13	20H9	yes
14	4FU4	yes
15	0000	no
16	F181	no

Synthesizer: D11

Pin	Signature	Probe tip blinking
1	0000	no
2	-	yes
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	0000	no
8	0000	no
9	0000	no
10	2C79	yes
11	4079	yes
12	0000	no
13	0000	no
14	0000	no
15	0000	no
16	F181	no

D9

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	0000	no
8	0000	no
9	9UU2	yes
10	83FH	yes
11	AF52	yes
12	0000	no
13	-	yes
14	-	yes
15	-	yes
16	F181	no

D10

Pin	Signature	Probe tip blinking
1	0000	no
2	AF52	yes
3	164F	yes
4	107H	yes
5	83FH	yes
6	9UU2	yes
7	P404	yes
8	5H79	yes
9	4079	yes
10	0000	no
11	0000	yes
12	2C79	yes
13	HH14	yes
14	0000	no
15	0000	no
16	0000	no
17	0000	no
18	0000	no
19	0000	no
20	F181	no

D7

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	-	yes
8	0000	no
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D8

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	-	yes
8	0000	no
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D5

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	0000	no
4	-	yes
5	-	yes
6	F181	no
7	0000	no
8	-	yes
9	-	yes
10	-	yes
11	-	yes
12	0000	no
13	0000	no
14	F181	no

D6

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	-	yes
8	0000	no
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D3

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	-	yes
8	0000	no
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D4

Pin	Signature	Probe tip blinking
1	-	yes
2	F181	no
3	F181	no
4	0000	no
5	0000	no
6	-	yes
7	0000	no
8	0000	no
9	0000	no
10	0000	no
11	F181	no
12	F181	no
13	0000	no
14	F181	no

D1

Pin	Signature	Probe tip blinking
1	F181	yes
2	0000	yes
3	0000	yes
4	0000	yes
5	0000	yes
6	0000	yes
7	0000	no
8	F181	yes
9	F181	yes
10	0000	yes
11	F181	no
12	F181	yes
13	0000	yes
14	F181	no

D2

Pin	Signature	Probe tip blinking
1	F181	yes
2	F181	no
3	F181	no
4	F181	no
5	F181	no
6	F181	no
7	0000	no
8	-	yes
9	-	yes
10	0000	no
11	-	yes
12	0000	no
13	0000	no
14	F181	no

D12 Keyboard: D13

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	F181	no
4	F181	no
5	F181	no
6	F181	no
7	0000	no
8	F181	no
9	F181	no
10	F181	yes
11	F181	yes
12	F181	yes
13	F181	no

Pin	Signature	Probe tip blinking
1	F181	yes
2	F181	yes
3	F181	yes
4	F181	no
5	F181	no
6	F181	no
7	0000	no
8	F181	no
9	F181	no
10	F181	no
11	F181	yes
12	F181	yes
13	F181	yes
14	F181	no

D10

Pin	Signature	Probe tip blinking
1	H29P	yes
2	1310	yes
3	A3FF	yes
4	624H	yes
5	32FH	yes
6	U34F	yes
7	0000	no
8	F89H	yes
9	091F	yes
10	H224	yes
11	13A5	yes
12	P486	yes
13	2507	yes
14	F181	no

D11

Pin	Signature	Probe tip blinking
1	0000	no
2	P71F	yes
3	0CU0	yes
4	65UC	yes
5	AU8A	yes
6	4366	yes
7	4896	yes
8	0000	no
9	F181	yes
10	F181	yes
11	F181	yes
12	F181	yes
13	F181	yes
14	65UC	yes
15	F181	yes
16	F181	no

D6

Pin	Signature	Probe tip blinking
1	A520	yes
2	64A1	yes
3	1A7P	yes
4	HCUU	yes
5	7054	yes
6	C1H5	yes
7	0000	no
8	4862	yes
9	89P3	yes
10	PC0C	yes
11	2A8A	yes
12	1415	yes
13	H594	yes
14	F181	no

D7

Pin	Signature	Probe tip blinking
1	F756	yes
2	06H7	yes
3	0CAC	yes
4	0000	yes
5	28A5	yes
6	P924	yes
7	0000	no
8	4CP2	yes
9	8A63	yes
10	472H	yes
11	86AF	yes
12	4906	yes
13	8887	yes
14	F181	no

D4

Pin	Signature	Probe tip blinking
1	F181	no
2	28A5	yes
3	4459	yes
4	60H3	yes
5	8A63	yes
6	86AF	yes
7	PF3A	yes
8	HH14	yes
9	8887	yes
10	0000	no
11	F181	no
12	9P91	yes
13	5H79	yes
14	P40H	yes
15	F37C	yes
16	U4PC	yes
17	107H	yes
18	164F	yes
19	4F1F	yes
20	F181	no

D5

Pin	Signature	Probe tip blinking
1	65UC	yes
2	65UC	yes
3	AU8A	yes
4	AU8A	yes
5	4366	yes
6	4366	yes
7	0000	no
8	4896	yes
9	4896	yes
10	F181	no
11	F181	no
12	F181	no
13	F181	no
14	F181	no

D2

Pin	Signature	Probe tip blinking
1	-	yes
2	0000	no
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	-	yes
8	0000	no
9	0000	no
10	0000	no
11	0000	no
12	-	yes
13	-	yes
14	0000	no
15	-	yes
16	F181	no

D3

Pin	Signature	Probe tip blinking
1	F181	no
2	A520	yes
3	4459	yes
4	60H3	yes
5	1A7P	yes
6	7054	yes
7	PF3A	yes
8	HH14	yes
9	89P3	yes
10	0000	no
11	F181	yes
12	28A8	yes
13	5H79	yes
14	P40H	yes
15	H594	yes
16	F756	yes
17	107H	yes
18	164F	yes
19	0CAC	yes
20	F181	no

Pin	Signature	Probe tip blinking
1	F181	no
2	F181	no
3	0000	yes
4	0000	no
5	F181	no
6	F181	no
7	F181	no
8	F181	no
9	0000	no
10	0000	yes
11	F181	yes
12	164F	yes
13	107H	yes
14	P40H	yes
15	5H79	yes
16	HH14	yes
17	PF3A	yes
18	60H3	yes
19	4459	yes
20	0000	no
21	65UC	yes
22	F181	yes
23	-	yes
24	-	yes

Pin	Signature	Probe tip blinking
25	-	yes
26	-	yes
27	-	yes
28	-	yes
29	-	yes
30	-	yes
31	-	yes
32	-	yes
33	-	yes
34	-	yes
35	-	yes
36	0000	no
37	0000	no
38	F181	no
39	F181	no
40	F181	no

Connector panel: D205

Pin	Signature	Probe tip blinking
1		
2		
3	A7U3	yes
4		
5	A09A	yes
6		
7	8A47	yes
8		
9	F56F	yes
10		
11		
12	H4A6	yes
13		
14	-	yes
15		
16	-	yes
17		
18	F03U	yes

D203

Pin	Signature	Probe tip blinking
1		
2		
3	6UHU	yes
4		
5	8210	yes
6		
7	41H7	yes
8		
9	09P7	yes
10		
11		
12	3UU0	yes
13		
14	2F66	yes
15		
16	UAC7	yes
17		
18	U535	yes

D204

Pin	Signature	Probe tip blinking
1		
2		
3	H646	yes
4		
5	3C89	yes
6		
7	U84P	yes
8		
9	CO7P	yes
10		
11		
12	8669	yes
13		
14	95UU	yes
15		
16	432P	yes
17		
18	4FAF	yes

D201

Pin	Signature	Probe tip blinking
1		
2		
3	6UHU	yes
4		
5	8210	yes
6		
7	41H7	yes
8		
9	09P7	yes
10		
11		
12	3UU0	yes
13		
14	2F66	yes
15		
16	UAC7	yes
17		
18	U535	yes

D202

Pin	Signature	Probe tip blinking
1		
2		
3	6UHU	yes
4		
5	8210	yes
6		
7	41H7	yes
8		
9	09P7	yes
10		
11		
12	3UU0	yes
13		
14	2F66	yes
15		
16	UAC7	yes
17		
18	U535	yes

Display unit: D64

Pin	Signature	Probe tip blinking
1	0000	no
2	-	-
3	65UC	yes
4	-	-
5	-	yes
6	P9FC	yes
7	-	yes
8	-	-
9	-	yes
10	0344	yes
11	-	yes
12	-	-
13	0U2H	yes
14	-	yes
15	-	yes
16	F181	no

D62

Pin	Signature	Probe tip blinking
1	-	yes
2	-	yes
3	-	yes
4	-	yes
5	-	yes
6	-	yes
7	0000	no
8	-	yes
9	-	yes
10	0000	yes
11	F181	yes
12	-	yes
13	.	yes
14	F181	no

D63

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	0000	no
4	-	yes
5	-	yes
6	F181	no
7	0000	no
8	-	yes
9	-	yes
10	-	yes
11	-	yes
12	0000	no
13	F181	no
14	F181	no

Connector: V21

Pin	Signature	Probe tip blinking
1	H29P	yes
2	A3FF	yes
3	2507	yes
4	13A5	yes
5	32FH	yes
6	091F	yes
7	P71F	yes
8	0CU0	yes
9	F181	yes
10	P9FC	yes
11	0344	yes
12	OU2H	yes
13	F181	yes
14	F181	yes
15	P0PC	yes
16	H29P	yes

W23

Pin	Signature	Probe tip blinking
1	0000	no
2	0000	no
3	0000	no
4	0000	no
5	0000	no
6	0000	no
7	0000	no
8	0000	no
9	0000	no
10	0000	yes
11	0000	no
12	F181	yes
13	0000	yes
14	F191	yes
15	65UC	yes
16	0000	no

W20

Pin	Signature	Probe tip blinking
1	164F	yes
2	107H	yes
3	P40H	yes
4	5H79	yes
5	HH14	yes
6	PF3A	yes
7	60H3	yes
8	4459	yes
9	-	yes
10	-	yes
11	-	yes
12	-	yes
13	-	yes
14	-	yes
15	-	yes

Table 5-3 Signatures for third test

D119 with pull-up resistors D120

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	GA27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	FP65	yes
9	0000	no
10	0338	yes
11	1F39	yes
12	75AP	yes
13	A624	yes
14	A618	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	no

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	TA27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U219	yes
8	FP65	yes
9	0000	no
10	0338	yes
11	5F26	yes
12	9370	yes
13	AH74	yes
14	39FP	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	yes

D121

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	904F	yes
9	0000	no
10	0338	yes
11	791P	yes
12	76FU	yes
13	PP9C	yes
14	F6HA	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	no

D122

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	904F	yes
9	0000	no
10	0338	yes
11	F342	yes
12	P593	yes
13	1A46	yes
14	415H	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	yes

D123

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	94UH	yes
9	0000	no
10	0338	yes
11	3H71	yes
12	1H87	yes
13	7UAC	yes
14	089A	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	no

D124

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	94UH	yes
9	0000	no
10	0338	yes
11	6CF7	yes
12	28A0	yes
13	4A9H	yes
14	470F	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	yes

D125

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	FA28	yes
9	0000	no
10	0338	yes
11	U202	yes
12	2130	yes
13	7172	yes
14	532H	yes
15	7600	yes
16	H07A	yes
17	H30F	yes
18	59HP	no

D126

Pin	Signature	Probe tip blinking
1	FPA9	yes
2	6A27	yes
3	UP9A	yes
4	64U4	yes
5	3H18	yes
6	U01P	yes
7	U129	yes
8	FA28	yes
9	0000	no
10	0338	yes
11	9H31	yes
12	2PF0	yes
13	20C2	yes
14	6A51	yes
15	7600	yes
16	H97A	yes
17	H30F	yes
18	59HP	yes

Pin	Signature	Probe tip blinking
1	594P	yes
2	P791	yes
3	H490	yes
4	HHP8	yes
5	7459	yes
6	84U7	yes
7	A712	yes
8	85FC	yes
9	4F72	yes
10	0000	no
11	4F72	yes
12	85FC	yes
13	A712	yes
14	84U7	yes
15	7459	yes
16	HHP8	yes
17	H490	yes
18	P791	yes
19	0000	yes
20	59HP	no

ROHDE & SCHWARZ
MÜNCHEN

Bilder
Figures

R 29500 Bl. 1

A: Ausgabe repetierend
B: Ausgabe nicht repetierend

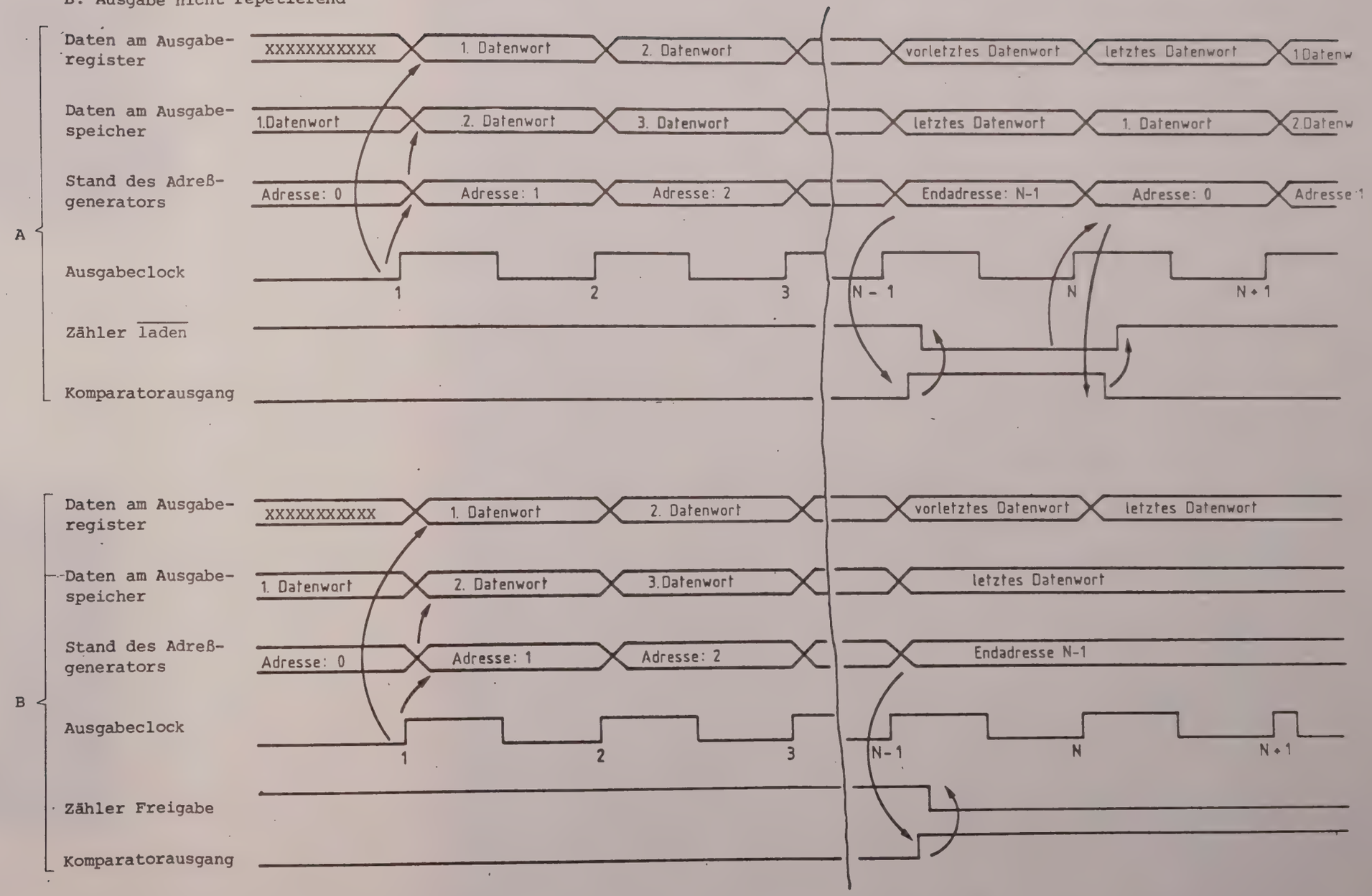


Bild 4-12 Ausgabe eines Moduls , der aus N Zeilen besteht

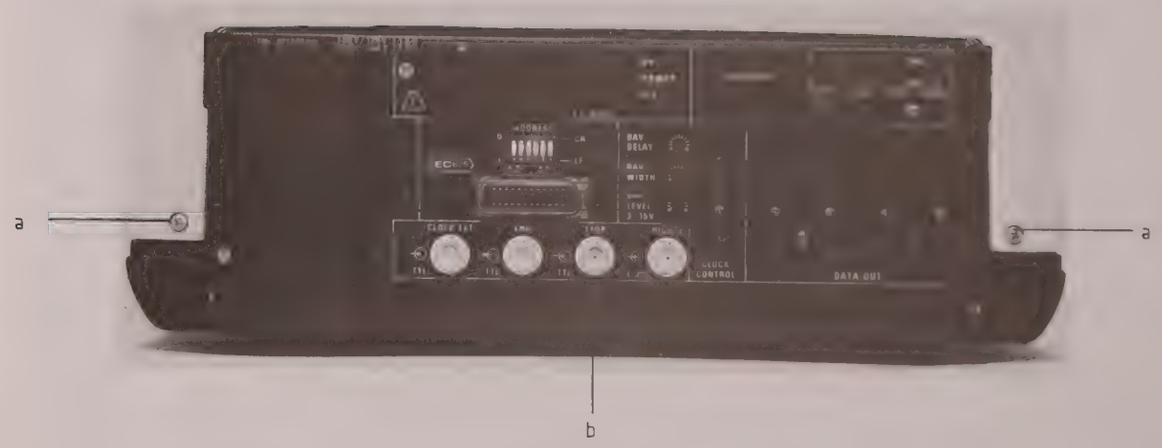


Bild 5-3 Lage der Schrauben zum Öffnen des Geräts

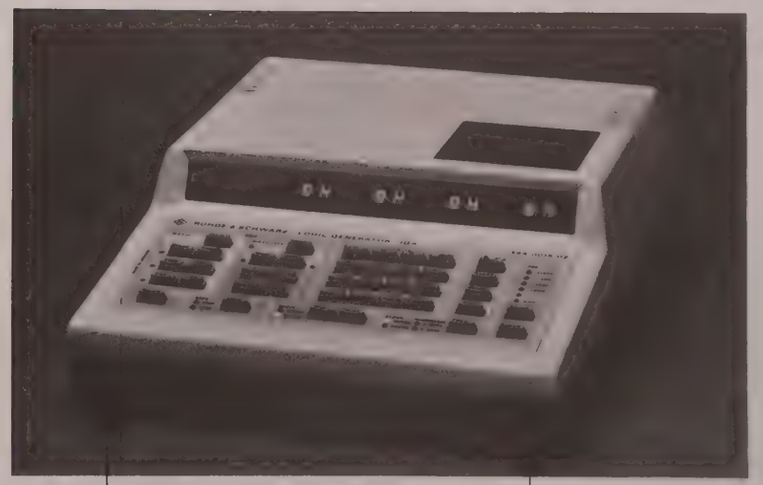


Bild 5-4 Lage der Schrauben zum Öffnen des Geräts

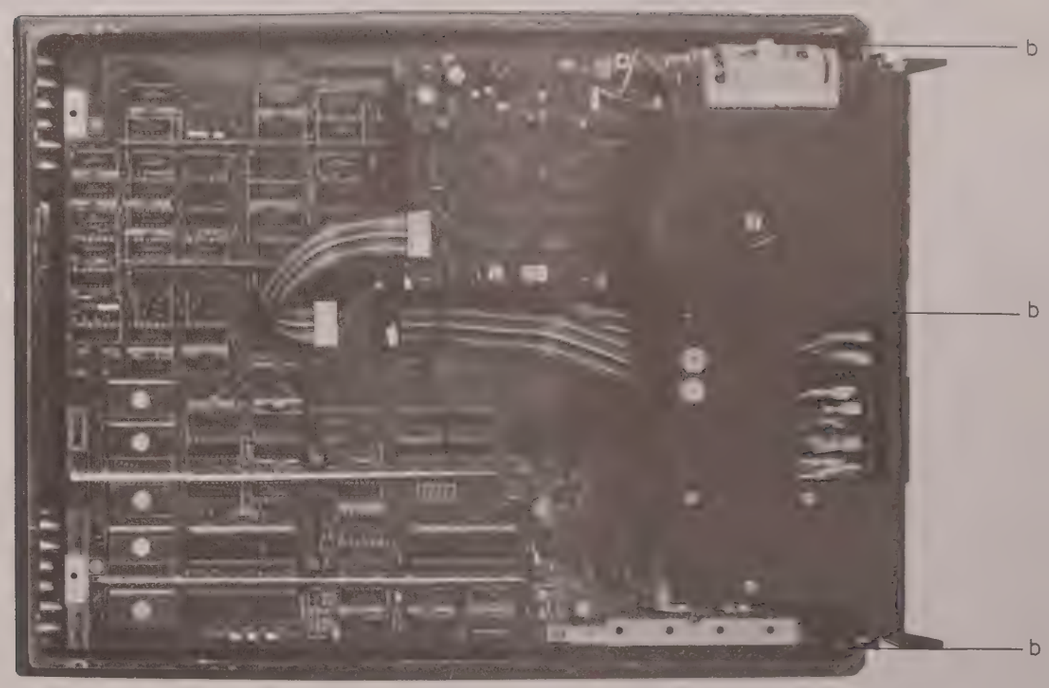


Bild 5 -5 Innenansicht Unterseite
Fig. 5 -5 Interior view botton

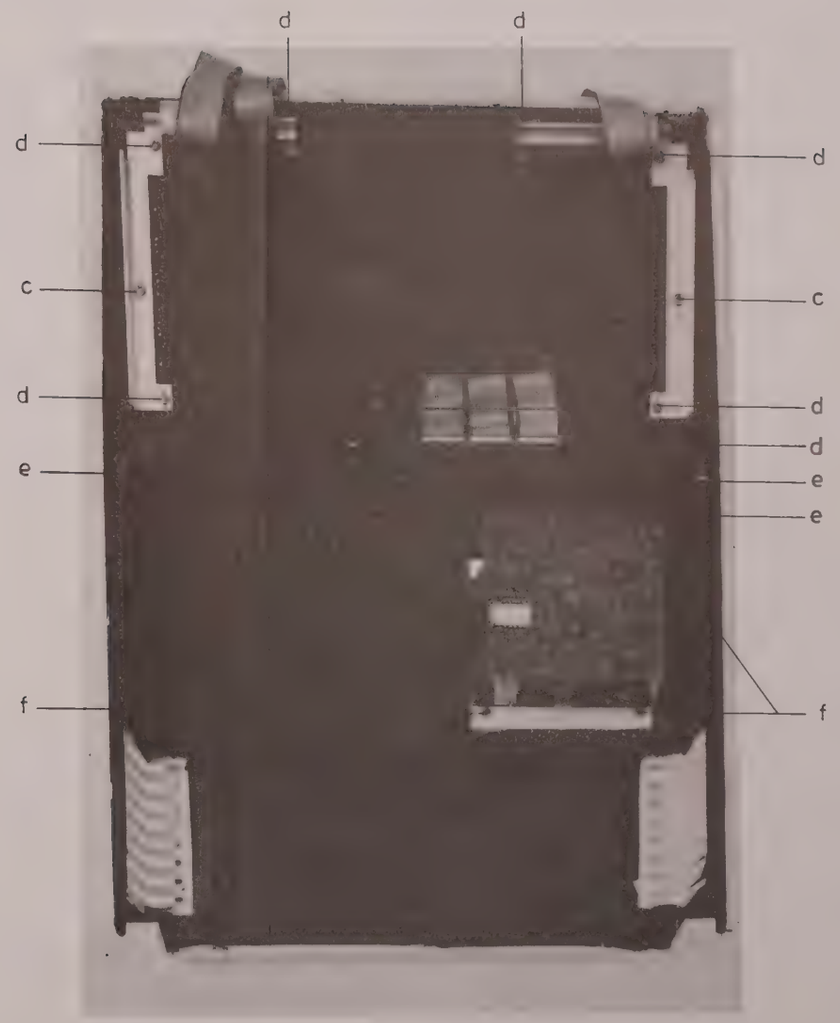


Bild 5-6 Innenansicht Oberseite
Fig 5-6 Interior view - cover

ROHDE & SCHWARZ
MÜNCHEN

Schaltteillisten
numerisch geordnet
Parts lists
in numerical order

R 29500 Bl. 3

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
	07	1080	IGA LOGIC-GENERATOR	Z	344.0015.01 SA	1

Kennzeichen	Benennung / Beschreibung		Sachnummer	enthalten in
A1	ANZEIGEEINHEIT	Z	344.0415	344.0015.01
A2	TASTENFELD	Z	344.0438	344.0015.01
A3	GRUNDPLATTE	Z	344.0450.02	344.0015.01
	FUER VAR 02			
	GRUNDPLATTE 344.0450.03			
	FUER VAR 03			
A5	SYNTHESIZER	Z	344.0515	344.0015.01
A6	RUECKWAND	Z	344.0209.02	344.0015.01
	FUER VAR 02			
	RUECKWAND 344.0209.03			
	FUER VAR 03			
A10	TTL-DATA DRIVER	Z	344.0915	344.0038
A11	TTL-DATA DRIVER	Z	344.0921	344.0038
A12	TTL-DATA DRIVER	Z	344.0938	344.0038
	FUER VAR 03			
A13	TTL-DATA DRIVER	Z	344.0944	344.0038
	FUER VAR 03			
A14	TTL-CLOCK DRIVER	Z	344.0950	344.0038
				- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an anderes als erlaubter und schadenersatzpflichtig

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an anderes als erlaubter und schadenersatzpflichtig

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
	01	1080	RUECKWAND	Z	344.0209.01 SA	1

Kennzeichen	Benennung / Beschreibung		Sachnummer	enthalten in
A4	ANSCHLUSSFELD	Z	344.0473.02	344.0209.01
	FUER VAR 02			
	ANSCHLUSSFELD 344.0473.03			
	FUER VAR 03			
C200	CS 220NF+-20%250V9X17X19		300.8762	344.0209.01
	SIEMENS B81111-B-B29			
F1	SS SCHMELZS.T0,8BDIN41571		SS 020.7417	344.0209.01
	WICKMANN T0,8BDIN41571TROP.			
	FUER 220V UND 240V			
	SCHMELZSICHERUNG T1,6D			
	SS 020.7500			
	FUER 100V UND 120V			
G1	EB 1,2V 1,5AH STAHLAKKU		EB 020.3805	344.0209.01
	DAIMON AKKU NC200CF			
G2	EB 1,2V 1,5AH STAHLAKKU		EB 020.3805	344.0209.01
	DAIMON AKKU NC200CF			
S1	SK WIPPSCH.2POL.AUS SW		553.2925	344.0209.01
	MARQUARDT 1802.1102			
S2	ENTHALTEN IN			344.0209.01
	X1			
W1	KABEL	Z	344.0673	344.0209.01
W2	KABEL	Z	344.0680	344.0209.01
W3	KABEL	Z	344.0696	344.0209.01
W4	KABEL	Z	344.0709	344.0209.01
W5	KABEL	Z	344.0715	344.0209.01
W6	KABEL	Z	344.0721	344.0209.01
W7	KABEL	Z	344.0738	344.0209.01
W211	KABEL W211	Z	344.0573	344.0209.01
W212	KABEL W212	Z	344.0580	344.0209.01
W213	KABEL W213	Z	344.0596	344.0209.01
W214	KABEL W214	Z	344.0609	344.0209.01
X1	FN EINBAUST.M.SPANNUNGSW.		FN 344.1463	344.0209.01
	K&B 42R34.3111-200 C4			
X100	FV STECKHUELSE GROESSE4,8		FV 066.0509	344.0838
	AMP 160499-1			
X120	FV STECKHUELSE GROESSE4,8		FV 066.0509	344.0838
	AMP 160499-1			
X142	BUCHSENEINHEIT	Z	344.0744	344.0209.01
X195	FV STECKHUELSE GROESSE4,8		FV 066.0509	344.0838
	AMP 160499-1			
X196	FV STECKHUELSE GROESSE4,8		FV 066.0509	344.0838
	AMP 160499-1			
X201	BUCHSENEINHEIT 3-POL.	Z	344.0750	344.1334
X211	FJ EINBAUBUCHSE SYST.BNC		FJ 017.6607	344.0209.01
	SPINNER BN292700			
BIS				
X214	FJ EINBAUBUCHSE SYST.BNC		FJ 017.6607	344.0209.01
	SPINNER BN292700			
X220	FV STECKHUELSE GROESSE4,8		FV 066.0509	344.0838
	AMP 160499-1			

PF 095.0026.0879

ROHDE & SCHWARZ MÜNCHEN

ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
01	1080	RUECKWAND	Z	344.0209.01 SA	2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
X240	FV STECKHUELSE GROESSE4,8 AMP 160499-1	FV 066.0509	344.0838
Z1	LD NETZF.2A 55DB/10MHZ CORCOM 2B1	344.1428	344.0209.01
			- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

ROHDE & SCHWARZ MÜNCHEN

ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
05	0281	ANZEIGEEINHEIT	Z	344.0415 SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C30	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C60	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C61	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C62	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C63	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C64	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C65	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C66	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C67	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C68	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0415
C70	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.0415
C71	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.0415
C80	CE 100UF-20+50%16V 8,5X20 ROEDERST ELKOEBS100/16	CE 022.7737	344.0415
C90 BIS C93	CC 47PF+-2%3X4N750 CC 47PF+-2%3X4N750	CC 087.6864 CC 087.6864	344.0415 344.0415
C160	CC 100NF+-10%100V K1200VI AEROVOX CKR06BX104KL	CC 060.1149	344.0415
D30	BL SN74154N 1AUF16-DECOD. TEXAS IC-SN74154N	BL 244.8509	344.0415
D31	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D32	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D33	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D34	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D35	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D36	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D37	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D38	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D39	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D40	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D41	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
D42	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D43	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D44	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D45	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D46	BP 5082-7610 7SEGM.ANZ.RT HEWLETT HP 5082-7610	BP 293.6241	344.0415
D50	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D51	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D52	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D53	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D54	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D55	BP TIL305 ALPHA-NUM.ANZ. TEXAS TIL 305	BP 291.4264	344.0415
D60	BL SN74LS145N BCD/DEZ.DEC TEXAS SN74LS145N	BL 291.4335	344.0415
D61	BL SN74LS145N BCD/DEZ.DEC TEXAS SN74LS145N	BL 291.4335	344.0415
D62	BL SN74LS04N 6/INVERTER TEXAS IC-SN74LS04N	BL 266.2010	344.0415
D63	BL SN74LS293N 4BIT-ZAEHL. TEXAS SN74LS293N	BL 291.4341	344.0415
D64	BL SN74LS157N 4XMUX2ZU1 TEXAS SN74LS157N	BL 291.5031	344.0415
D65	BL SN7489N 64BIT-RAM TEXAS IC-SN7489N	BL 244.8473	344.0415
D66	BL SN7489N 64BIT-RAM TEXAS IC-SN7489N	BL 244.8473	344.0415
D67	BL SN7489N 64BIT-RAM TEXAS IC-SN7489N	BL 244.8473	344.0415
D68	BL SN7489N 64BIT-RAM TEXAS IC-SN7489N	BL 244.8473	344.0415
R30	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R31	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R32	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R33	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R34	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R35	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R36	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R37	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R38	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R39	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R40	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R41	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R42	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R43	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R44	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R45	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.0415
R50	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R51	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R52	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R53	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R54	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R55	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R56	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R57	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R58	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R59	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R60	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R61	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R62	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R63	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R64	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R65	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0415
R70	RF 0,25W 22 OHM +-5% DRALORIC LCA0207/+-5%22	RF 069.2202	344.0415
R71	RF 0,25W 22 OHM +-5% DRALORIC LCA0207/+-5%22	RF 069.2202	344.0415
R72	RF 0,25W 22 OHM +-5% DRALORIC LCA0207/+-5%22	RF 069.2202	344.0415
R73	RF 0,25W 22 OHM +-5% DRALORIC LCA0207/+-5%22	RF 069.2202	344.0415
R74	RF 0,25W 22 OHM +-5%	RF 069.2202	344.0415

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R75	DRALORIC LCA0207/+-5%22 RF 0,25W 22 OHM +-5%	RF 069.2202	344.0415
R76	DRALORIC LCA0207/+-5%22 RF 0,25W 22 OHM +-5%	RF 069.2202	344.0415
R77	DRALORIC LCA0207/+-5%22 RF 0,25W 22 OHM +-5%	RF 069.2202	344.0415
R80	DRALORIC LCA0207/+-5%22 RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R81	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R82	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R83	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R84	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R85	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R86	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R87	DRALORIC LCA0207/+-5%4,7K RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0415
R100	DRALORIC LCA0207/+-5%4,7K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R101	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R102	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R103	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R104	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R105	DRALORIC LCA0207/+-5%3,3K RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R106	DRALORIC LCA0207/+-5%470 RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R107	DRALORIC LCA0207/+-5%470 RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R108	DRALORIC LCA0207/+-5%470 RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R109	DRALORIC LCA0207/+-5%470 RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R110	DRALORIC LCA0207/+-5%470 RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R111	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R112	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R113	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R114	DRALORIC LCA0207/+-5%3,3K RF 0,25W3,3KOHM +-5%	RF 069.3321	344.0415
R115	DRALORIC LCA0207/+-5%3,3K RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
R116	DRALORIC LCA0207/+-5%470 RF 0,25W470 OHM +-5%	RF 069.4711	344.0415
	DRALORIC LCA0207/+-5%470		

Dieser Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R117	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R118	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R119	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R120	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0415
R121	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0415
R122	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0415
R123	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0415
R124	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0415
R125	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R126	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R127	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R128	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R129	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0415
R140	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R141	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R142	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R143	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R144	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R145	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R146	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R150	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R151	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R152	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R153	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R154	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R155	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R156	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.0415
R160	RF 0,25W330 OHM +-5% DRALORIC LCA0207/+-5%330	RF 069.3315	344.0415

Dieser Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
V30	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V31	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V32	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V33	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V34	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V35	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V36	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V37	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V38	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V39	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V40	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V41	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V42	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V43	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V44	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V45	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V70	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V71	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V72	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V73	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V74	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V75	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V76	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V77	AK 2N2222A 40VO,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.0415
V100	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V101	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V102	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V103	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V104	AK 2N4033 PNP 80V 1A TO39	AK 083.6460	344.0415

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	VALVO TRANSIST2N4033		
V105	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V106	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V107	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V108	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V109	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V110	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V111	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V112	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V113	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
V114	AK 2N4033 PNP 80V 1A TO39 VALVO TRANSIST2N4033	AK 083.6460	344.0415
W33	VERBINDUNGSLEITUNG GR. Z	344.0767	344.0415
W34	VERBINDUNGSLEITUNG RT. Z	344.0773	344.0415
X30	FR JC-FASSUNG 16 POLIG EURO-DIP BU160Z	FR 249.6091	344.0415
X31	FR JC-FASSUNG 16 POLIG EURO-DIP BU160Z	FR 249.6091	344.0415
X32	FR JC-FASSUNG 16 POLIG EURO-DIP BU160Z	FR 249.6091	344.0415

- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C2	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C3	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C4	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C5	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C6	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C7	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C10	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
BIS			
C13	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0438
C15	CE 100UF-20+50%16V 8,5X20 ROEDERST ELKOEES100/16	CE 022.7737	344.0438
D1	BC P8279-5 KEYB/DISPL.I/O INTEL P 8279-5	BC 334.2496	344.0438
D2	BL SN74LS156N 2XDEMUX.1:4 TEXAS SN74LS156N	BL 341.8973	344.0438
D3	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0438
D4	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0438
D5	BL SN7417N HEX.BUFF.DRIV. TEXAS IC-SN7417N	BL 244.8538	344.0438
D6	BL SN7406N 6XINVERTER TEXAS IC-SN7406N	BL 237.0487	344.0438
D7	BL SN7406N 6XINVERTER TEXAS IC-SN7406N	BL 237.0487	344.0438
D10	BL SN7406N 6XINVERTER TEXAS IC-SN7406N	BL 237.0487	344.0438
D11	BL SN74LS139N 2XDEMUX.1:4 TEXAS SN74LS139N	BL 219.3265	344.0438
D12	BL SN74LS08N 4/2INP.AND TEXAS IC-SN74LS08N	BL 266.4664	344.0438
D13	BL SN74LS32N 4/2INP.OR TEXAS IC-SN74LS32N	BL 266.4687	344.0438
H1	AF 5082-4684 HI-EFF.LED HEWLETT LED5082-4684	AF 257.4736	344.0438
BIS			
H23	AF 5082-4684 HI-EFF.LED HEWLETT LED5082-4684	AF 257.4736	344.0438
R1	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R2	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R3	RF 0,25W180 OHM +-5%	RF 069.1812	344.0438

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	DRALORIC LCA0207/+-5%180		
R4	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R5	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R6	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R7	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R8	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R9	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R10	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R11	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R12	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R13	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R14	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R15	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R16	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R17	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R18	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R19	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R20	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R21	RF 0,25W4,7KOHM +-5% DRALORIC LCA0207/+-5%4,7K	RF 069.4728	344.0438
R22	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R23	RF 0,25W220 OHM +-5% DRALORIC LCA0207/+-5%220	RF 069.2219	344.0438
R24	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R25	RF 0,25W180 OHM +-5% DRALORIC LCA0207/+-5%180	RF 069.1812	344.0438
R26	RF 0,25W 1KOHM +-5% DRALOPIC LCA0207/+-5%1,0K	RF 069.1029	344.0438
R30	RF 0,25W4,7KOHM +-5% DRALORIC LCA0207/+-5%4,7K	RF 069.4728	344.0438
BIS			
R34	RF 0,25W4,7KOHM +-5% DRALORIC LCA0207/+-5%4,7K	RF 069.4728	344.0438
S1	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S2	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438

PF 095.0026.0879

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer		Blatt Nr.
	07	1180	TASTENFELD	Z	344.0438	SA	3

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
S3	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S4	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S5	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S6	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S7	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S8	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S9	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S10	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S11	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S12	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S13	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S14	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S15	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S16	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S17	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S18	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S19	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S20	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S21	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S22	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S23	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S24	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S25	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S26	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S27	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S28	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S29	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S30	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S31	SB TASTER 1XA + 1XU 0.KN.	SB 518.0871	344.0438

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer		Blatt Nr.
	07	1180	TASTENFELD	Z	344.0438	SA	4

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	RAFI RS76M 3.13002.003		
S32	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S33	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S34	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S35	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S36	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S37	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S38	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S39	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S40	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
S41	SB TASTER 1XA + 1XU 0.KN. RAFI RS76M 3.13002.003	SB 518.0871	344.0438
V1	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0438
W20	BAND-KABEL Z	344.0615	344.0438
W21	BAND-KABEL Z	344.0621	344.0438
W23	BAND-KABEL Z	344.0638	344.0438
W30	BANDKABEL Z	344.0644	344.0438
W31	BANDKABEL Z	344.0650	344.0438
W32	BANDKABEL Z	344.0667	344.0438
			- ENDE -

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C50	CE 10000UF-10+50%40V35X50 ROEDERST EYV00CD510G	300.6401	344.0450.01
C51	CE 22UF -10+100%40V 9X13 SIEMENS B4136-B7226-Z	CE 022.7572	344.0450.01
C52	CE 1,0UF+-20%35V 5X 4X 7 ERO-TANTAL TA-ELKOETR1-1/35	CE 022.8185	344.0450.01
C53	CC 3,3NF+-10%6X7R2000 DRALORIC EDPU6X7/3300/10R2000	CC 087.7083	344.0450.01
C54	CE 4,7UF+-20%20V 7X 4X 8 ERO-TANTAL TA-ELKOETR2-4,7/20	CE 022.8110	344.0450.01
C55	CC 2,7NF+-10%5X6R2000 DRALORIC EDPU5X6/2700/10R2000	CC 087.7077	344.0450.01
C57	CC 4,7NF+-10%6X9R2000 DRALORIC EDPU6X9/4700/10R2000	CC 087.7102	344.0450.01
C58	CE 10000KF-10+50%16V30X50 SIEMENS B 41306-B4109-T	CE 219.3459	344.0450.01
C59	CK 6,8UF+-10% 63V QUADER ROEDERSTEI MKT1822-568/06/10%	CK 065.7922	344.0450.01
C60	CE 1UF -10+100%63V 9X13 ROEDERST ELKO EK 1/63	CE 022.7620	344.0450.01
C61	CK 15ONF+-5%63V5RM MKT WIMA MKS2/63/0,15UF/5%	CK 099.2946	344.0450.01
C62	CK 47ONF+-20%63V QUADER ROEDERST MKC1862-447/06	CK 087.0943	344.0450.01
C65	CC 3,9NF+-10%6X8R2000	CC 087.7090	344.0450.01
C66	CE 4,7UF+-20%10V 5X 4X 7 ERO-TANTAL TA-ELKOETR1,4,7/10	CE 022.8056	344.0450.01
C67	CE 2,2UF+-20%35V 7X 5X11 ERO-TANTAL TA-ELKOETR2,2,2/35	CE 022.8191	344.0450.01
C68	CC 100PF+-2%4X5N750 DRALORIC EDPU4X5/100/2%N750	CC 087.6906	344.0450.01
C80	DB STROMSCHIENE F.EK6 MEKTRON M823EK6	344.0821	344.0450.01
C81	DB STROMSCHIENE F.EK6 MEKTRON M823EK6	344.0821	344.0450.01
C82	DB STROMSCHIENE F.EK6 MEKTRON M823EK6	344.0821	344.0450.01
C83	DB STROMSCHIENE F.EK6 MEKTRON M823EK6	344.0821	344.0450.01
C90	CK 22ONF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.0450.01
BIS			
C94	CK 22ONF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.0450.01
C95	CK 1UF+-10%50V5RM MKT WIMA MKS2/50/1UF/10%	CK 099.2998	344.0450.01
C101	CK 10ONF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0450.01
C102	CK 10ONF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0450.01
C103	CK 10ONF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0450.01
C104	CK 10ONF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0450.01
C150	CC 22PF+-2%3X4N750 DRALORIC EDPU3X4/22/2%N750	CC 087.6829	344.0450.01

Dieser Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C151	CC 100PF+-2%4X5N750 DRALORIC EDPU4X5/100/2%N750	CC 087.6906	344.0450.01
C152	CC 100PF+-2%4X5N750 DRALORIC EDPU4X5/100/2%N750	CC 087.6906	344.0450.01
C153	CC 100PF+-2%4X5N750 DRALORIC EDPU4X5/100/2%N750	CC 087.6906	344.0450.01
C160	CC 10NF+80-20%50V Z5U AX. AVX SA105E103ZAAGEGURTET	344.1363	344.0450.01
BIS			
C180	CC 10NF+80-20%50V Z5U AX. AVX SA105E103ZAAGEGURTET	344.1363	344.0450.01
C182	CC 10NF+80-20%50V Z5U AX. AVX SA105E103ZAAGEGURTET	344.1363	344.0450.01
BIS			
C186	CC 10NF+80-20%50V Z5U AX. AVX SA105E103ZAAGEGURTET	344.1363	344.0450.01
C270	CC 56PF+-2%4X5N750 DRALORIC EDPU4X5/56/2%N750	CC 087.6870	344.0450.01
C401	CE 4,7UF+-20%10V 5X 4X 7 ERO-TANTAL TA-ELKOETR1,4,7/10	CE 022.8056	344.0450.01
C403	CE 1,0UF+-20%35V 5X 4X 7 ERO-TANTAL TA-ELKOETR1-1/35	CE 022.8185	344.0450.01
C404	CC 100NF+-10%100V K1200VI AEROVOX CKR06BX104KL	CC 060.1149	344.0450.01
D30	BL SN74LS244N 8XBUS-TREIB TEXAS SN742S244N	BL 092.8984	344.0450.01
D31	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0450.01
D32	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N	BL 300.8833	344.0450.01
D33	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N	BL 300.8833	344.0450.01
D34	BL SN74LS138N DEMUX 1:8 TEXAS SN74LS138N	BL 510.1379	344.0450.01
D35	BL SN74154N 1AUF16-DECOD. TEXAS IC-SN74154N	BL 244.8509	344.0450.01
D37	BL SN74LS04N 6/INVERTER TEXAS IC-SN74LS04N	BL 266.2010	344.0450.01
D40	BL SN74LS04N 6/INVERTER TEXAS IC-SN74LS04N	BL 266.2010	344.0450.01
D41	BL SN74LS26N 4/2INP.NAND TEXAS SN74LS26N	BL 280.7567	344.0450.01
D42	BL SN74LS32N 4/2INP.OR TEXAS IC-SN74LS32N	BL 266.4687	344.0450.01
D44	BL SN74LS11N 3/3INP.AND TEXAS IC-SN74LS11N	BL 266.4135	344.0450.01
D45	BL SN74LS08N 4/2INP.AND TEXAS IC-SN74LS08N	BL 266.4664	344.0450.01
D50	BC P8085A 8BIT-CPU INTEL P 8085 A	BC 335.8930	344.0450.01
D60	B2732 PROGR.1 D60 Z	344.1511	344.0450.01
D61	B2732 PROGR.1 D61 Z	344.1534	344.0450.01
D62	B2732 PROGR.1 D62 Z	344.1557	344.0450.01
D63	B2732 PROGR.1 D63 Z	344.1570	344.0450.01
D64	BC 2732 PROGR.1 D64 Z	344.1592	344.0450.01
D70	BC P8155 2K-RAM+I/O+TIMER	BC 335.8952	344.0450.01

Dieser Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	INTEL P 8155		
D90	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01
D91	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01
D100	BL SN74LS85N 4BIT-COMPAR. TEXAS IC-SN74LS85N	BL 235.8451	344.0450.01
D101	BL SN74LS85N 4BIT-COMPAR. TEXAS IC-SN74LS85N	BL 235.8451	344.0450.01
D102	BL SN74LS85N 4BIT-COMPAR. TEXAS IC-SN74LS85N	BL 235.8451	344.0450.01
D103	BL SN74LS161AN 4BIT-COUNT TEXAS SN74LS161AN	BL 344.1405	344.0450.01
D104	BL SN74LS161AN 4BIT-COUNT TEXAS SN74LS161AN	BL 344.1405	344.0450.01
D105	BL SN74LS161AN 4BIT-COUNT TEXAS SN74LS161AN	BL 344.1405	344.0450.01
D106	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0450.01
D107	BL SN74LS175N 4/D-FLIPFLO TEXAS SN74LS175N	BL 291.5048	344.0450.01
D108	BL SN74LS244N 8XBUS-TREIB TEXAS SN742S244N	BL 092.8984	344.0450.01
D109	BL SN74LS125AN4/BUS-TREIB TEXAS SN74LS125AN	BL 292.0404	344.0450.01
D110	BL SN74LS157N 4XMUX2ZU1 TEXAS SN74LS157N	BL 291.5031	344.0450.01
D111	BL SN74LS157N 4XMUX2ZU1 TEXAS SN74LS157N	BL 291.5031	344.0450.01
D112	BL SN74LS157N 4XMUX2ZU1 TEXAS SN74LS157N	BL 291.5031	344.0450.01
D113	BL SN74LS00N 4/2INP.NAND TEXAS IC-SN74LS00N	BL 266.4641	344.0450.01
D114	BL SN74LS00N 4/2INP.NAND TEXAS IC-SN74LS00N	BL 266.4641	344.0450.01
D115	BL SN74LS26N 4/2INP.NAND TEXAS SN74LS26N	BL 280.7567	344.0450.01
D116	BL SN74LS32N 4/2INP.OR TEXAS IC-SN74LS32N	BL 266.4687	344.0450.01
D117	BL SN74LS32N 4/2INP.OR TEXAS IC-SN74LS32N	BL 266.4687	344.0450.01
D118	BL SN74LS04N 6/INVERTER TEXAS IC-SN74LS04N	BL 266.2010	344.0450.01
D119	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P FUER VAR 03	BC 344.1411	344.0450.01
D120	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P FUER VAR 03	BC 344.1411	344.0450.01
D121	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P FUER VAR 03	BC 344.1411	344.0450.01
D122	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P FUER VAR 03	BC 344.1411	344.0450.01
D123	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01

Dem Unrecht ist unser Eigentum. Vervielfältigung, unbefugte Verbreitung und Mitteilung an Dritte sind untersagt. Zuwiderhandlungen verpflichten zu Schadenersatz und schließen strafrechtliche Verfolgung ein.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
D124	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01
D125	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01
D126	BC TC5514P 1024X4BIT-RAM TOSHIBA TC5514P	BC 344.1411	344.0450.01
D127	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N FUER VAR 03	BL 214.8998	344.0450.01
D128	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N FUER VAR 03	BL 300.8833	344.0450.01
D129	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N FUER VAR 03	BL 214.8998	344.0450.01
D130	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N FUER VAR 03	BL 300.8833	344.0450.01
D131	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0450.01
D132	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N	BL 300.8833	344.0450.01
D133	BL SN74LS273N 8BIT-D-REG. TEXAS SN74LS273N	BL 214.8998	344.0450.01
D134	BL SN74LS245N 8XBUS-TRSCV TEXAS SN74LS245N	BL 300.8833	344.0450.01
D135	BL SN74LS32N 4/2INP.OR TEXAS IC-SN74LS32N	BL 266.4687	344.0450.01
D150	BL SN74LS08N 4/2INP.AND TEXAS IC-SN74LS08N	BL 266.4664	344.0450.01
D151	BL SN74123N DUAL MONOFLOP TEXAS ICSN74123N	BL 104.4660	344.0450.01
D152	BL SN74LS04N 6/INVERTER TEXAS IC-SN74LS04N	BL 266.2010	344.0450.01
D153	BL SN74LS00N 4/2INP.NAND TEXAS IC-SN74LS00N	BL 266.4641	344.0450.01
D154	BL SN74LS02N 4/2INP.NOR TEXAS IC-SN74LS02N	BL 266.4658	344.0450.01
D155	BL SN74LS00N 4/2INP.NAND TEXAS IC-SN74LS00N	BL 266.4641	344.0450.01
D156	BL SN74LS08N 4/2INP.AND TEXAS IC-SN74LS08N	BL 266.4664	344.0450.01
D157	BL SN74S32N 4/2INP.OR-GAT TEXAS SN74S32N	BL 344.1357	344.0450.01
D158	BL SN74LS151N MULTIPLEXER TEXAS IC-SN74LS151N	BL 266.7963	344.0450.01
D159	BL SN74S08N 4/2INP.AND-G. TEXAS SN74S08N	BL 303.1330	344.0450.01
D160	BL SN74S00N 4/2INP.NANDG. TEXAS IC-SN74S00N	BL 250.3734	344.0450.01
D161	BL SN74S32N 4/2INP.OR-GAT TEXAS SN74S32N	BL 344.1357	344.0450.01
D162	BL SN74S74N 2/D-FLIPFLOP TEXAS IC-SN74S74N	BL 266.6621	344.0450.01
D163	BL SN74S74N 2/D-FLIPFLOP TEXAS IC-SN74S74N	BL 266.6621	344.0450.01
D164	BL SN74S74N 2/D-FLIPFLOP	BL 266.6621	344.0450.01

Dem Unrecht ist unser Eigentum. Vervielfältigung, unbefugte Verbreitung und Mitteilung an Dritte sind untersagt. Zuwiderhandlungen verpflichten zu Schadenersatz und schließen strafrechtliche Verfolgung ein.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	TEXAS IC-SN74S74N		
D165	BL SN74S74N 2/D-FLIPFLOP	BL 266.6621	344.0450.01
	TEXAS IC-SN74S74N		
D166	BL SN74LS08N 4/2INP.AND	BL 266.4664	344.0450.01
	TEXAS IC-SN74LS08N		
D167	BL SN74LS04N 6/INVERTER	BL 266.2010	344.0450.01
	TEXAS IC-SN74LS04N		
D168	BL SN74S157N 4XMUX 2 ZU 1	BL 303.1346	344.0450.01
	TEXAS SN74S157N		
D169	BL SN74S157N 4XMUX 2 ZU 1	BL 303.1346	344.0450.01
	TEXAS SN74S157N		
D170	BL SN74LS221N 2XMONOFLOP	BL 266.9520	344.0450.01
D171	BL SN74LS04N 6/INVERTER	BL 266.2010	344.0450.01
	TEXAS IC-SN74LS04N		
D172	BL SN74S32N 4/2INP.OR-GAT	BL 344.1357	344.0450.01
	TEXAS SN74S32N		
D173	BL SN74S08N 4/2INP.AND-G.	BL 303.1330	344.0450.01
	TEXAS SN74S08N		
D174	BL SN74LS04N 6/INVERTER	BL 266.2010	344.0450.01
	TEXAS IC-SN74LS04N		
D175	BL SN74LS273N 8BIT-D-REG.	BL 214.8998	344.0450.01
	TEXAS SN74LS273N		
D176	BL SN74LS273N 8BIT-D-REG.	BL 214.8998	344.0450.01
	TEXAS SN74LS273N		
D177	BL SN74LS273N 8BIT-D-REG.	BL 214.8998	344.0450.01
	TEXAS SN74LS273N		
D178	BL SN74LS138N DEMUX 1:8	BL 510.1379	344.0450.01
	TEXAS SN74LS138N		
D179	BL SN74LS139N 2XDEMUX.1:4	BL 219.3265	344.0450.01
	TEXAS SN74LS139N		
D400	BO AD581J 10V-REF.SPG.QU.	BO 300.6347	344.0450.01
	ANALOGDEV AD581J		
D401	BO TCA965 FENSTER-DISKRIM	BO 279.2213	344.0450.01
D402	BL SN74LS38N 4/2INP.NANDO	BL 216.2000	344.0450.01
	TEXAS SN74LS38N		
L1	SPEICHERDROSSEL 160UH/10AZ	344.0815	344.0450.01
N10	BO MC3302P 4/KOMPARATOR	BO 233.9744	344.0450.01
	MOTOROLA IC-MC 3302 P		
N11	BO MA723C -0+70 SPGSREGL	BO 009.0190	344.0450.01
	NSC ICLM723CN		
N12	BO TDA1060B SCHALTREGLER	510.6758	344.0450.01
	VALVO TDA 1060B		
N13	BO MA7812KC SPGS.REGL.12V	BO 267.6777	344.0173
	MOTOROLA IC-MC7812CK		
R50	RD 3 W 0,05 OHM+-3%	RD 069.1964	344.0450.01
	SAGE 1200S/080200HM/3%		
R51	RL 0,25W 499 OHM+-1%TK50	RL 083.0410	344.0450.01
	DRALORIC SMA0207/499OHM-F-D		
R52	RL 0,25W 365 OHM+-1%TK50	RL 083.0290	344.0450.01
	DRALORIC SMA0207/365OHM-F-D		
R53	RF 0,5 W 1 KOHM +-5%	RF 007.1377	344.0450.01
	RESISTA SK4/1K5%		
R54	RL 0,25W 8,25KOHM+-1%TK50	RL 083.1239	344.0450.01
	DRALORIC SMA0207/8,25K-F-D		

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R55	RL 0,25W 10,0KOHM+-1%TK50	RL 083.1297	344.0450.01
	DRALORIC SMA0207/10K-F-D		
R56	RF 0,25W 22KOHM +-5%	RF 069.2231	344.0450.01
	DRALORIC LCA0207/+-5%22K		
R57	RF 0,5 W 1 KOHM +-5%	RF 007.1377	344.0450.01
	RESISTA SK4/1K5%		
R58	RF 0,5 W 1 KOHM +-5%	RF 007.1377	344.0450.01
	RESISTA SK4/1K5%		
R59	RF 0,25W330 OHM +-5%	RF 069.3315	344.0450.01
	DRALORIC LCA0207/+-5%330		
R60	RF 0,25W100KOHM +-5%	RF 069.1041	344.0450.01
	DRALORIC LCA0207/+-5%100K		
R61	RF 0,5 W 470 OHM +-5%	RF 007.1331	344.0450.01
	RESISTA SK4/470OHM5%		
R62	RF 0,25W100 OHM +-5%	RF 069.1012	344.0450.01
	DRALORIC LCA0207/+-5%100		
R63	RF 0,25W 10 OHM +-5%	RF 069.1006	344.0450.01
	DRALORIC LCA0207/+-5%10		
R64	RF 1,0W 1,2 OHM +-5%	RF 007.2221	344.0450.01
	BEYSCHLAG SBH0922/1,205%		
R66	RL 0,25W 34,8 OHM+-1%TK50	RL 082.9371	344.0450.01
	DRALORIC SMA0207/34,8OHM-F-D		
R67	RL 0,25W 54,9 OHM+-1%TK50	RL 082.9565	344.0450.01
	DRALORIC SMA0207/54,9OHM-F-D		
R68	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R69	RS 0,75W5000HM+-10%CERMET	RS 037.7350	344.0450.01
	BOURNS 3006P-1-501		
R70	RF 0,25W5,6KOHM +-5%	RF 069.5624	344.0450.01
	DRALORIC LCA0207/+-5%5,6K		
R71	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R72	RF 0,25W 15KOHM +-5%	RF 069.1535	344.0450.01
	DRALORIC LCA0207/+-5%15K		
R73	RF 0,25W 10KOHM +-5%	RF 069.1035	344.0450.01
	DRALORIC LCA0207/+-5%10K		
R74	RF 0,25W 2,2MOHM+-5%	RF 069.1941	344.0450.01
	DRALORIC LCA0207/+-5%2,2M		
R75	RF 0,25W270 OHM +-5%	RF 069.2719	344.0450.01
	DRALORIC LCA0207/+-5%270		
R76	RF 0,25W 15KOHM +-5%	RF 069.1535	344.0450.01
	DRALORIC LCA0207/+-5%15K		
R77	RL 0,25W 412 OHM+-1%TK50	RL 083.0332	344.0450.01
	DRALORIC SMA0207/412OHM-F-D		
R78	RL 0,25W 475 OHM+-1%TK50	RL 083.0390	344.0450.01
	DRALORIC SMA0207/475OHM-F-D		
R80	RF 0,25W560 OHM +-5%	RF 069.5618	344.0450.01
	DRALORIC LCA0207/+-5%560		
R81	RF 0,25W 56 OHM +-5%	RF 069.5601	344.0450.01
	DRALORIC LCA0207/+-5%56		
R82	RF 0,25W 82 OHM +-5%	RF 069.8200	344.0450.01
	DRALORIC LCA0207/+-5%82		
R85	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R86	RF 0,5 W 1,2 OHM+- 5%	RF 007.1025	344.0450.01
	RESISTA SK4/1,20HM5%		
R87	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	DRALORIC LCA0207/+-5%4,7K		
R258	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R259	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R260	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R261	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R262	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
R263	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
R264	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
R265	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
R266	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
R270	RF 0,25W8,2KOHM +-5%	RF 069.8223	344.0450.01
	DRALORIC LCA0207/+-5%8,2K		
R400	RL 0,25W 8,06KOHM+-1%TK50	RL 083.1222	344.0450.01
	DRALORIC SMA0207/8,06K-F-D		
R401	RL 0,2KW 2,37KOHM+-1%TK50	RL 083.0878	344.0450.01
	DRALORIC SMA0207/2,37K-F-D		
R402	RL 0,25W 9,53KOHM+-1%TK50	RL 082.1735	344.0450.01
	DRALORIC SMA0207/9,53K-F-C		
R403	RL 0,25W 182 OHM+-1%TK50	RL 083.0010	344.0450.01
	DRALORIC SMA0207/1820HM-F-D		
R404	RF 0,25W240 OHM +-5%	RF 069.2419	344.0450.01
	DRALORIC LCA0207/+-5%240		
R405	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R406	RF 0,25W4,3KOHM +-5%	RF 069.4328	344.0450.01
	DRALORIC LCA0207/+-5%4,3K		
R407	RF 0,25W470 OHM +-5%	RF 069.4711	344.0450.01
	DRALORIC LCA0207/+-5%470		
R408	RF 0,25W390 OHM +-5%	RF 069.3915	344.0450.01
	DRALORIC LCA0207/+-5%390		
R409	RF 0,25W 10KOHM +-5%	RF 069.1035	344.0450.01
	DRALORIC LCA0207/+-5%10K		
R410	RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0450.01
	DRALORIC LCA0207/+-5%2,2K		
V20	AG E2506-B40C5000/3300	AG 084.5115	344.0450.01
	SIEMENS E2506-B40C5000/3300		
V21	AK 2N2222A 40V0,8A300MHZ	AK 010.5405	344.0450.01
	VALVO TRANSISTOR2N2222A		
V22	AL 2N4919/BD236 SI PNP60V	AL 010.0361	344.0173
	THOMSON TRANSISTBD236		
V23	AL 2N4399 SIPNP 60V 30A	AL 010.0349	344.0173
	MOTOROLA TRANSIST2N4399		
V25	AL 2N5296 SI NPN 50V 4A	010.1116	344.0173
	RCA SI-TRANSISTOR2N5296		
V26	AG MBR2540 HC-GLR.40V/25A	AG 086.9930	344.0173
	MOTOROLA MBR2540		
V27	AE JCT-5 TRANS ZORB DIODE	AE 012.5502	344.0450.01

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	SEMICON 1N5907		
V101	AD 1N4151 SI 50V 200MIA	AD 012.0723	344.0450.01
	AEG-TELEF DIODE1N4151		
V102	AD 1N4151 SI 50V 200MIA	AD 012.0723	344.0450.01
	AEG-TELEF DIODE1N4151		
V105	AK BCY79IX PNP 45V200MIA	AK 010.3777	344.0450.01
	SIEMENS SI-TRANSISTORBCY79IX		
V106	AK BSS44 SIPNP 65V5A 5W	AK 086.8286	344.0450.01
	AEG-TELEF BSS 44		
V108	AK BSX 26 SI NPN 40V 0,5A	AK 010.4667	344.0450.01
	SGS TRANSISTORBSX26		
V109	AD 1N4151 SI 50V 200MIA	AD 012.0723	344.0450.01
	AEG-TELEF DIODE1N4151		
V110	AD 1N4151 SI 50V 200MIA	AD 012.0723	344.0450.01
	AEG-TELEF DIODE1N4151		
V400	AK 2N2907A SI PNP 60V	AK 010.3583	344.0450.01
	TEXAS TRANSIST.2N2907A		
W38	KABEL Z	344.0896	344.0450.01
W39	KABEL Z	344.0909	344.0450.01
W40	VERBINDUNGSLEITUNG RT. Z	344.0538	344.0450.01
W41	VERBINDUNGSLEITUNG GR. Z	344.0544	344.0450.01
W42	VERBINDUNGSLEITUNG RT. Z	344.0550	344.0450.01
W43	VERBINDUNGSLEITUNG GR. Z	344.0567	344.0450.01
W44	VERBINDUNGSLEITUNG RT. Z	344.0850	344.0450.01
W45	VERBINGUNGSLEITUNG GR. Z	344.0867	344.0450.01
W46	VERBINDUNGSLEITUNG RT. Z	344.0873	344.0450.01
W47	VERBINDUNGSLEITUNG GR. Z	344.0880	344.0450.01
X100B	FP IND.BUCHSENLEISTE 64P.	FP 278.1913	344.0450.01
	ERNI 9722.343.481.2		
X13B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X14B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X150B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X160S	FV STECKSTIFT GR.2,8	FV 495.9462	344.0450.01
	AMP 735187-2		
BIS			
X162S	FV STECKSTIFT GR.2,8	FV 495.9462	344.0450.01
	AMP 735187-2		
X170S	FV STECKSTIFT GR.2,8	FV 495.9462	344.0450.01
	AMP 735187-2		
BIS			
X172S	FV STECKSTIFT GR.2,8	FV 495.9462	344.0450.01
	AMP 735187-2		
X20B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X200S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X21B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X23B	FR JC-FASSUNG 16 POLIG	FR 249.6091	344.0450.01
	EURO-DIP BU160Z		
X30B	FP KURZSCHLUSSBUCHSE	FP 491.7042	344.0450.01
	VALVO 242202488003		
X30S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	DRALORIC LCA0207/+-5%2,2K		
R88	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R90	RF 0,25W 10 OHM +-5%	RF 069.1006	344.0450.01
	DRALORIC LCA0207/+-5%10		
R100	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R101	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R102	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R103	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R104	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R105	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R106	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R107	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R108	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R109	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R110	RF 0,25W 1KOHM +-5%	RF 069.1029	344.0450.01
	DRALORIC LCA0207/+-5%1,0K		
R111	DD CU-SCH.DR.RD0,4GALAGBL	DD 025.0110	344.0450.01
	DRAHTBRUECKE 00HM		
	NUR BEI VAR 03"		
R112	DD CU-SCH.DR.RD0,4GALAGBL	DD 025.0110	344.0450.01
	DRAHTBRUECKE 00HM		
	NUR BEI VAR 02"		
R130	RF 0,25W 20 OHM +-5%	RF 069.2002	344.0450.01
	DRALORIC LCA0207/+-5%20		
R131	RF 0,25W 47KOHM +-5%	RF 069.4734	344.0450.01
	DRALORIC LCA0207/+-5%47K		
R132	RF 0,25W180 OHM +-5%	RF 069.1812	344.0450.01
	DRALORIC LCA0207/+-5%180		
R133	RF 0,25W1,5KOHM +-5%	RF 069.1529	344.0450.01
	DRALORIC LCA0207/+-5%1,5K		
R134	RF 0,25W1,5KOHM +-5%	RF 069.1529	344.0450.01
	DRALORIC LCA0207/+-5%1,5K		
R150	RF 0,25W7,5KOHM +-5%	RF 069.7527	344.0450.01
	DRALORIC LCA0207/+-5%7,5K		
R151	RF 0,25W7,5KOHM +-5%	RF 069.7527	344.0450.01
	DRALORIC LCA0207/+-5%7,5K		
R152	RF 0,25W 20KOHM +-5%	RF 069.2031	344.0450.01
	DRALORIC LCA0207/+-5%20K		
R153	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R154	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R155	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R156	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R159	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R160	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R161	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R162	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R163	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R164	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R165	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R166	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R167	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R168	RF 0,25W 22KOHM +-5%	RF 069.2231	344.0450.01
	DRALORIC LCA0207/+-5%22K		
R169	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R180	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R181	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R182	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R183	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R184	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R185	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R186	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R187	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R188	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R189	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R190	RF 0,25W 20KOHM +-5%	RF 069.2031	344.0450.01
	DRALORIC LCA0207/+-5%20K		
R250	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R251	RF 0,25W 12KOHM +-5%	RF 069.1235	344.0450.01
	DRALORIC LCA0207/+-5%12K		
R252	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R253	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R254	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R255	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01
	DRALORIC LCA0207/+-5%4,7K		
R257	RF 0,25W4,7KOHM +-5%	RF 069.4728	344.0450.01

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN

ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
10	0281	GRUNDPLATTE	Z	344.0450.01 SA	11

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
X31S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X310.1	FP INDIREKT.STECKERL.36P. BERG 75160-102-36 2-POLIG	FP 242.3600	344.0450.01
X310.2	FP INDIREKT.STECKERL.36P. BERG 75160-102-36 12-POLIG	FP 242.3600	344.0450.01
X32S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X33S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X34S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X35B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X35S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X36S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X40B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X40S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X41B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X41S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X42B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X42S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X60B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X60S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X61B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X61S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X62B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X62S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X63B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X63S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X64B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X64S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X65S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X66S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X90B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X90S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X92B	FP KURZSCHLUSSBUCHSE VALVO 242202488003	FP 491.7042	344.0450.01
X92S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X93S	VL WIRE-WRAP PIN	VL 088.4507	344.0450.01
X95S	FV FLACHSTECKER GR4,8X0,8 BUERKLIN 12H702	FV 545.4000	344.0450.01
X96S	FV FLACHSTECKER GR4,8X0,8 BUERKLIN 12H702	FV 545.4000	344.0450.01
			- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere sind strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN

ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
05	0281	ANSCHLUSSFELD	Z	344.0473.01 SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C2	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C3	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C4	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C5	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C7	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C8	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C9	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C11	CC 100NF+-10%50V5K1200VIE AEROVOX CKR05BX104KL	CC 084.5350	344.0473.01
C12	CC 3,9PF+-0,25PF3X4NPO DRALORIC EDPU3X4/3,9/0,IK/NPO	CC 087.6370	344.0473.01
D201	BL SN74S240N 8XINV.BUS-TR TEXAS SN74S240N	BL 344.1386	344.0473.01
D202	BL SN74S240N 8XINV.BUS-TR TEXAS SN74S240N	BL 344.1386	344.0473.01
D203	BL SN74S240N 8XINV.BUS-TR TEXAS SN74S240N	BL 344.1386	344.0473.01
D204	BL SN74S240N 8XINV.BUS-TR TEXAS SN74S240N	BL 344.1386	344.0473.01
D205	BL SN74S240N 8XINV.BUS-TR TEXAS SN74S240N	BL 344.1386	344.0473.01
D206	BL SN74S04N HEX-INVERTER TEXAS IC-SN74S04N	BL 289.4483	344.0473.01
D207	BL SN74S32N 4/2INP.OR-GAT TEXAS SN74S32N	BL 344.1357	344.0473.01
D208	BL SN74S00N 4/2INP.NANDG. TEXAS IC-SN74S00N	BL 250.3734	344.0473.01
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS M6G1150-8	344.0796	344.0473.01
R1	RF 0,25W 22KOHM +-5% DRALORIC LCA0207/+-5%22K	RF 069.2231	344.0473.01
R2	RF 0,25W 47KOHM +-5% DRALORIC LCA0207/+-5%47K	RF 069.4734	344.0473.01
R3	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.0473.01
R4	RF 0,25W 39KOHM +-5% DRALORIC LCA0207/+-5%39K	RF 069.3938	344.0473.01
R5	RF 0,25W330 OHM +-5% DRALORIC LCA0207/+-5%330	RF 069.3315	344.0473.01
R6	RF 0,25W330 OHM +-5% DRALORIC LCA0207/+-5%330	RF 069.3315	344.0473.01
R7	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.0473.01
R8	RF 0,25W 39KOHM +-5%	RF 069.3938	344.0473.01

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere sind strafbar und schadenersatzpflichtig

ROHDE & SCHWARZ MÜNCHEN | ÄZ 05 | Datum 0281 | Schaltteilliste für ANSCHLUSSFELD Z | Sachnummer 344.0473.01 SA | Blatt Nr. 2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R9	DRALORIC LCA0207/+-5%39K RF 0,25W330 OHM +-5%	RF 069.3315	344.0473.01
R10	DRALORIC LCA0207/+-5%330 RF 0,25W330 OHM +-5%	RF 069.3315	344.0473.01
R11	DRALORIC LCA0207/+-5%330 RF 0,25W330 OHM +-5%	RF 069.3315	344.0473.01
R12	DRALORIC LCA0207/+-5%330 RF 0,25W330 OHM +-5%	RF 069.3315	344.0473.01
R13	DRALORIC LCA0207/+-5%330 RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0473.01
R14	DRALORIC LCA0207/+-5%2,2K RF 0,25W2,2KOHM +-5%	RF 069.2225	344.0473.01
R15	DRALORIC LCA0207/+-5%2,2K RF 0,25W 1KOHM +-5%	RF 069.1029	344.0473.01
R200	DRALORIC LCA0207/+-5%1,0K RS 0,5W 100KOHM+-10% LIN.	344.1492	344.0473.01
R201	MENTOR R&S-ZCHNG.344.1492 RS 0,5W 2KOHM+-10% LINEAR	344.1505	344.0473.01
R202	MENTOR R&S-ZCHNG.344.1505 RS 0,5W 100KOHM+-10% LIN.	344.1492	344.0473.01
	MENTOR R&S-ZCHNG.344.1492		
S20	SK SCHIEBESCH.2X2 GS	344.1328	344.0473.01
S21	SWITCHRAF C56206 L2 SK SCHIEBESCH.2X2 GS	344.1328	344.0473.01
S22	SWITCHRAF C56206 L2 SK SCHIEBESCH.2X2 GS	344.1328	344.0473.01
S23	SWITCHRAF C56206 L2 SK SCHIEBESCH.2X2 GS	344.1328	344.0473.01
	SWITCHRAF C56206 L2		
V1	AK 2N2369A SI NPN 40V0,2A	AK 010.4680	344.0473.01
V2	VALVO TRANSIST2N2369A AK 2N2369A SI NPN 40V0,2A	AK 010.4680	344.0473.01
V5	VALVO TRANSIST2N2369A AD BAV10 SI 60V0,6A	AD 012.9437	344.0473.01
V6	VALVO DIODEBAV10 AD BAV10 SI 60V0,6A	AD 012.9437	344.0473.01
	VALVO DIODEBAV10		
X200	FP STECKERL.INDIR.64POLIG	FP 084.6470	344.0473.01
X201	ERNI 9722.333.403.1 FM STECKERLEISTE 25P.	344.1311	344.0473.01
X202	FCT F025X25P-4C4-12,7 FUER VAR 03 FM STECKERLEISTE 25P.	344.1311	344.0473.01
X203	FCT F025X25P-4C4-12,7 FUER VAR 03 FM STECKERLEISTE 25P.	344.1311	344.0473.01
X204	FCT F025X25P-4C4-12,7 FM STECKERLEISTE 25P.	344.1311	344.0473.01
X205	FCT F025X25P-4C4-12,7 FM STECKERLEISTE 25P.	344.1311	344.0473.01
	FCT F025X25P-4C4-12,7		
			- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN | ÄZ 06 | Datum 0281 | Schaltteilliste für SYNTHESIZER Z | Sachnummer 344.0515 SA | Blatt Nr. 1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
B1	EQ 6,000 MHZ CL30PF HC43U	302.7186	344.0515
C2	CK 100NF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0515
C3	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0515
C4	CK 68NF+-5%63V5RM MKT WIMA MKS2/63/0,068UF/5%	CK 099.2923	344.0515
C5	CK 1UF+-10%50V5RM MKT WIMA MKS2/50/1UF/10%	CK 099.2998	344.0515
C6	CC 1NF+-10%63V K2000 DRALORIC EDPU4X5/63V1000/10%	CC 022.0784	344.0515
C7	CK 1UF+-10%50V5RM MKT WIMA MKS2/50/1UF/10%	CK 099.2998	344.0515
C8	CE 100UF-10+100%16V 11X13 SIEMENS B41316-A4107-Z	CE 022.7550	344.0515
C20	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0515
C21	CT 30 PF N750 LIEG.AB6L.0 STETTNER 10S-TRIK006-10/40N75	CT 025.6925	344.0515
C22	CC 100PF+-2%4X5N750 DRALORIC EDPU4X5/100/2%N750	CC 087.6906	344.0515
C23	CK 100NF+-5%63V5RM MKT WIMA MKS/2/63/0,1UF/5%	CK 099.2930	344.0515
C25	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0515
C26	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0515
C27	CE 100UF-10+100%16V 11X13 SIEMENS B41316-A4107-Z	CE 022.7550	344.0515
C28	CC 270PF+-2%6X9N750 DRALORIC EDPU6X9/270/2%N750	CC 087.6958	344.0515
C29	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.0515
C30	CC 22PF+-2%3X4N750 DRALORIC EDPU3X4/22/2%N750	CC 087.6829	344.0515
C31	CC 22PF+-2%3X4N750 DRALORIC EDPU3X4/22/2%N750	CC 087.6829	344.0515
C32	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.0515
C33	CK 1UF+-10%50V5RM MKT WIMA MKS2/50/1UF/10%	CK 099.2998	344.0515
C34	CE 47UF -10+100%16V 9X13 ROEDERST ELKO EK47/16	CE 022.7543	344.0515
C35	CE 47UF -10+100%16V 9X13 ROEDERST ELKO EK47/16	CE 022.7543	344.0515
D1	BL SN7402N -0+75 NOR-G TEXAS IC-SN7402N	BL 009.3231	344.0515
D2	BL SN7492AN TEILER D.12 TEXAS IC-SN749AN	BL 080.4266	344.0515
D3	BL SN74LS390N 2XDEC.COUNT TEXAS SN74LS390N	BL 300.6760	344.0515
D4	BL MC4044P PHASE LOCK.LP MOTOROLA IC-MC4044P	443.2980	344.0515
D5	BL SN74LS293N 4BIT-ZAEHL.	BL 291.4341	344.0515

ROHDE & SCHWARZ MÜNCHEN | ÄZ 06 | Datum 0281 | Schaltteilliste für SYNTHESIZER Z | Sachnummer 344.0515 SA | Blatt Nr. 2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
	TEXAS SN74LS293N		
D6	BL SN74LS390N 2XDEC.COUNT TEXAS SN74LS390N	BL 300.6760	344.0515
D7	BL SN74LS390N 2XDEC.COUNT TEXAS SN74LS390N	BL 300.6760	344.0515
D8	BL SN74LS390N 2XDEC.COUNT TEXAS SN74LS390N	BL 300.6760	344.0515
D9	BL SN74S151N 8:1-MULTIPL. TEXAS SN74S151N	BL 303.1446	344.0515
D10	BL SN74LS373N 8BIT-D-REG. TEXAS SN74LS373N	BL 336.7543	344.0515
D11	BL SN74LS151N MULTIPLEXER TEXAS IC-SN74LS151N	BL 266.7963	344.0515
N1	BO CA3130S CMOS-OP.AMP. RCA CA3130 S	BO 303.9282	344.0515
N2	BO CA3130S CMOS-OP.AMP. RCA CA3130 S	BO 303.9282	344.0515
R10	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.0515
R11	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.0515
R12	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.0515
R13	RF 0,25W 3,3 OHM +-5% DRALORIC LCA0207/+-5%3,3	RF 073.9995	344.0515
R14	RF 0,25W 4,7 OHM +-5% DRALORIC LCA0207/+-5%4,7	RF 074.0033	344.0515
R15	RF 0,25W 4,7 OHM +-5% DRALORIC LCA0207/+-5%4,7	RF 074.0033	344.0515
R16	RF 0,25W 3,3 OHM +-5% DRALORIC LCA0207/+-5%3,3	RF 073.9995	344.0515
R17	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.0515
R18	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.0515
R19	RF 0,25W3,9KOHM +-5% DRALORIC LCA0207/+-5%3,9K	RF 069.3921	344.0515
R20	RF 0,25W470KOHM +-5% DRALORIC LCA0207/+-5%470K	RF 069.4740	344.0515
R21	RF 0,25W 56KOHM +-5% DRALORIC LCA0207/+-5%56K	RF 069.5630	344.0515
R22	RL 0,25W 2,26KOHM+-1%TK50 DRALORIC SMA0207/2,26K-F-D	RL 083.0861	344.0515
R23	RF 0,25W560 OHM +-5% DRALORIC LCA0207/+-5%560	RF 069.5618	344.0515
R24	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0515
R25	RF 0,25W560 OHM +-5% DRALORIC LCA0207/+-5%560	RF 069.5618	344.0515
R26	RF 0,25W150 OHM +-5% DRALORIC LCA0207/+-5%150	RF 069.1512	344.0515
R27	RF 0,25W680 OHM +-5% DRALORIC LCA0207/+-5%680	RF 069.6814	344.0515
R28	RF 0,25W 47KOHM +-5% DRALORIC LCA0207/+-5%47K	RF 069.4734	344.0515

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN | ÄZ 06 | Datum 0281 | Schaltteilliste für SYNTHESIZER Z | Sachnummer 344.0515 SA | Blatt Nr. 3

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R29	RF 0,25W150 OHM +-5% DRALORIC LCA0207/+-5%150	RF 069.1512	344.0515
R30	RF 0,25W560 OHM +-5% DRALORIC LCA0207/+-5%560	RF 069.5618	344.0515
R31	RF 0,25W3,3KOHM +-5% DRALORIC LCA0207/+-5%3,3K	RF 069.3321	344.0515
R32	RF 0,25W4,7KOHM +-5% DRALORIC LCA0207/+-5%4,7K	RF 069.4728	344.0515
R33	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.0515
V1	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V2	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V3	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V4	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V5	AK BSX29 SI PNP 12V 200MI FAIRCHILD TRANSISTORBSX29	AK 010.3031	344.0515
V6	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V7	AK 2N2369A SI NPN 40V0,2A VALVO TRANSIST2N2369A	AK 010.4680	344.0515
V10	AE BZX55/C3V3 0,5W Z-DI ITT DIODEZPD3,3	AE 012.2390	344.0515
V11	AD 1N4448 SI 75V 150MIA VALVO DIODE1N4448	AD 012.0700	344.0515
X141	FP WINKELSTECKERLEIST.36P BERG 75168-113-36 4-POLIG	FP 243.3578	344.0515
X150	STECKEREINHEIT Z	344.0809	344.0515
			- ENDE -

PS 065.0025.0679

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1157
C2	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
C3	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	344.1286	344.1157
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
D3	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
BIS H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
L1	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
BIS L8	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
R1	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R3	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R4	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R5	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R6	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R7	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R8	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R10	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R11	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R12	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R13	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R14	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R15	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R16	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R17	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.0915
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1157

- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN | ÄZ 04 | Datum 0281 | Schaltteilliste für TTL-DATA DRIVER B Z | Sachnummer 344.0921 SA | Blatt Nr. 1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1157
C2	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
C3	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1157
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
D3	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
H1 BIS H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
L1 BIS L8	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
R1	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R3	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R4	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R5	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R6	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R7	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R8	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R10	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R11	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R12	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R13	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R14	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R15	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN | ÄZ 04 | Datum 0281 | Schaltteilliste für TTL-DATA DRIVER B Z | Sachnummer 344.0921 SA | Blatt Nr. 2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R16	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R17	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.0921
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1157

- ENDE -

PF 095 0026.0679

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für	Sachnummer	Blatt Nr.
	04	0281	TTL-DATA DRIVER C Z	344.0938 SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1157
C2	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
C3	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1157
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
D3	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
BIS H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
L1	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
BIS L8	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
R1	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R3	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R4	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R5	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R6	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R7	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R8	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R10	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R11	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R12	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R13	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R14	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R15	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für	Sachnummer	Blatt Nr.
	04	0281	TTL-DATA DRIVER C Z	344.0938 SA	2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R16	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R17	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.0938
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1157
			- ENDE -

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1157
C2	CC 22NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
C3	CC 22NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1157
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
D3	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
BIS H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1157
L1	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
BIS L8	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
R1	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R3	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R4	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R5	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R6	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R7	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R8	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R10	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R11	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R12	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R13	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R14	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R15	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R16	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R17	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.0944
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1157

- ENDE -

Die in Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer		Blatt Nr.
	07	0281	TTL-CLOCK DRIVER	Z	344.0950	SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1170
C2	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1170
C3	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.1170
C4	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.1170
C5	CC 56PF+-2%4X5N750 DRALORIC EDPU4X5/56/2%N750	CC 087.6870	344.1170
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1170
D2	BL SN54S00J 4/2INP.NAND TEXAS SN54S00J	BL 468.5899	344.1170
D3	BL HEF4049BP 6/INVERTER VALVO HEF4049BP	BL 347.3350	344.1170
D4	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1170
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H2	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H3	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H4	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H5	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H6	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H7	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
L1	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
L2	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
L3	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
R1	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R2	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R3	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R4	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R7	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.1170
R8	RF 0,25W390 OHM +-5% DRALORIC LCA0207/+-5%390	RF 069.3915	344.1170
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1170

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für		Sachnummer		Blatt Nr.
	07	0281	TTL-CLOCK DRIVER	Z	344.0950	SA	2

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R10	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.1170
R11	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R12	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R13	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.1170
R15	RF 0,25W120KOHM +-5% DRALORIC LCA0207/+-5%120K	RF 069.1241	344.1170
R16	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
R17	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
R18	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
W1	DG VERB.KABEL M.MIRKO-D-S EINDER R&S-ZCHNG.344.1028	344.1028	344.0950
X1	FP STIFTLEISTE 11 POL EINDER R&S-ZEICHNG.344.0996	344.0996	344.1170

- ENDE -

ROHDE & SCHWARZ
MÜNCHEN

Stromläufe
Bestückungspläne
Circuit diagrams
Components plans

R 29500 Bl. 4

A 1
Anzeigeeinheit
Display unit
(s. 344.0415 S)

(X 30) (X 31) (X 32)
1 16
(W 30) (W 31) (W 32)

A 2
Tastenfeld
Keyboard
(s. 344.0438 S)

(W 20) (W 21) (W 23)
1 16
(X 20) (X 21) (X 23)

zum Meßobjekt / To test item
32 Kanäle / Channels
16 Kanäle / Channels
D0 ..... D7

A 14
TTL-Clock driver
(s. 344.0950 S)

A 13 in VAR 03
A 11 in VAR 02

A 12 in VAR 03
A 10 in VAR 02

A 11 in VAR 03

A 10 in VAR 03

A 10 : TTL - Data Driver A (s 344.0915 S)
A 11 : TTL - Data Driver B (s 344.0921 S)
A 12 : TTL - Data Driver C (s 344.0938 S)
A 13 : TTL - Data Driver D (s 344.0944 S)

CLOCK - CONTROL
DATA OUT

1 25
(X 205) (X 204) (X 203) (X 202) (X 201)

A 6
Rückwanne
Rear panel
(s 344.0209 S)

(A4)
Anschlußfeld
Connector panel
(s. 344.0473 S)
(X 200)

(X 100)

A 3
Grundplatte
Main board
(s. 344 0450 S)

Mikrocomputer / Microcomputer
Ausgabeeinheit / Output unit
Ablaufsteuerung / Sequence control
Netzteil / Power supply
(IEC - BUS - Option)

D80....D84 Option IEC - BUS
IGA - B1

(X 150) (X 95) (X 96) (X 13) (X 14) (X 310)
1 16

(X 150)

(X 195) (X 196)
vom T1
from
A6
Rückwanne
Rear panel
(s. 344.0209 S)
(G 2)
(G 1)
(X142)
(X141)

(X 13) (X 14)
(X 11) (X 12)
Option
IGA - B1
IEC - BUS
(s. 344.2818.02 S)
1 24
ADDRESS
IEC625 Bus

1 15
(X 310)
Band - Interface
Tape - Interface
1 14
(IP)
Laufwerk / Drive
Option IGA - B2
Bandspeicher
Tape storage unit
(s. 344.2918.02 S)

Gerätevariante Instrument model	Sachnummer für A 3 Ident. No. for A 3	Sachnummer für A 4 Ident. No. for A 4	Anzahl der Datentreiber Number of data drivers	Ausführung Version
344.0015.02	344.0450.02	344.0473.02	2	IGA 16 (16 Kanäle 16 channels)
344.0015.03	344.0450.03	344.0473.03	4	IGA 32 (32 Kanäle 32 channels)

0 1 2 3
ZENTIMETER

ROHDE & SCHWARZ MÜNCHEN

Name Datum Änd.-Mitteilg. Nr. Bl. Maßst. Bg
1 81

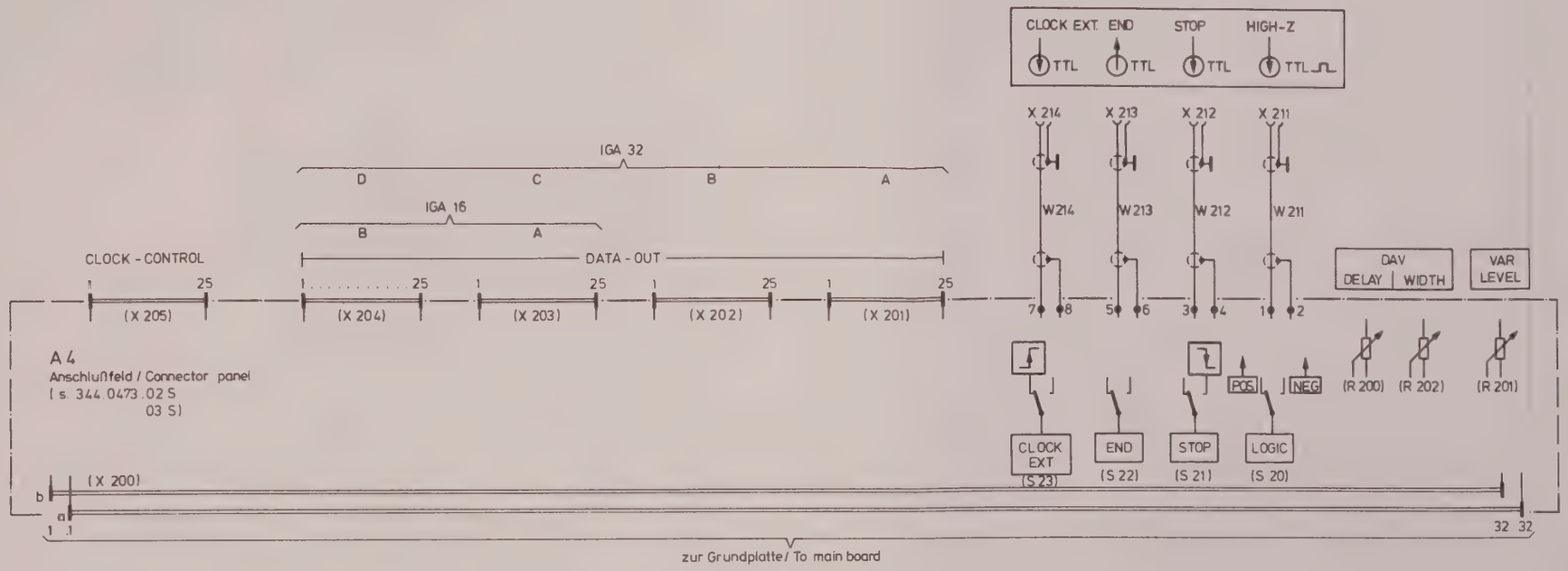
	Datum	Name
TGMC		
gezeichnet	16.12.80	Gu
bearbeitet	16.12.80	Bg
geprüft		
freigegeben		

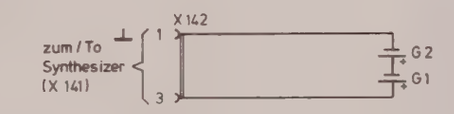
Schaltbild-Nr. 344.0015.01 S

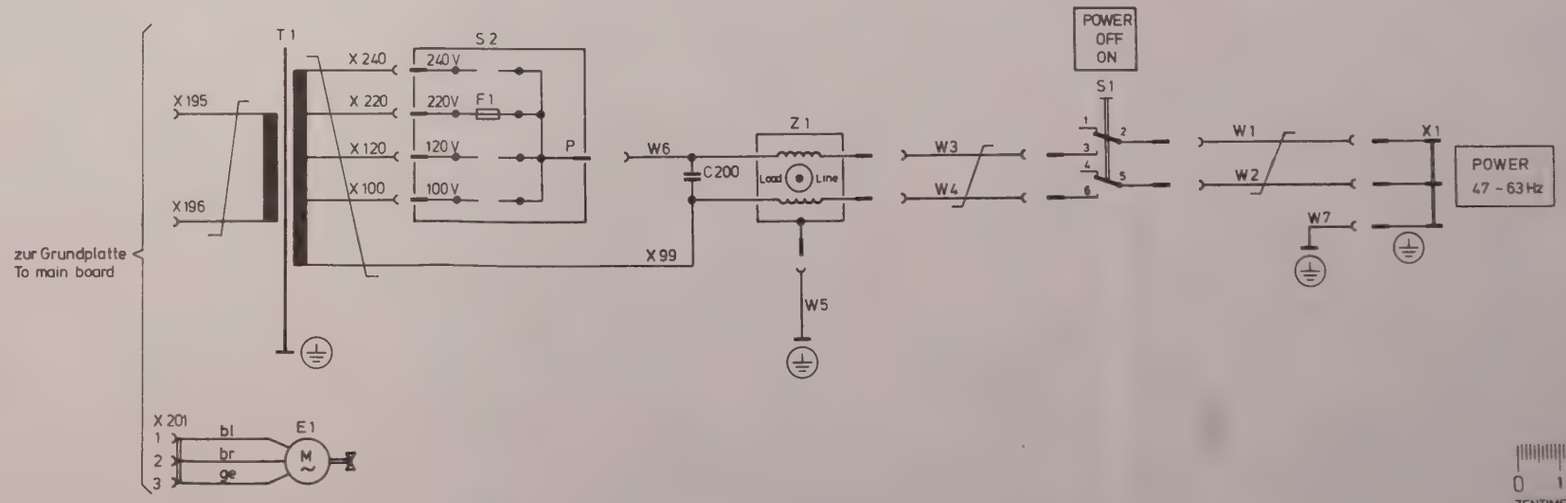
Stromlauf zu
Logic - Generator IGA

Z

Zeichn. Nr. 344.0015.01 S
344.0015 V







0 1 2 3
ZENTIMETER

ROHDE & SCHWARZ MÜNCHEN

Dieses Zeichnung ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Änderung	Datum	Name
gezeichnet	17 12 80	GU
bearbeitet	17 12 80	BG
geprüft		
freigegeben		

344.0209 S

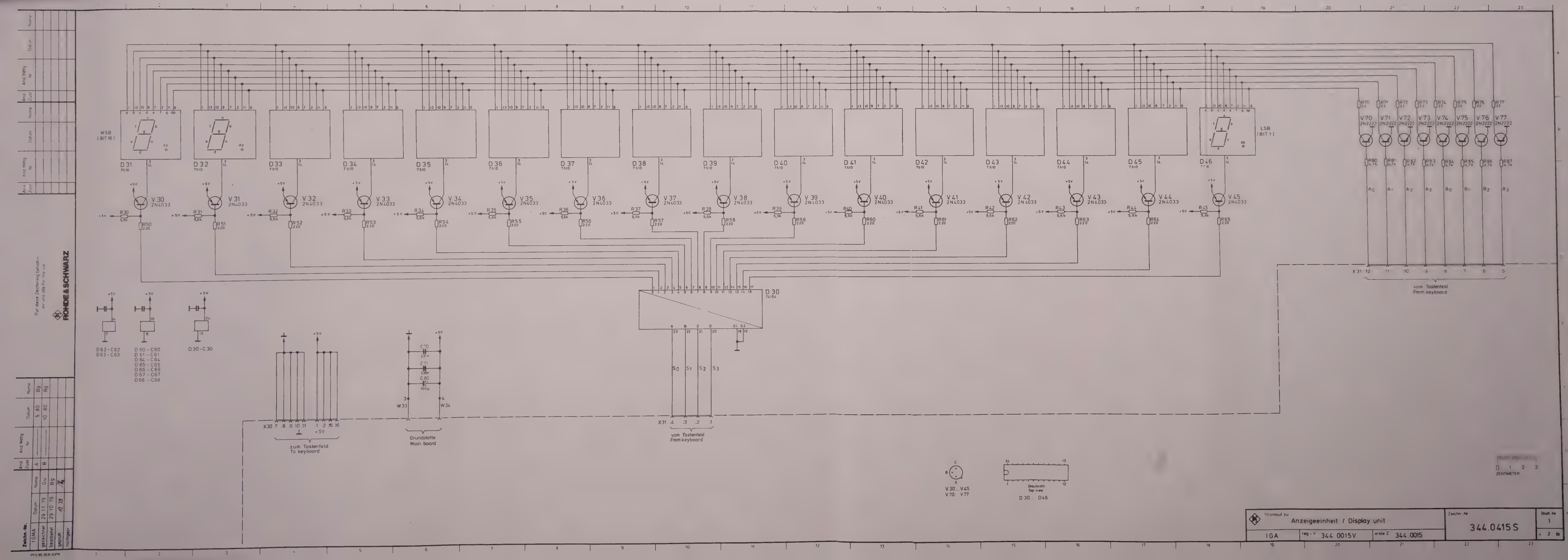
Stromlauf zu

Rückwanne / Rear panel

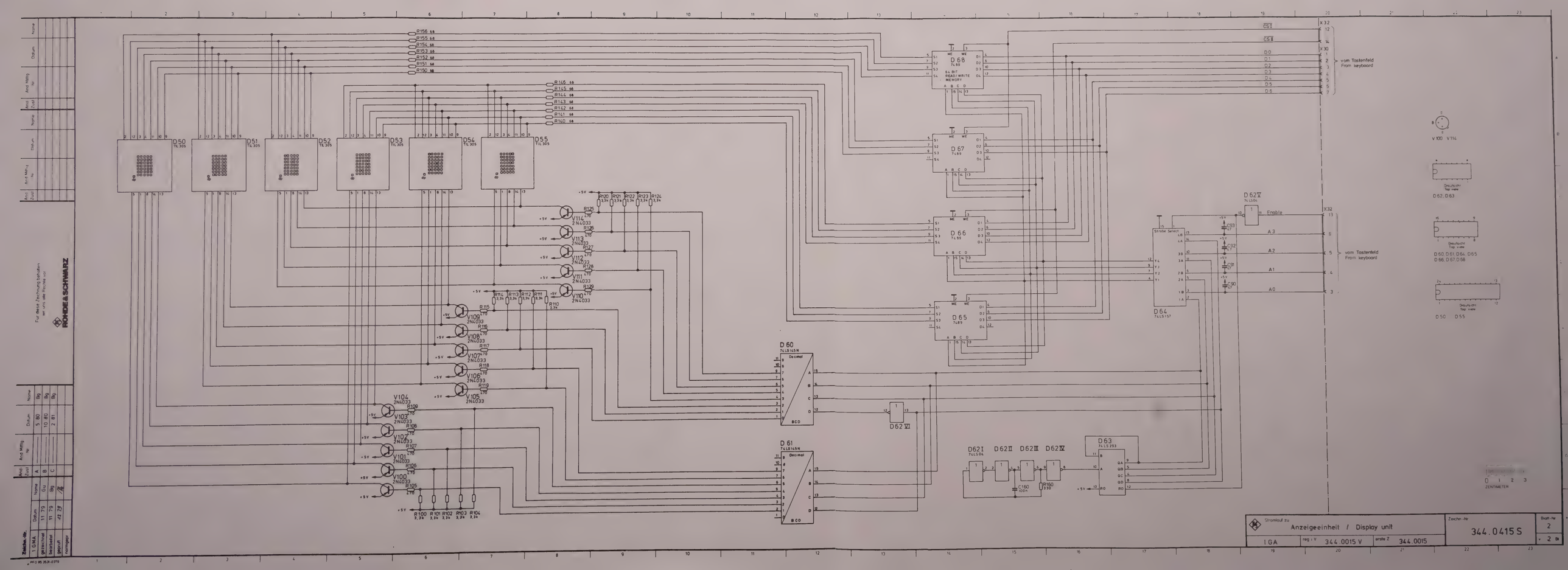
Z

Zeichn. Nr. 344.0209 S

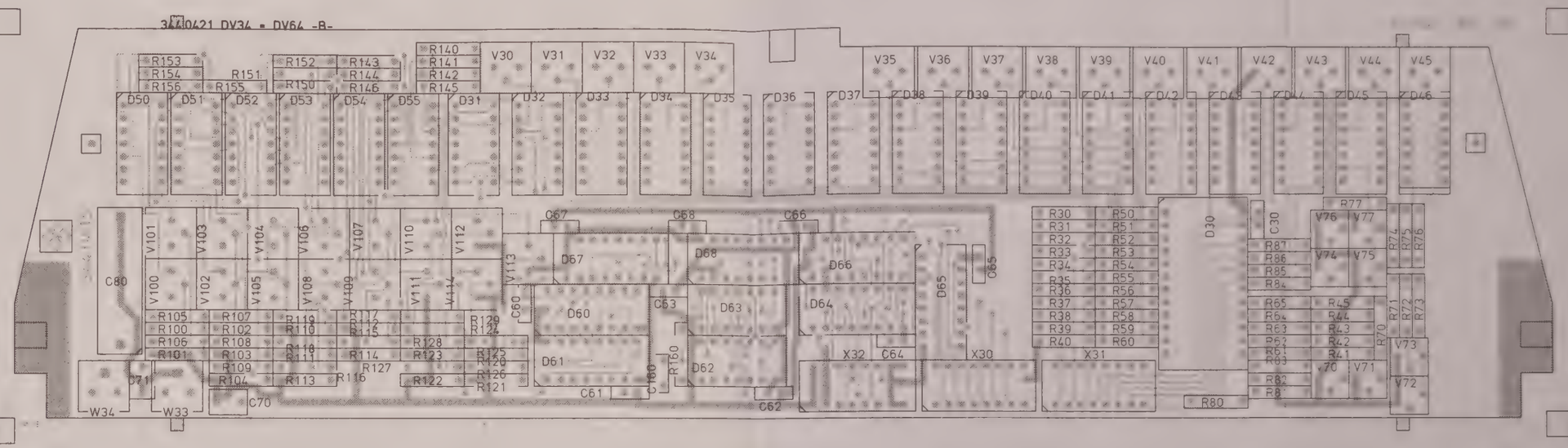
344.0015 V | 344.0015



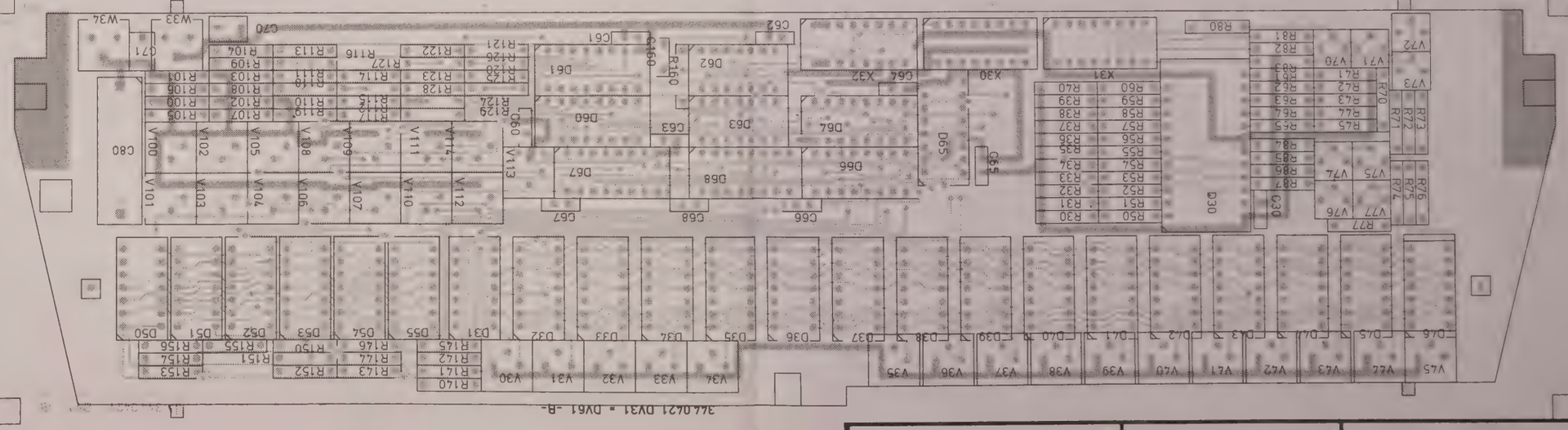
MSB (BIT 16)
LSB (BIT 1)
D 30
74154
S0
S1
S2
S3
X31
X32
vom Tastenfeld
From keyboard
zum Tastenfeld
To keyboard
Grundplatte
Main board
W33
W34
D62 - C62
D63 - C63
D30 - C30
V 30 ... V45
V70 ... V77
D 30 ... D46
ZENTIMETER
ROHDE&SCHWARZ
Anzeigeeinheit / Display unit
IGA
344 0015V
344.0015
344.0415 S


D50 TIL 305
D51 TIL 305
D52 TIL 309
D53 TIL 305
D54 TIL 305
D55 TIL 305
D 68 74 S 89
D 67 74 S 89
D 66 74 S 89
D 65 74 S 89
64 BIT READ/WRITE MEMORY
D 60 74LS 145 N
D 61 74LS 145 N
Decimal
BCD
D 62 I 74LS 04
D 62 II
D 62 III
D 62 IV
D 62 V
D 62 VI
D 63 74LS 293
D 64 74LS 157
Strobe Select
D 62 V 74LS 04
Enable
A3
A2
A1
A0
vom Tastenfeld
From keyboard
Stromlauf zu
Anzeigeeinheit / Display unit
1 GA
reg i V
344.0015 V
erste Z
344.0015
Zeichn.-Nr
344.0415 S
Blatt-Nr
2
von 2 Bl
Zeichn.-Nr.
1 GMA
Datum
Name
Bearbeitet
gepruft
Normiert
Urs
11.79
11.79
Bg
Bg
Bg
5.80
10.80
2.81
A
B
C
Änd.-Index
Änd.-Mitteilung Nr.
Datum
Name
RÖHDE & SCHWARZ
Für diese Zeichnung behalten wir uns alle Rechte vor
D 62, D 63
D 60, D 61, D 64, D 65
D 66, D 67, D 68
D 50 ... D 55
ZENTIMETER

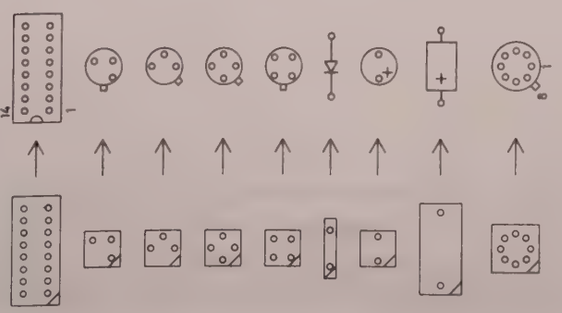
Ansicht und Leitungsführung Bauteilseite
View of tracks on component side



Ansicht und Leitungsführung Lötseite
View of tracks on solder side



Symbolschlüssel



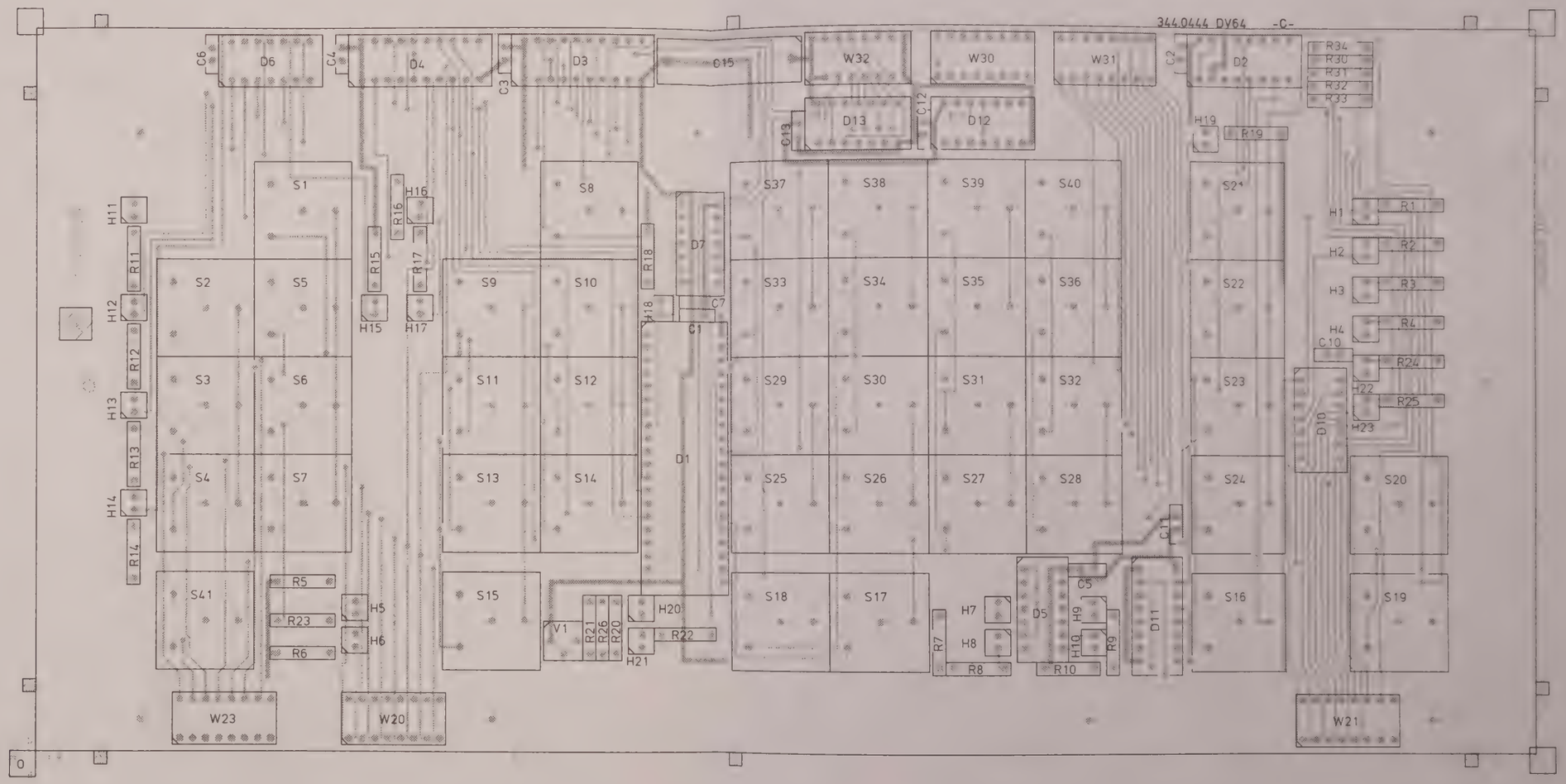
0 1 2 3
ZENTIMETER

Versorg.-Nr					VG-Sachnr	
B	—	11.80	Bg	Maße ohne Toleranzangabe	Maßstab 1 : 1	
					Halbzeug, Werkstoff	
				1GM / Bearb / Gepr / Norm	Tag: 11.80 / 11.80	Name: Bg /
				ROHDE & SCHWARZ MÜNCHEN	Benennung: Anzeigeeinheit / DISPLAY UNIT	Z
				zu Gerat IGA	Zeichn-Nr 344.0415	Blatt-Nr 2
Änd Zust	Änderungs-Mitteilung	Tag	Name		reg . v 344.0015 V	erste Z 344.0015

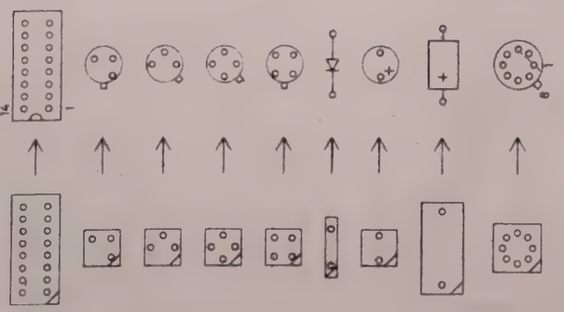
Für diese Zeichnung behalten wir uns alle Rechte vor.

095 2493-2 CDD

Ansicht und Leitungsführung Bauteilseite
View of tracks on component side

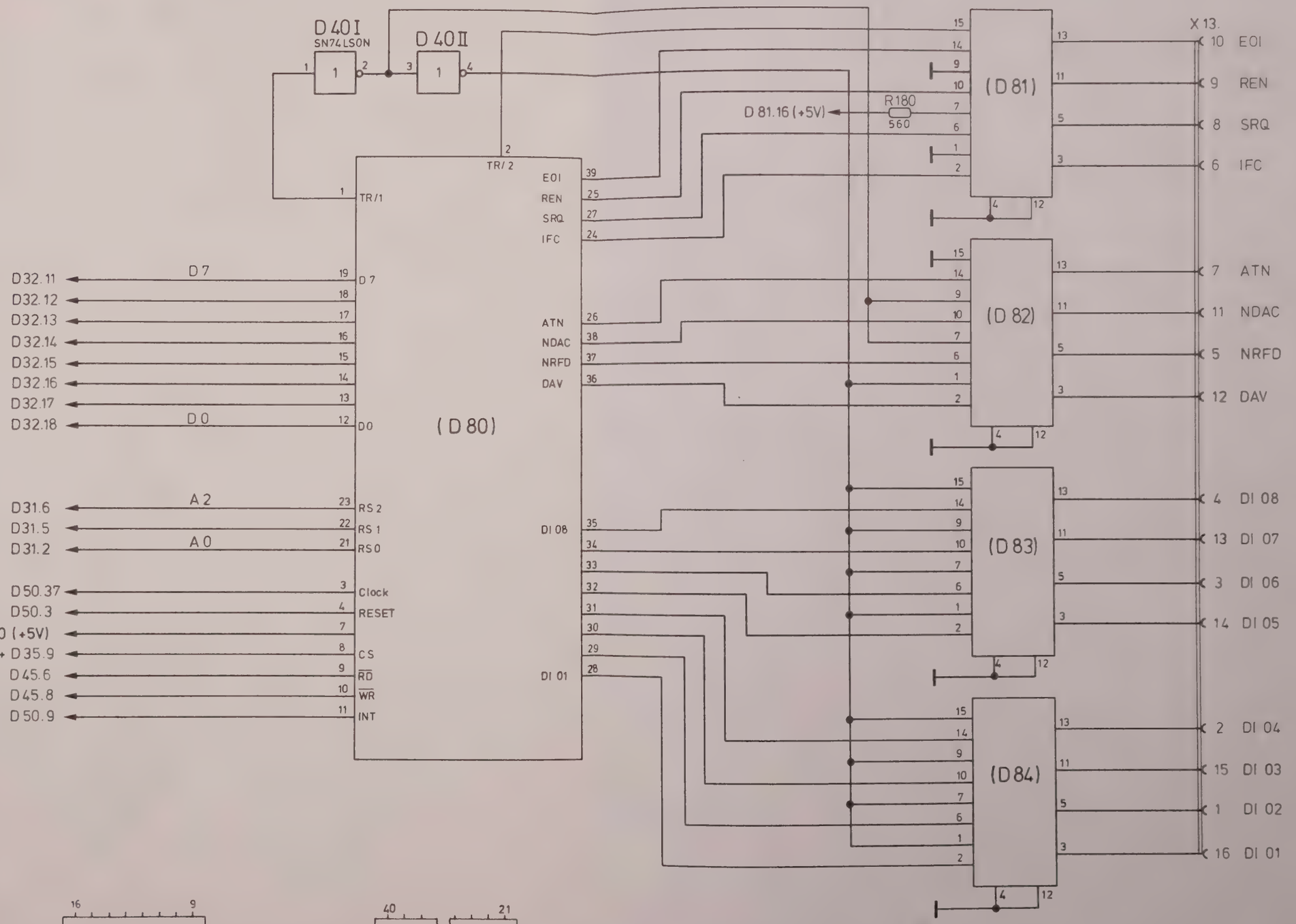


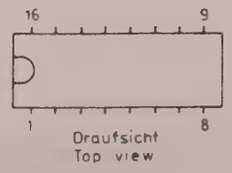
Symbolschlüssel



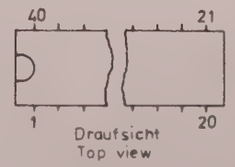
Versorg.-Nr						VG-Sachnr	
A	—	10.80	BG	Maße ohne Toleranzangabe		Maßstab 1 : 1	
						Halbzeug, Werkstoff	
				1 GM	Tag / Name	Benennung	
				Bearb	10.80 BG	Tastenfeld Keyboard	Z
				Gepr	11.80		
				Norm			
				ROHDE & SCHWARZ MÜNCHEN		Zeichn.-Nr 344.0438	Blatt-Nr 2
				zu Gerat IGA		reg i V	erste Z
And. Zust.	Änderungs-Mitteilung	Tag	Name				v Bl

Für diese Zeichnung behalten wir uns alle Rechte vor.





D 81..... D84



D 80

D 80.....D 84 : Die Bauelemente gehören zur Option IGA-B1 IEC-BUS 344.2818.02
The componets are part of option

Diese Zeichnung ist unser Eigentum Vervielfältigung, unbefugte Verwertung Mitteilung an andere ist strafbar und schadenersatzpflichtig

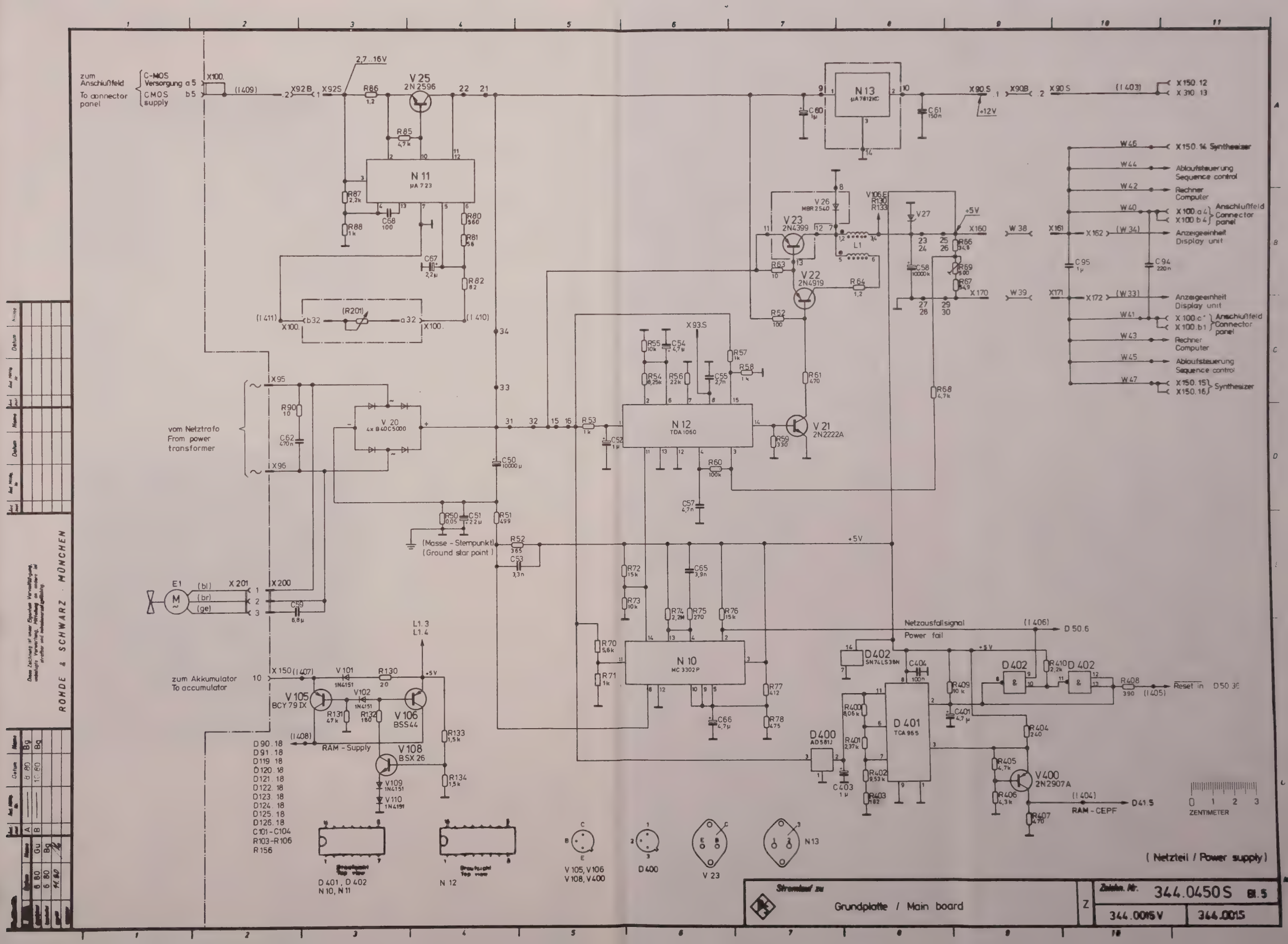
ROHDE & SCHWARZ · MÜNCHEN

	Name	Datum	And Mitg Nr	And zust
gezeichnet	Gu	21.11.80		B
bearbeitet	Bg	10.11.80		
geprüft		2.81		
normgep				

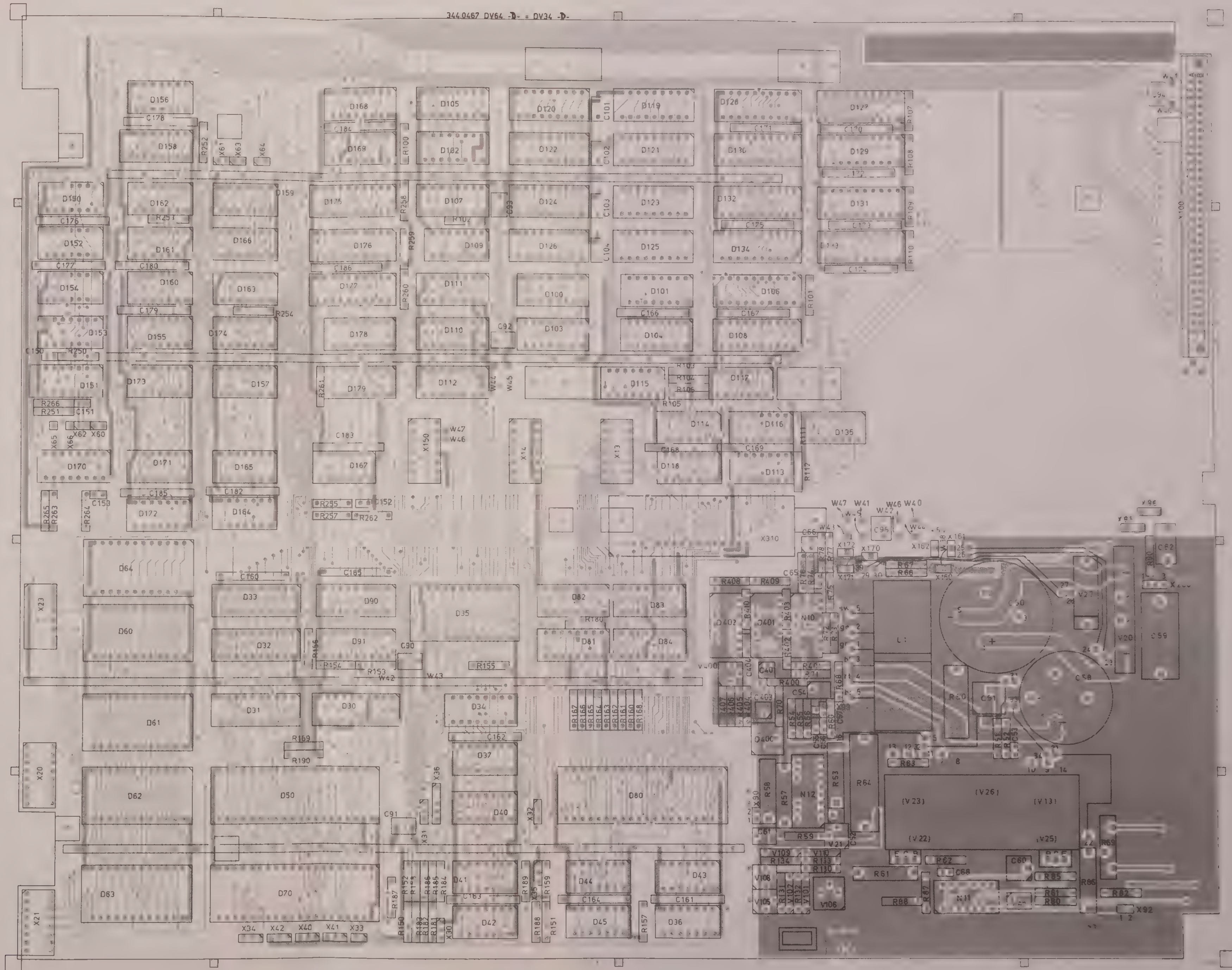
Stromlauf zu
IGA Grundplatte / Main board-

Z

Zeichn Nr 344.0450 S Bl 2
reg iV 344.0015V
erste Z 344.0015



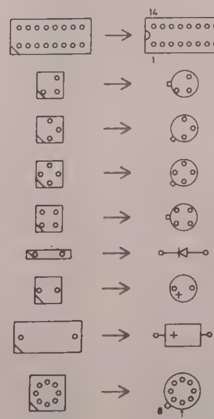
zum Anschlußfeld
To connector panel
C-MOS Versorgung a 5
CMOS supply b 5
X100.
(I 409)
X92B
X92S
2,7...16V
R86 1,2
V 25 2N2596
R85 4,7k
N 11 µA 723
R87 2,2k
R88 1k
C68 100
R80 560
R81 56
C67 2,2µ
R82 82
(I 411)
X100.
b32
(R201)
a32
X100.
(I 410)
N 13 µA 7812KC
C60 1µ
C61 150n
X90.S
+12V
X90B
X90 S
(I 403)
X150.12
X310.13
W46
X150.14 Synthesizer
W44
Ablaufsteuerung Sequence control
W42
Rechner Computer
W40
X100.a4
X100.b4
Anschlußfeld Connector panel
Anzeigeeinheit Display unit
V 26 MBR2540
V 23 2N4399
V 22 2N4919
V106.E R130 R133
L1
V27
+5V
X160
W 38
X161
X162
(W 34)
C95 1µ
C94 220n
R63 10
R64 1,2
R52 100
C58 10000k
R66 34,8
R69 500
R67 54,9
X170
W 39
X171
X172
(W 33)
Anzeigeeinheit Display unit
W41
X100.c1
X100.b1
Anschlußfeld Connector panel
W43
Rechner Computer
W45
Ablaufsteuerung Sequence control
W47
X150.15
X150.16
Synthesizer
X93.S
R55 10k
C54 4,7µ
R57 1k
R58 1k
R54 8,25k
R56 22k
C55 2,7n
R61 470
R68 4,7k
X95
R90 10
C62 470n
X96
vom Netztrafo
From power transformer
V 20 4x B40C5000
R53 1k
C52 1µ
N 12 TDA1060
V 21 2N2222A
R59 330
R60 100k
C57 4,7n
C50 10000µ
R50 0,05
C51 2,2µ
R51 499
(Masse - Stempunkt)
(Ground star point)
R52 365
C53 3,3n
+5V
E1
(bl)
(br)
(ge)
X 201
X200
C59 6,8µ
R72 15k
R73 10k
C65 3,9n
R74 2,2M
R75 270
R76 15k
R70 5,6k
R71 1k
N 10 MC 3302P
R77 412
R78 475
C66 4,7µ
Netzausfallsignal
Power fail
(I 406)
D 50.6
D402 SN74LS38N
C404 100n
D 402
R410 2,2k
R408 390
(I 405)
Reset in
D50.36
R409 10k
C401 4,7µ
D 401 TCA 965
R400 8,06k
R401 2,37k
R402 9,53k
R403 182
D400 AD581J
C403 1µ
R404 240
R405 4,7k
R406 4,3k
R407 470
V400 2N2907A
(I 404)
RAM - CEPF
D41.5
ZENTIMETER
L1.3
L1.4
zum Akkumulator
To accumulator
X150
(I 407)
V 101 1N4151
R130 20
V 105 BCY 79 IX
V102 1N4151
R131 47k
R132 180
V 106 BSS44
(I 408)
RAM - Supply
V 108 BSX 26
R133 1,5k
R134 1,5k
V109 1N4151
V110 1N4151
D 90.18
D 91.18
D 119.18
D 120.18
D 121.18
D 122.18
D 123.18
D 124.18
D 125.18
D 126.18
C101-C104
R103-R106
R156
Grundsicht Top view
D 401, D 402
N 10, N 11
N 12
V 105, V106
V 108, V400
D400
V 23
N13
(Netzteil / Power supply)
Stromlauf zu
Grundplatte / Main board
Z
Zeichn. Nr. 344.0450S Bl.5
344.0015V
344.0015
ROHDE & SCHWARZ · MÜNCHEN



0 1 2 3
ZENTIMETER

Fur diese Zeichnung behalten wir uns alle Rechte vor

Symbolschlussel



Ansicht und Leitungsführung Bauteilseite
View of tracks on component side

Versorg.-Nr					VG-Sachnr	
D	——	11.80	Bg	Maße ohne Toleranzangabe	Maßstab 1 : 1	
					Halbzeug Werkstoff	
				IGM / Tag / Name	Benennung	
				Bearb 11.80 Bg	Grundplatte Main board	Z
				Gepr 11.80		
				Norm		
				ROHDE & SCHWARZ MÜNCHEN	Zeichn.-Nr 344.0450	Blatt-Nr 2
And Zust	Anderungs-Mitteilung	Tag	Name	zu Gerat IGA	reg. V 344.0015 V	erste Z 344.0015

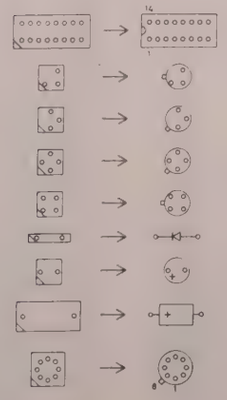
095 2487-2 CDD

Erich Feucht Munchen 02 6251

Für diese Zeichnung behalten wir uns alle Rechte vor

344 0467 DV 31 -D-

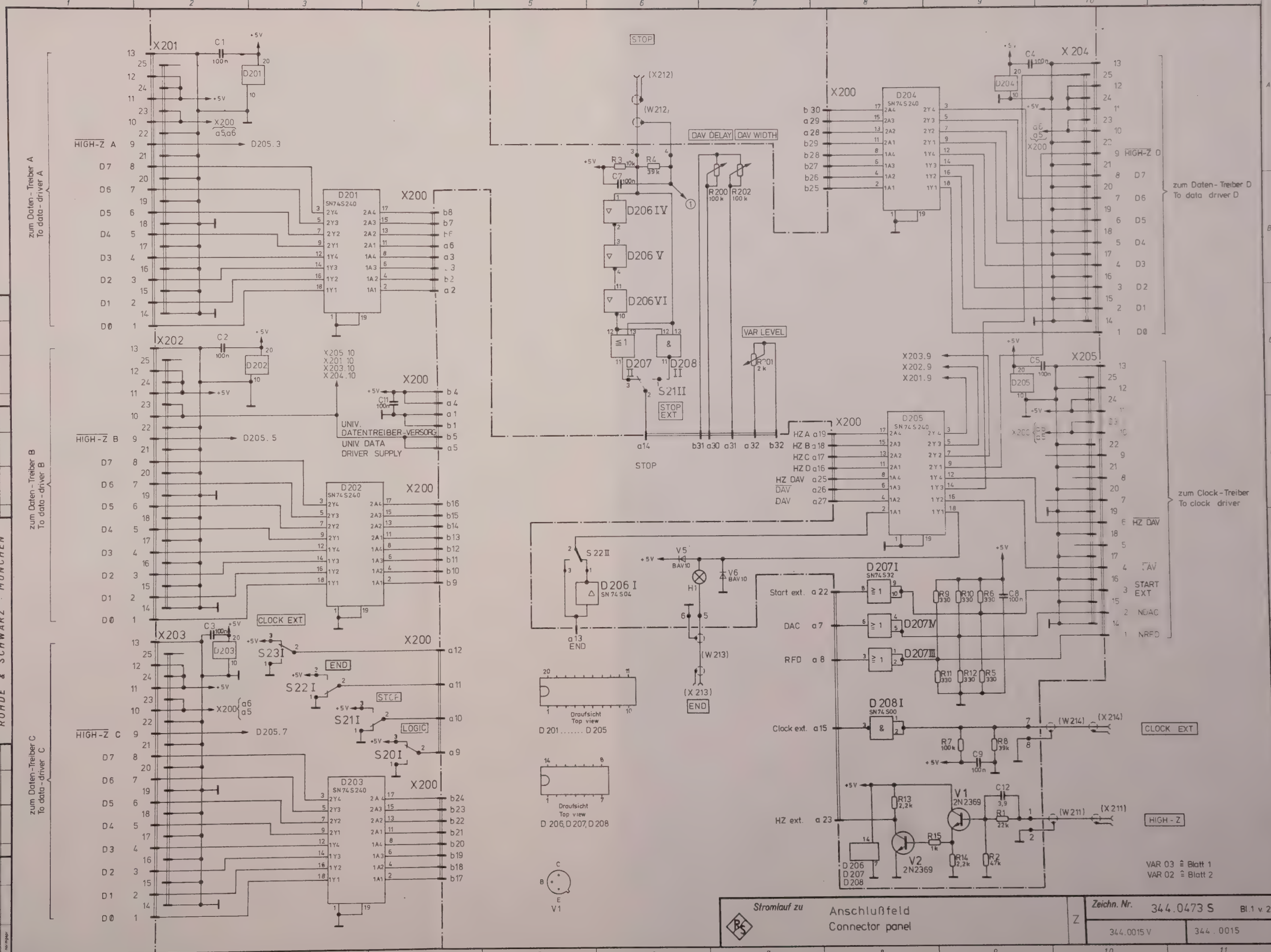
Symbolschlüssel



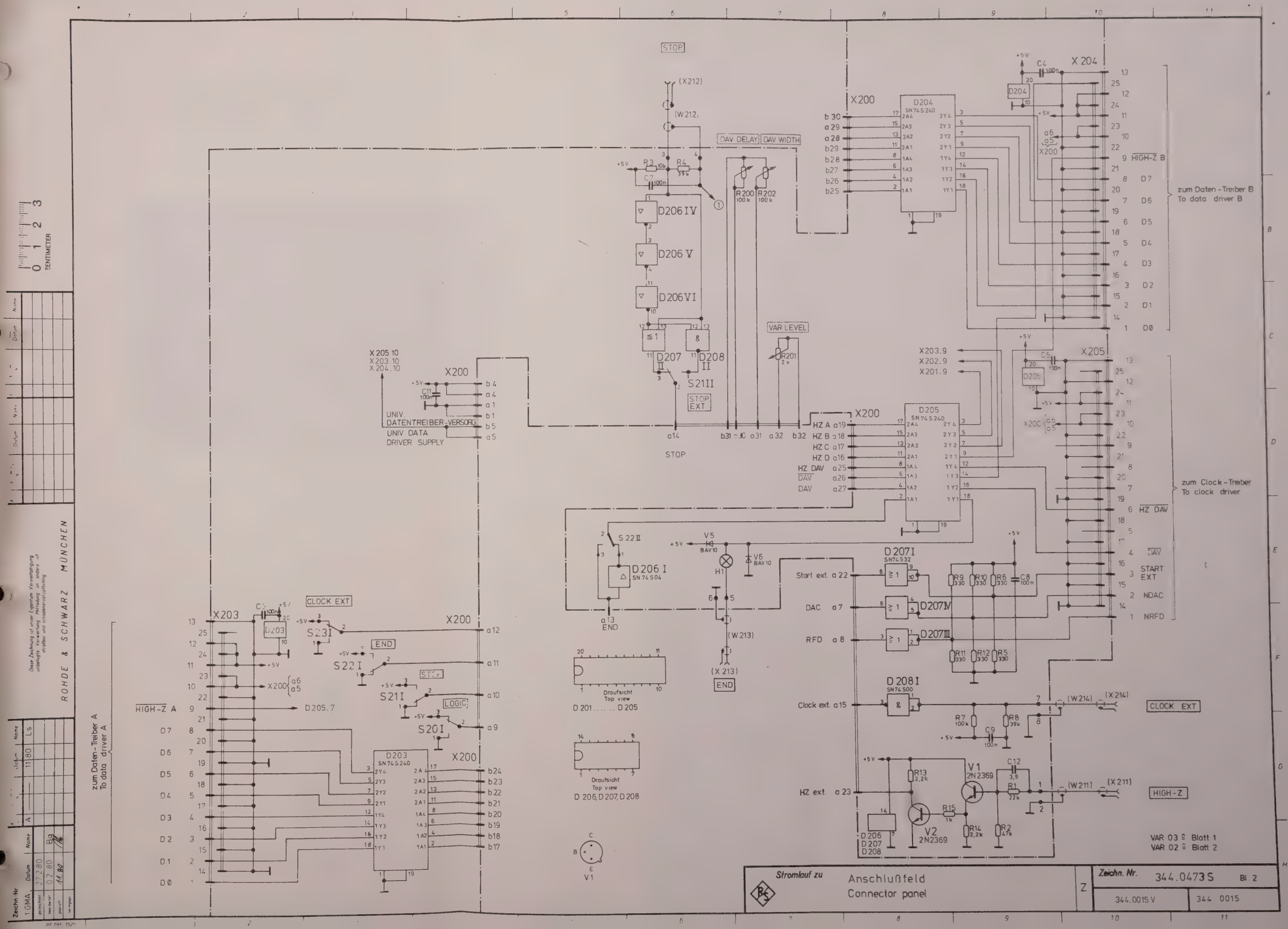
Ansicht und Leitungsführung Lötseite
View of tracks on solder side

0 1 2 3
ZENTIMETER

Versorg.-Nr				VG-Sachnr.	
D		11.80	Bg	Maße ohne Toleranzangabe	Maßstab 1 : 1
					Halbzeug Werkstoff
				IGM / Tag / Name	Benennung
				Bearb 11.80 Bg	Grundplatte Main board Z
				Gepr 11.80	
				Norm	
And Zust	Änderungs-Mitteilung	Tag	Name	ROHDE & SCHWARZ MÜNCHEN	Zeichn.-Nr 344.0450 Blatt-Nr 3
				zu Gerät IGA	reg V 344 0015 V erste Z 344 0015

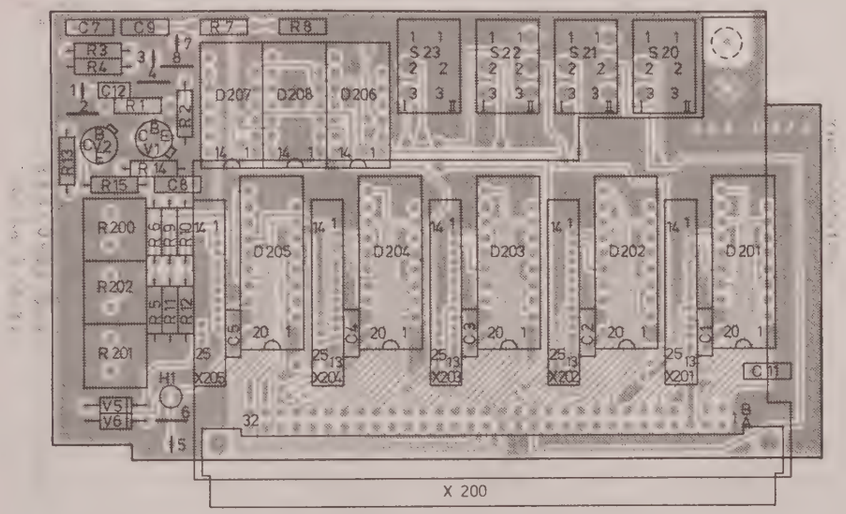


X201
X202
X203
X204
X205
X200
D201
D202
D203
D204
D205
D206 I
D206 IV
D206 V
D206 VI
D207 II
D208 II
D207 I
D207 IV
D207 III
D208 I
SN74S240
SN74S04
SN74S32
SN74S00
HIGH-Z A
HIGH-Z B
HIGH-Z C
HIGH-Z D
zum Daten-Treiber A
To data-driver A
zum Daten-Treiber B
To data-driver B
zum Daten-Treiber C
To data-driver C
zum Daten-Treiber D
To data driver D
zum Clock-Treiber
To clock driver
STOP
DAV DELAY
DAV WIDTH
VAR LEVEL
STOP EXT
UNIV. DATENTREIBER-VERSORG
UNIV. DATA DRIVER SUPPLY
CLOCK EXT
END
STOP
LOGIC
HZ DAV
START EXT
NDAC
NRFD
Start ext.
DAC
RFD
Clock ext.
HZ ext.
Draufsicht
Top view
D 201 ..... D 205
D 206, D 207, D 208
V1
V2
2N2369
VAR 03 ≙ Blatt 1
VAR 02 ≙ Blatt 2
Stromlauf zu
Anschlußfeld
Connector panel
Zeichn. Nr.
344.0473 S
Bl. 1 v. 2
344.0015 V
344.0015
ROHDE & SCHWARZ · MÜNCHEN
ZENTIMETER

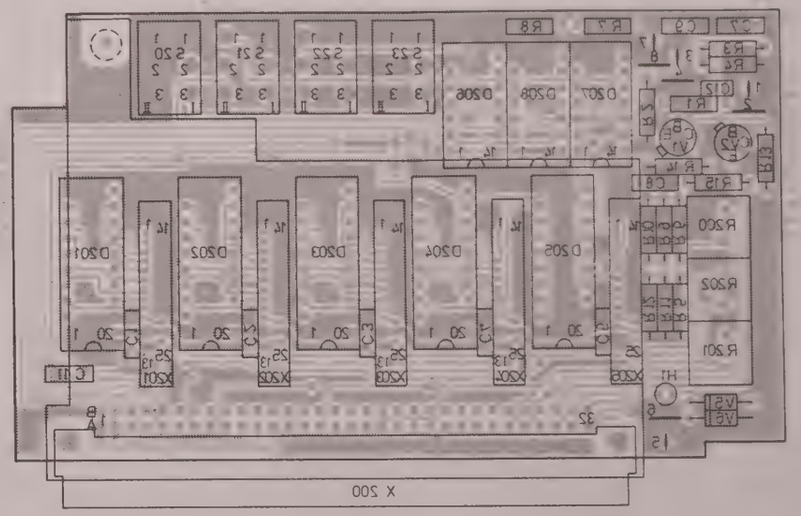


STOP
(X212)
(W212)
DAV DELAY
DAV WIDTH
R200 100k
R202 100k
D206 IV
D206 V
D206 VI
D207 II
D208 II
S21II
STOP EXT
VAR LEVEL
R201
X200
D204 SN74S240
X 204
HIGH-Z B
D7
D6
D5
D4
D3
D2
D1
D0
zum Daten-Treiber B
To data driver B
X205
X203.9
X202.9
X201.9
D205 SN74S240
HZ A
HZ B
HZ C
HZ D
HZ DAV
DAV
zum Clock-Treiber
To clock driver
HZ DAV
DAV
START EXT
NDAC
NRFD
X205.10
X203.10
X204.10
UNIV. DATENTREIBER-VERSORG
UNIV DATA DRIVER SUPPLY
STOP
S22II
D206 I SN74S04
V5 BAV10
V6 BAV10
H1
(W213)
(X213)
END
D207I SN74S32
Start ext.
DAC
RFD
D207IV
D207III
D208I SN74S00
Clock ext.
(W214)
(X214)
CLOCK EXT
HZ ext.
(W211)
(X211)
HIGH-Z
V1 2N2369
V2 2N2369
D206 D207 D208
Draufsicht Top view
D 201 ..... D 205
D 206, D 207, D 208
V1
X203
CLOCK EXT
S23I
END
S22I
STOP
S21I
LOGIC
S20I
D203 SN74S240
HIGH-Z A
D205.7
zum Daten-Treiber A
To data driver A
VAR 03 ≙ Blatt 1
VAR 02 ≙ Blatt 2
Stromlauf zu
Anschlußfeld
Connector panel
Z
Zeichn. Nr. 344.0473 S
Bl. 2
344.0015 V
344 0015
ROHDE & SCHWARZ MÜNCHEN
ZENTIMETER

Ansicht und Leitungsführung Bauteilseite
View of tracks on component side



Ansicht und Leitungsführung Lötseite
View of tracks on solder side



0 1 2 3
ZENTIMETER

Versorg.-Nr					V.G. Sachnr	
A	—	11.80	LS	Maße ohne Toleranzangabe	Maßstab 1 : 1	
					Halbzeug Werkstatt	
				1GMO / Bearb	Tag 11.80	Name LS
				Gepr	2.81	
				Norm		
Änd. Zust.	Änderungs-Mitteilung	Tag	Name	ROHDE & SCHWARZ MÜNCHEN	Benennung: Anschlußfeld	Z
				zu Gerat IGA	Zeichn.-Nr 344.0473	Blatt-Nr 2
					reg. V 344.0015V	erste Z 344.0209

Für diese Zeichnung behalten wir uns alle Rechte vor

X 150.4 6 MHz zur CPU
To CPU

X150 5

X 150 6

X 150 7 zum Synthesizer Taktausgang
To synthesizer clock output

zum Akkumulator
To accumulator

D0
D1
D2
D3
D4

$\overline{CS}$
$\overline{WR}$

+5 V
+12 V

D1, D2, D4, D5

D3, D6, D7, D8, D9, D11

D 10

N1, N2

ZENTIMETER

ROHDE & SCHWARZ MÜNCHEN

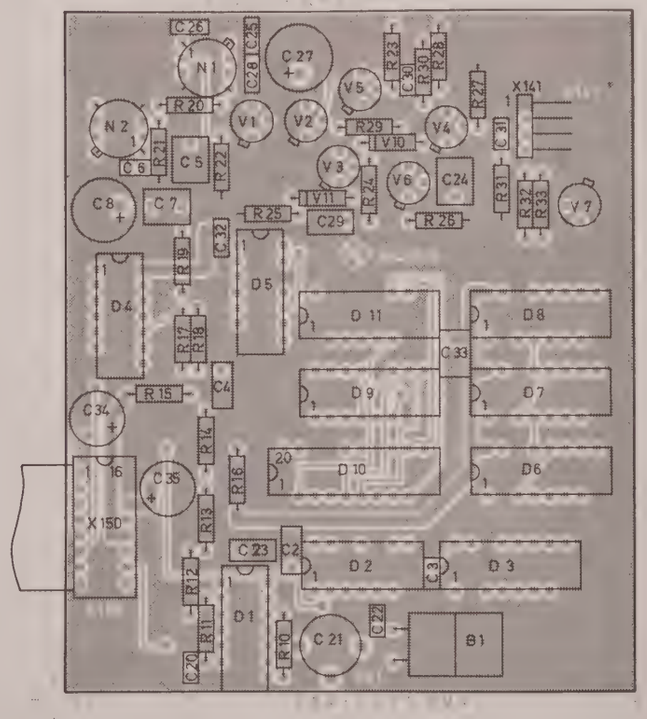
Stromlauf zu
Synthesizer

Zeichn. Nr. 344.0515S

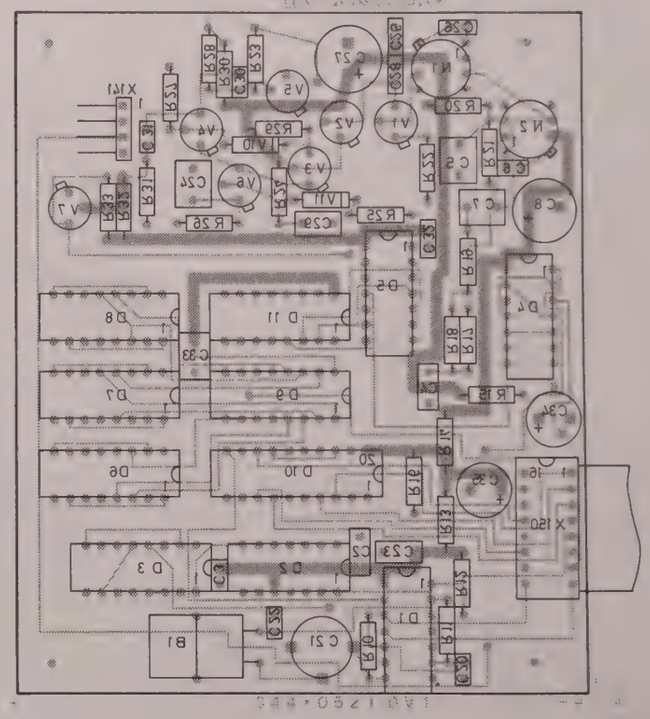
344.0015V | 344.0015

Für diese Zeichnung behalten wir uns alle Rechte vor.

Ansicht und Leitungsführung Bauteilseite
View of tracks on component side

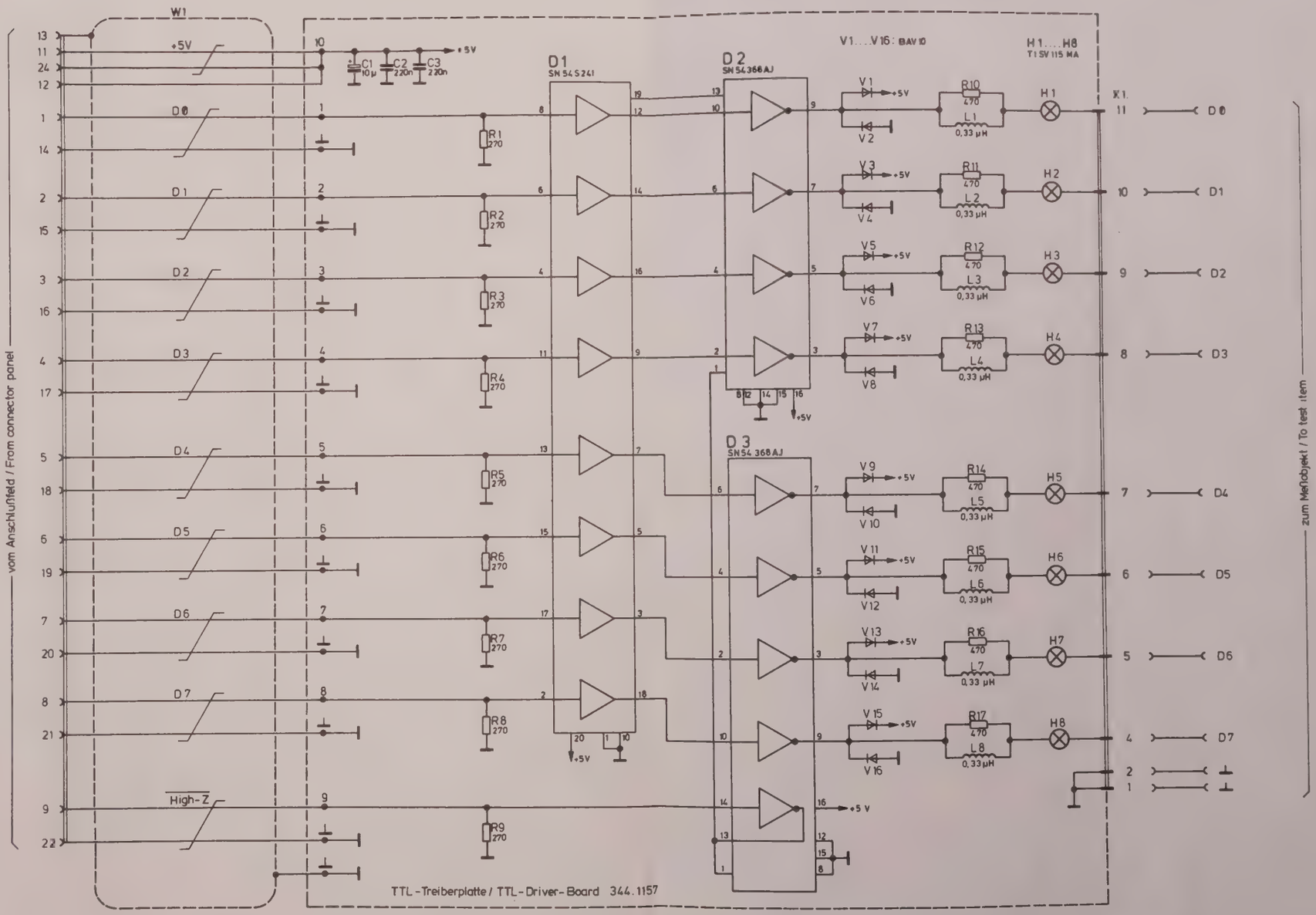


Ansicht und Leitungsführung Lötseite
View of tracks on solder side



0 1 2 3
ZENTIMETER

Versorg.-Nr					VG-Sachnr	
B		21.10.80	WK	Maße ohne Toleranzangabe	Maßstab 1 : 1	
					Halbzeug, Werkstoff	
				1GMC / Bearb / Gepr / Norm	Tag: 21.10.80 / 11.80 — Name: WK / Kg	Benennung: Synthesizer — Z
				ROHDE & SCHWARZ MÜNCHEN	Zeichn-Nr: 344.0515	Blatt-Nr: 2
And. Zust.	Änderungs-Mitteilung	Tag	Name	zu Gerat: IGA	reg. i V: 344.0015V	erste Z: 344.0015



Stromlauf zu	TTL - Datentreiber A TTL - Data-Driver A	Z	Zeichn. Nr. 344.0915 S
			344.0015 V / 344.0021

ROHDE & SCHWARZ MÜNCHEN

Diese Zeichnung ist unser Eigentum Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Änd. Mittg. Nr.	Datum	Name

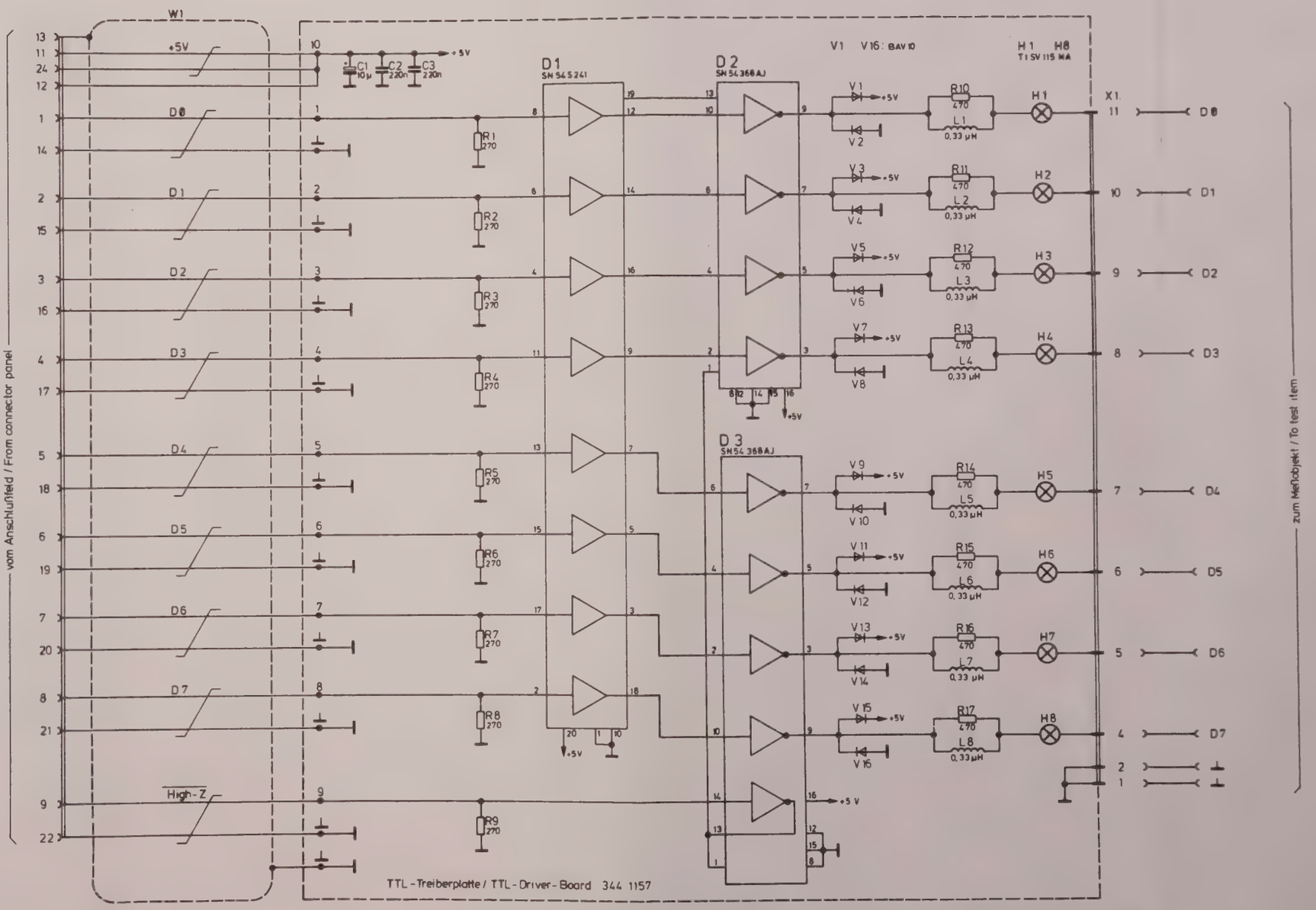
Änd. Mittg. Nr.	Datum	Name

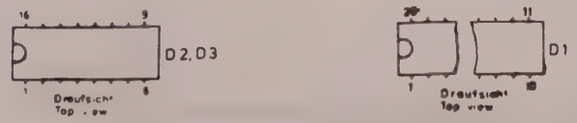
Änd. Mittg. Nr.	Datum	Name

Änd. Mittg. Nr.	Datum	Name

	Datum	Name
	18.12.80	Gu
	18.12.80	Li

344.0915 S





ROHDE & SCHWARZ MÜNCHEN

Diese Zeichnung ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

	Name	Datum
Gezeichnet	Gü	19 12 80
Geprüft	Li	18 12 80
Norm		

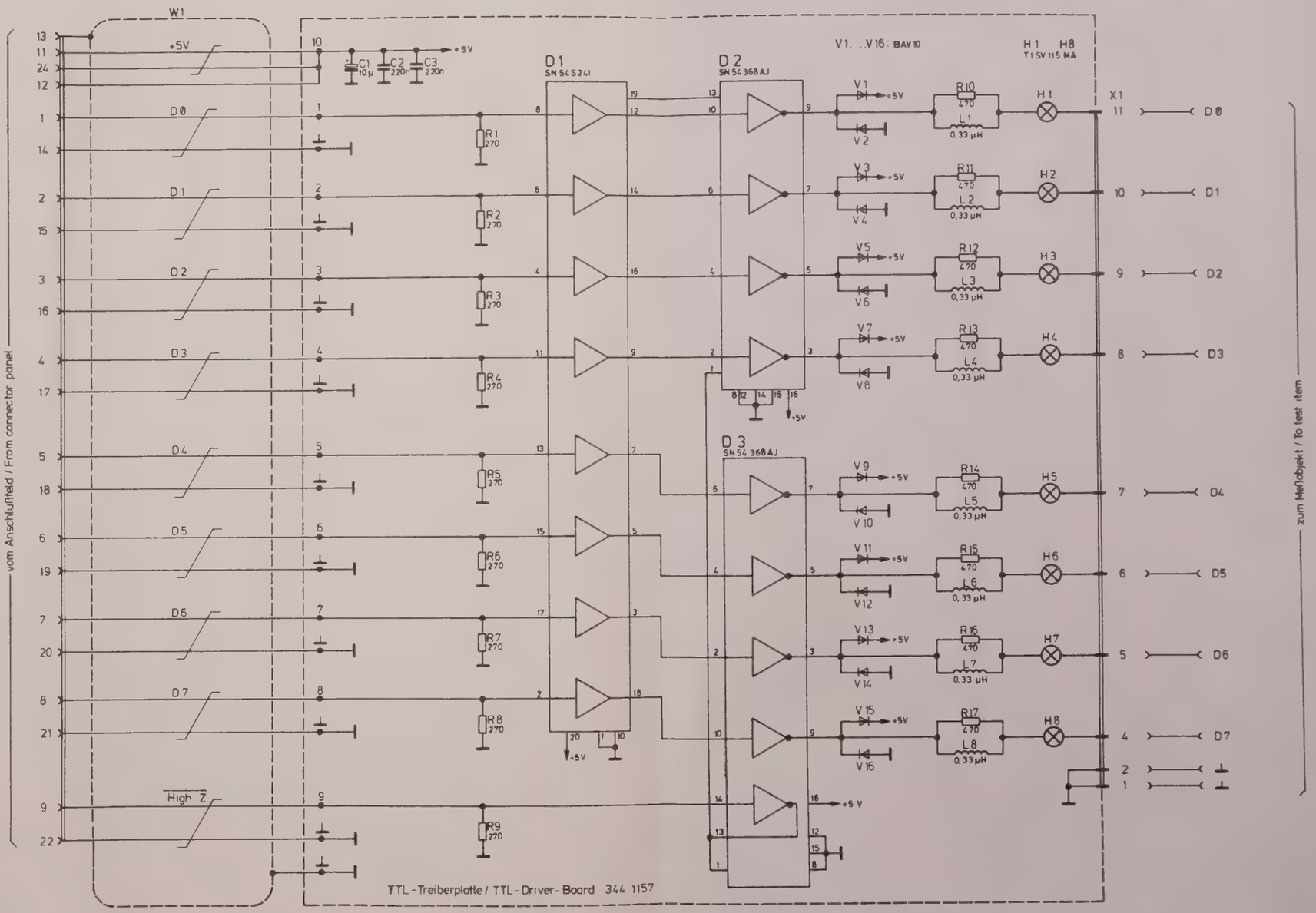
344 0921 S

Stromlauf zu
TTL - Datentreiber B
TTL - Data - Driver B

Z

Zeichn. Nr. 344.0921 S

344.0015 V | 344.0021



ZENTIMETER 0 1 2 3

ROHDE & SCHWARZ MÜNCHEN

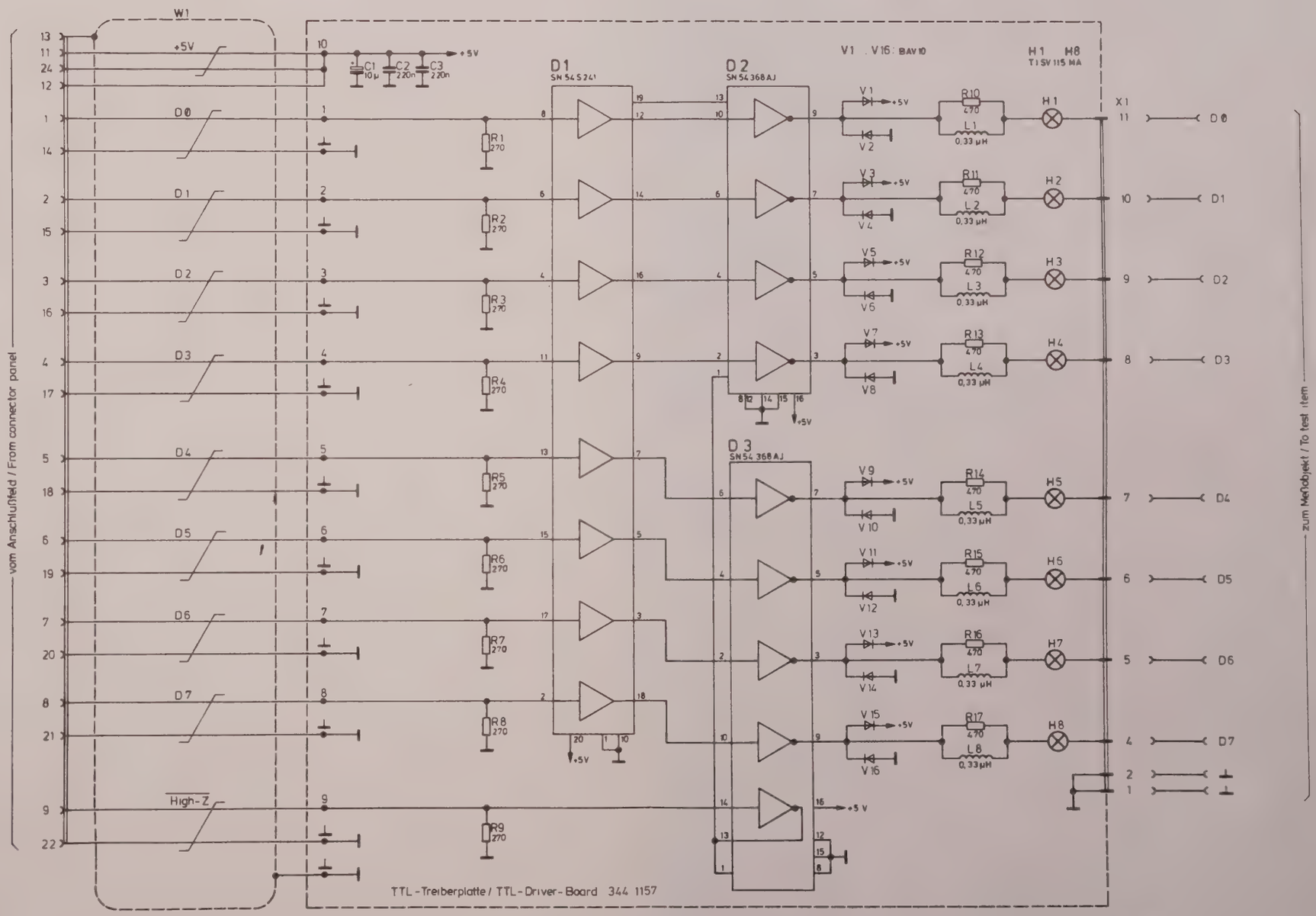
Stromlauf zu
TTL - Datentreiber C
TTL - Data-Driver C

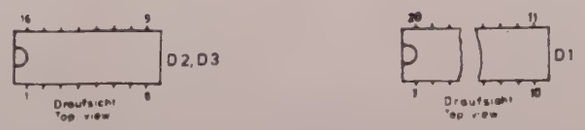
Z

Zeichn. Nr. 344.0938 S

344.0015 V | 344.0021

344.0938S





ROHDE & SCHWARZ MÜNCHEN

Diese Zeichnung ist unser Eigentum. Vervielfältigung, Weitergabe, Verwertung, Mitteilung an andere ohne unsere ausdrückliche Genehmigung strafbar und schadenersatzpflichtig

	Name	Datum
Gez.	Gu	18 12 80
Verglichen	Li	18 12 80
Norm		
Freig.		

Änderung / Änderungsindex / Name / Datum / Name

Stromlauf zu

TTL - Datentreiber D
TTL - Data-Driver D

Z

Zeichn. Nr. 344.0944 S

344 0015 V | 344 0021

0 1 2 3
ZENTIMETER

ROHDE & SCHWARZ MÜNCHEN
Diese Zeichnung ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

gezeichnet	5.80	Gu	
bearbeitet	5.8.80	Bg	
geprüft	1.81		
normgepr.			
Name	Datum		
A	10.80	Bg	
B	12.80	La	
C	1.81	Bg	

W1

From connector panel – vom Anschlußfeld

13, 11, 24 +5V

10 → C1 10µ; C2 220n; C3 220n; D1 10; D2 7; D4 10; D3 3,5,8,7,14 → +5V

D2 II (4,5,6) &

D2 I (3,1,2) &

D1 SN54S241: 1, 17, 3, 15, 5, 11, 9

R7 1k, R8 390

R9 270, R10 1k, C5 56

2,4,6,8 13

D4 I SN54S241: 18, 2, 16, 4

C4 220n

6,11,13,15 17,19

D4 II SN54S241: 6, 12, 8

D2 IV SN54S00N (13, 12, 11) &

D2 III (10, 8, 9) &

D3 VI (12, 11) 1

D3 V CD4049B (10, 9) 1

R15 120k

R13 10k

V1 BAV10, V2 BAV10, V3 BAV10, V4 BAV10, V5 BAV10, V6 BAV10, V7 BAV10, V8 BAV10, V9 BAV10, V10 BAV10, V11 BAV10, V12 BAV10, V13 BAV10, V14 BAV10

R16 68, L1 0,82 µH, R17 68, L2 0,82 µH, R18 68, L3 0,82 µH

R11 3k, R12 6,2k, R3 3k, R4 6,2k, R1 3k, R2 6,2k

H7, H6, H5, H4, H3, H2, H1

1	NRFD	8 NRFD
14		
12	NDAC	7 NDAC
15		
4, 17	DAV	11 DAV
	$\overline{\text{DAV}}$	10 $\overline{\text{DAV}}$
6, 19	$\overline{\text{HZ DAV}}$	9 IEC-$\overline{\text{DAV}}$
3	Start ext.	5 START
16		
		4 START
		2, 1 ⊥

zum Meßobjekt
To test item

D2: 14, 8, 1, 7 – Draufsicht / Top view

D1, D4: 20, 11, 1, 10 – Draufsicht / Top view

D3: 16, 9, 1, 8 – Draufsicht / Top view

0 1 2 3 ZENTIMETER

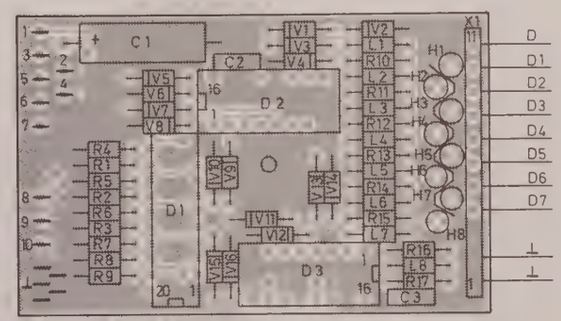
TTL-CLOCK-Platte
TTL-Clock-board
344.1170

Stromlauf zu
TTL-Clocktreiber
TTL-Clock-Driver

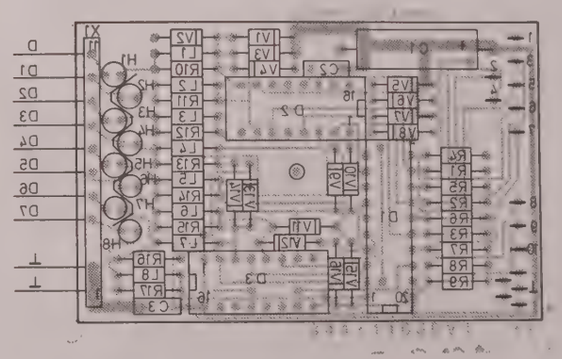
Z

Zeichn Nr 344.0950 S
reg iV 344.0015 V
erste Z 344.0021

Ansicht und Leitungsführung Bauteilseite
View of tracks on component side



Ansicht und Leitungsführung Lötseite
View of tracks on solder side



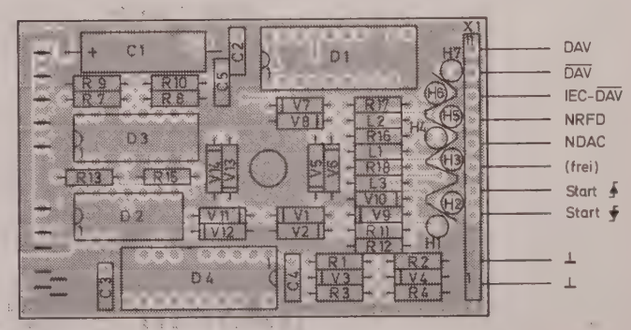
0 1 2 3
ZENTIMETER

Versorg.-Nr			VG-Sachnr
	Maße ohne Toleranzangabe		Maßstab 1 : 1
			Halbzeug, Werkstoff
	1GMA / Bearb 19.1.81 LI / Gepr 2.81 / Norm		Benennung: TTL Treiberplatte / TTL-Driver-board — Z
	ROHDE & SCHWARZ MÜNCHEN		Zeichn-Nr 344.1157 — Blatt-Nr 2
And Zust / Änderungs-Mitteilung / Tag / Name	zu Gerat IGA-Z1		reg i V 344.0015 V — erste Z 344.0915

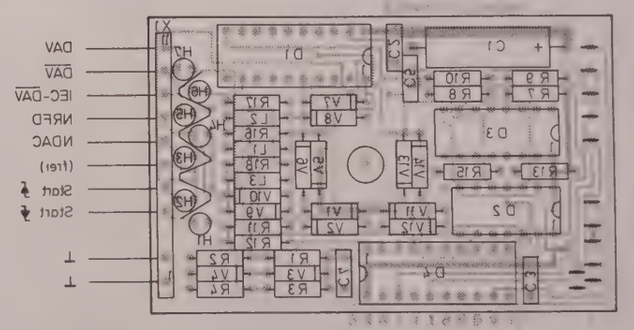
Für diese Zeichnung behalten wir uns alle Rechte vor

Für diese Zeichnung behalten wir uns alle Rechte vor.

Ansicht und Leitungsführung Bauteilseite
View of tracks on component side



Ansicht und Leitungsführung Lötseite
View of tracks on solder side



0 1 2 3
ZENTIMETER

Versorg.-Nr						VG-Sachnr	
B	———	23.1.81	LA	Maße ohne Toleranzangabe		Maßstab 1 : 1	
						Halbzeug, Werkstoff	
				1GMC	Tag / Name	Benennung	
				Bearb	23.1.81 / LA	TTL-Clock-Platte TTL-Clock-board	Z
				Gepr.	2.81		
				Norm			
And Zust	Änderungs-Mitteilung	Tag	Name	ROHDE & SCHWARZ MÜNCHEN		Zeichn.-Nr. 344.1170	Blatt-Nr 2 v Bl
				zu Gerät IGA		reg i V. 344.0015V	erste Z 344.0950

ROHDE & SCHWARZ
MÜNCHEN

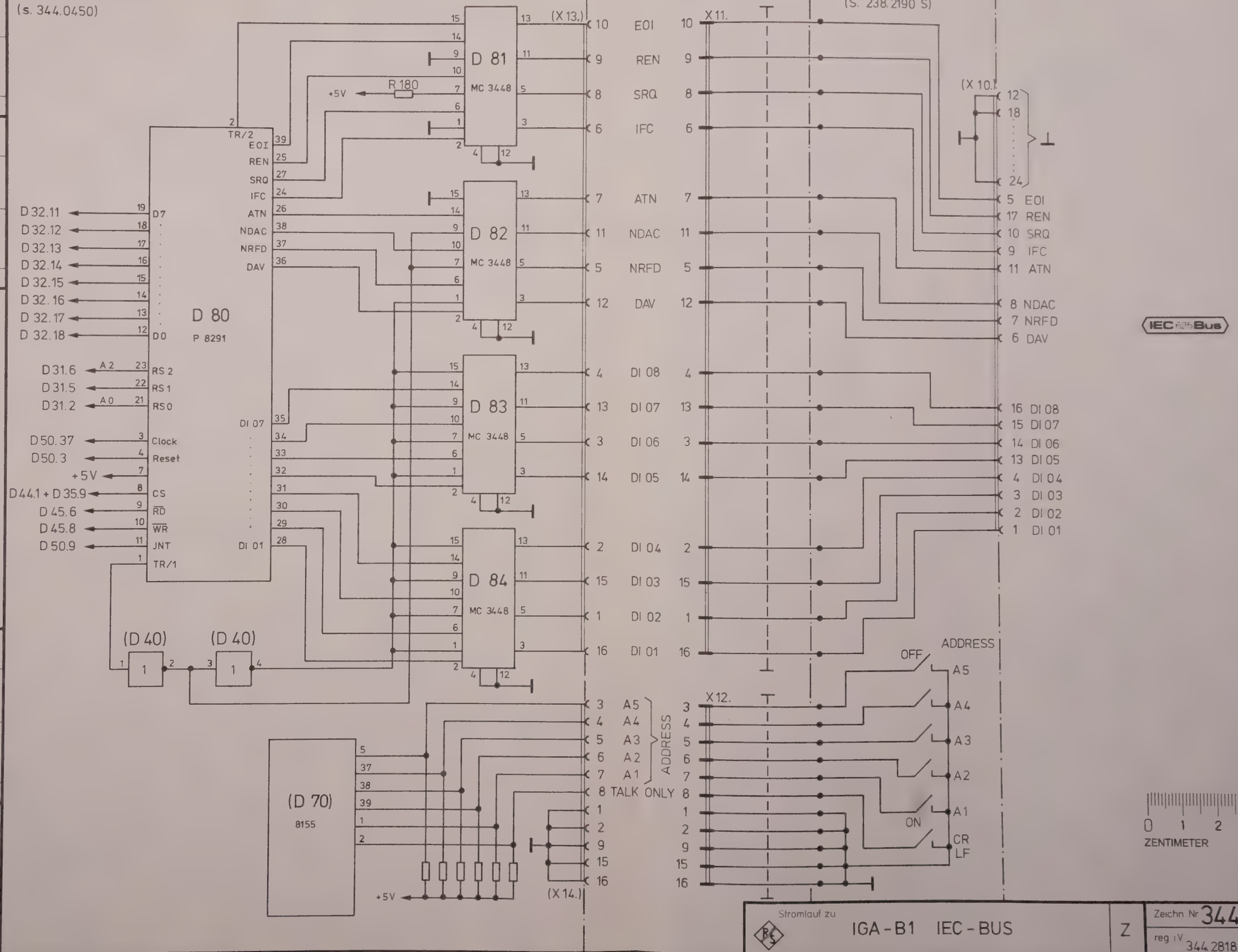
ÄZ	Datum	Schaltteilliste für		Sachnummer	Blatt Nr.
01	0780	IGA-B1 IEC-BUS	Z	344.2818.01 SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
D80	BJ P8291 IECBUS-INTERFACE INTEL P8291	BJ 300.6253	344.2818.01
D81	BJ MC3448AP 4XBUS-TRANSC. MOTOROLA MC3448AP	BJ 300.6247	344.2818.01
D82	BJ MC3448AP 4XBUS-TRANSC. MOTOROLA MC3448AP	BJ 300.6247	344.2818.01
D83	BJ MC3448AP 4XBUS-TRANSC. MOTOROLA MC3448AP	BJ 300.6247	344.2818.01
D84	BJ MC3448AP 4XBUS-TRANSC. MOTOROLA MC3448AP	BJ 300.6247	344.2818.01
X13	FP IC-STECKERLEISTE 16POL CANNON RTG08A16LA-001/702	099.1633	344.2818.01
X14	FP IC-STECKERLEISTE 16POL CANNON RTG08A16LA-001/702	099.1633	344.2818.01
			- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Die Bauteile D 80 bis D 84 sind in die Fassungen auf der Grundplatte 344.0450 eingesetzt.
D 80... D 84 are inserted in the sockets on board 344.0450

(s. 344.0450)



Stromlauf zu

IGA - B1 IEC - BUS

Z

Zeichn Nr 344.2818.02 S

reg iV 344.2818 V

erste Z

ROHDE & SCHWARZ MÜNCHEN

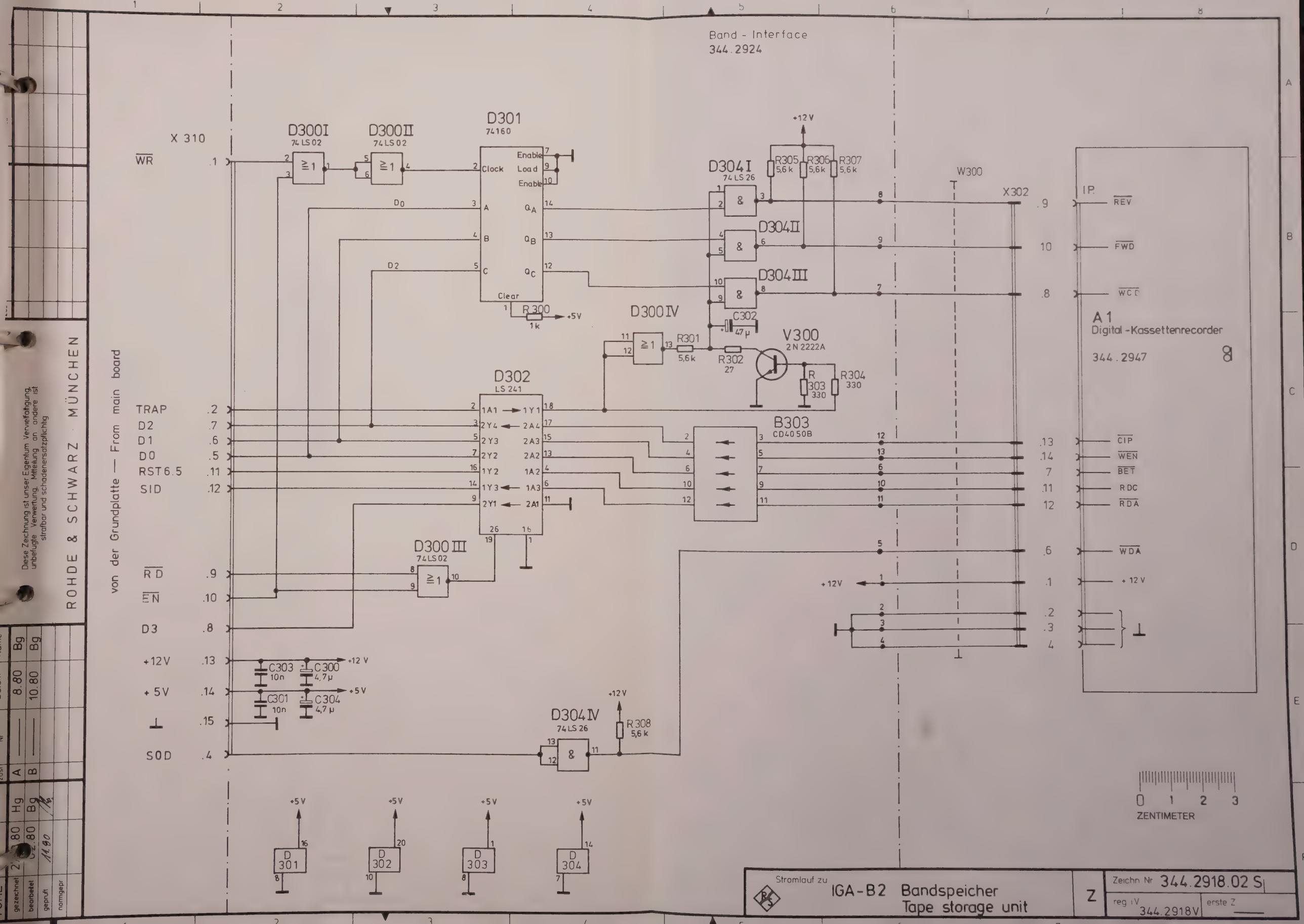
Diese Zeichnung ist unser Eigentum Vervielfältigung, unbefugte Verwertung Mitteilung an andere ist strafbar und schadenersatzpflichtig

	Name	Datum
gezeichnet	An	80
bearbeitet	Bg	11. 80
geprüft		11.80
normgep.		

ROHDE & SCHWARZ MÜNCHEN	ÄZ	Datum	Schaltteilliste für	Sachnummer	Blatt Nr.
	07	1080	IGA-B2 BANDSPEICHER Z	344.2918.01 SA	1

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
A1	GM DIGITAL-KASSETTENREC. PHILIPS 8920 405 10601	344.2947	344.2918.01
C300	CE 4,7UF-10+100%63V 9X13 ROEDERST ELKOEK4/63	CE 022.7643	344.2924
C301	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.2924
C302	CE 47 UF+-20% 6V 7X 5X11 ERO-TANTAL TA/ELKOETR247/6	CE 022.8040	344.2924
C303	CC 10NF-20+50%7X8R6000 THOMSON COX767/10000/PF-20+5	CC 087.7525	344.2924
C304	CE 4,7UF-10+100%63V 9X13 ROEDERST ELKOEK4/63	CE 022.7643	344.2924
D300	BL SN74LS02N 4/2INP.NOR TEXAS IC-SN74LS02N	BL 266.4658	344.2924
D301	BL SN74160N DEZ.ZAEHLER TEXAS IC-SN74160N	BL 273.0360	344.2924
D302	BL SN74LS241N 8XBUS-TREIB TEXAS SN74LS241N	BL 302.7163	344.2924
D303	BL CD4050BE 6/CONVERTER RCA CD4050BE	BL 086.7250	344.2924
D304	BL SN74LS26N 4/2INP.NAND TEXAS SN74LS26N	BL 280.7567	344.2924
R300	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.2924
R301	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.2924
R302	RF 0,25W 27 OHM +-5% DRALORIC LCA0207/+-5%27	RF 069.2702	344.2924
R303	RF 0,25W330 OHM +-5% DRALORIC LCA0207/+-5%330	RF 069.3315	344.2924
R304	RF 0,25W330 OHM +-5% DRALORIC LCA0207/+-5%330	RF 069.3315	344.2924
R305	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.2924
R306	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.2924
R307	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.2924
R308	RF 0,25W5,6KOHM +-5% DRALORIC LCA0207/+-5%5,6K	RF 069.5624	344.2924
V300	AK 2N2222A 40V0,8A300MHZ VALVO TRANSISTOR2N2222A	AK 010.5405	344.2924
W300	VERBINDUNGSKABEL Z	344.2976	344.2924
X310	FP BUCHSENLEISTE 15POL BERG 65001-015	FP 293.6341	344.2924
			- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig.



Stromlauf zu IGA-B2 Bandspeicher Tape storage unit

Z

Zeichn Nr 344.2918.02 S

reg IV 344.2918V

erste Z

ROHDE & SCHWARZ · MÜNCHEN

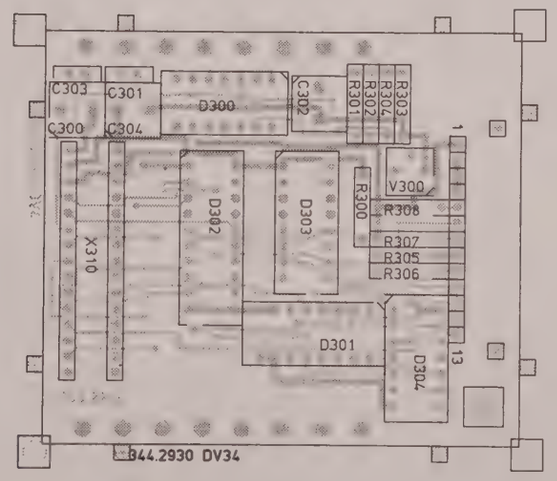
Diese Zeichnung ist unser Eigentum Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

gezeichnet	2[illegible].80	Hg	
bearbeitet	[illegible].80	Bg	
geprüft	11.80		
normgepr			

A	8.80	Bg
B	10.80	Bg

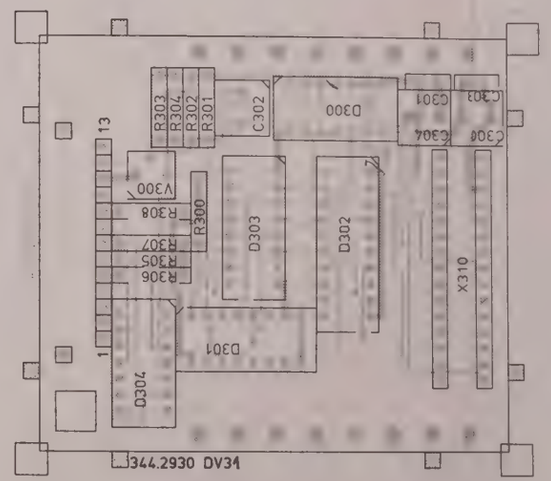
Ansicht und Leitungsführung Bauteilseite
View of tracks on component side

von der Grundplatte →

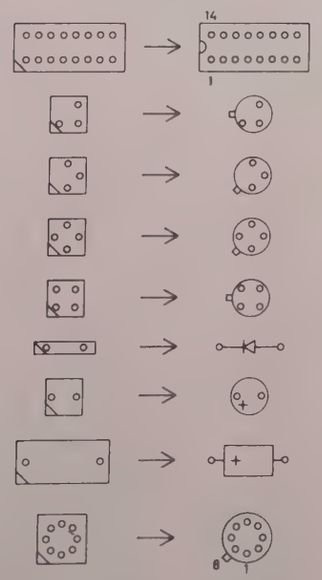


zum Digital-Kassettenrekorder

Ansicht und Leitungsführung Lötseite
View of tracks on solder side



Symbolschlussel



0 1 2 3
ZENTIMETER

Versorg.-Nr					VG-Sachnr	
				Maße ohne Toleranzangabe	Maßstab 1:1	
					Halbzeug, Werkstoff	
				1GM / Bearb 9.80 Bg / Gepr 11.80 / Norm	Benennung: Band-Interface	Z
				ROHDE & SCHWARZ MÜNCHEN	Zeichn-Nr 344.2924	Blatt-Nr 2
And Zust	Anderungs-Mitteilung	Tag	Name	zu Gerat IGA-B2	reg V 344.2918 V erste Z 344.2918	v BI

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1157
C2	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
C3	CC 220NF+-10%50V7K1200VIE AEROVOX CKR06BX224KL	CC 084.5515	344.1157
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1157
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
D3	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.1157
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MG61150-8	344.0796	344.1157
BIS			
H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MG61150-8	344.0796	344.1157
L1	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
BIS			
L8	LD 33,0UH10%3,600HM0,185A DELEVAN DROSSEL 1025-56	LD 067.3047	344.1157
R1	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R3	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R4	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R5	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R6	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R7	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R8	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1157
R10	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R11	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R12	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R13	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R14	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R15	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157

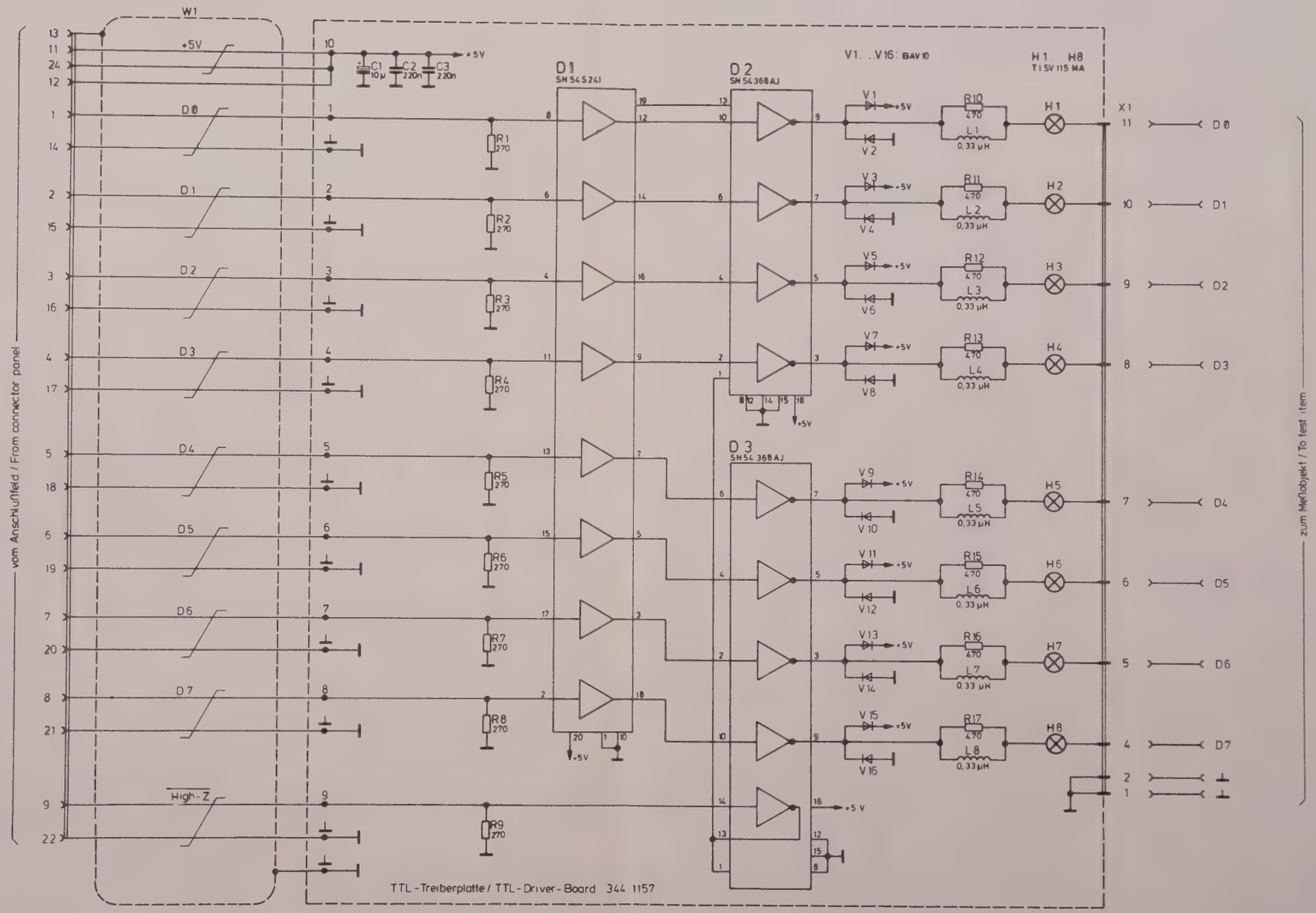
Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R16	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
R17	RF 0,25W470 OHM +-5% DRALORIC LCA0207/+-5%470	RF 069.4711	344.1157
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1157
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.3714.01
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1157

- ENDE -

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

PF 095.0026.0679



VAR 02 : Grundausführung
Basic model

Stromlauf zu	TTL - Datentreiber IGA - Z4 TTL - Data - Driver	Z	Zeichn. Nr. 344.3714.01 S 344 3714 V

ROHDE & SCHWARZ MÜNCHEN

Zeichn. Nr. 344 0915 S

	Datum	Name
IGMA	18 12 80	Gu
	18 12 80	

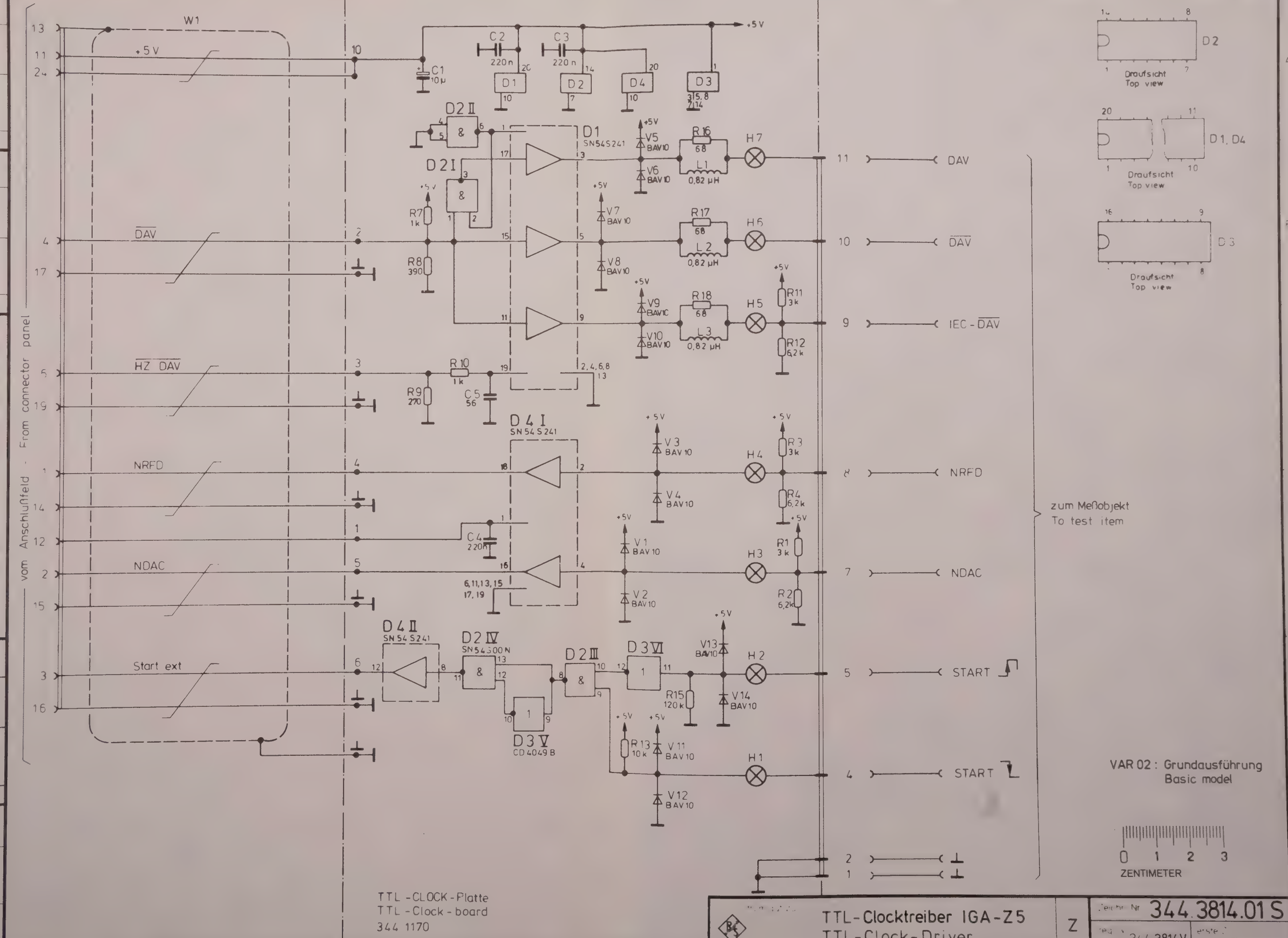
Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.1170
C2	CC 220NF+-10%50V7K120CVIE AEROVOX CKR06BX224KL	CC 084.5515	344.1170
C3	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.1170
C4	CK 220NF+-5%63V5RM MKT WIMA MKS2/63/0,22UF/5%	CK 099.2952	344.1170
C5	CC 56PF+-2%4X5N750 DRALORIC EDPU4X5/56/2%N750	CC 087.6870	344.1170
D1	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1170
D2	BL SN54S00J 4/2INP.NAND TEXAS SN54S00J	BL 468.5899	344.1170
D3	BL HEF4049BP 6/INVERTER VALVO HEF4049BP	BL 347.3350	344.1170
D4	BL SN54S241J 8XBUS-TREIB. TEXAS SN54S241J	BL 344.1286	344.1170
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H2	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H3	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H4	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H5	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H6	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
H7	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.1170
L1	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
L2	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
L3	LD 0,82UH10%0,850HM0,380A DELEVAN DROSSEL1025-18	LD 067.2857	344.1170
R1	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R2	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R3	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R4	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R7	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.1170
R8	RF 0,25W390 OHM +-5% DRALORIC LCA0207/+-5%390	RF 069.3915	344.1170
R9	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.1170

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Diese Unterlage ist unser Eigentum. Vervielfältigung, unbefugte Verwertung, Mitteilung an andere ist strafbar und schadenersatzpflichtig

Kennzeichen	Benennung / Beschreibung	Sachnummer	enthalten in
R10	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.1170
R11	RF 0,25W 3KOHM +-5% DRALORIC LCA0207/+-5%3,0K	RF 069.3021	344.1170
R12	RF 0,25W6,2KOHM +-5% DRALORIC LCA0207/+-5%6,2K	RF 069.6220	344.1170
R13	RF 0,25W 10KOHM +-5% DRALORIC LCA0207/+-5%10K	RF 069.1035	344.1170
R15	RF 0,25W120KOHM +-5% DRALORIC LCA0207/+-5%120K	RF 069.1241	344.1170
R16	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
R17	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
R18	RF 0,25W 68 OHM +-5% DRALORIC LCA0207/+-5%68	RF 069.6808	344.1170
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V2	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V3	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V4	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V5	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V6	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V7	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V8	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V11	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V12	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.1170
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.3814.01
X1	FP STIFTLEISTE 11 POL BINDER R&S-ZEICHNG.344.0996	344.0996	344.1170

- ENDE -



W1
+5V
DAV
HZ DAV
NRFD
NDAC
Start ext
vom Anschlußfeld - From connector panel
C1 10µ
C2 220n
C3 220n
D1
D2
D3
D4
D2 II
D2 I
D1 SN54S241
D4 I SN54S241
D4 II SN54S241
D2 IV SN54300N
D3 V CD4049B
D2 III
D3 VI
R7 1k
R8 390
R9 270
R10 1k
C5 56
C4 220n
V5 BAV10
V6 BAV10
V7 BAV10
V8 BAV10
V9 BAV10
V10 BAV10
V3 BAV10
V4 BAV10
V1 BAV10
V2 BAV10
V13 BAV10
V14 BAV10
V11 BAV10
V12 BAV10
R16 68
R17 68
R18 68
L1 0,82 µH
L2 0,82 µH
L3 0,82 µH
H7
H6
H5
H4
H3
H2
H1
R11 3k
R12 6,2k
R3 3k
R4 6,2k
R1 3k
R2 6,2k
R15 120k
R13 10k
DAV
DAV
IEC - DAV
NRFD
NDAC
START
START
zum Meßobjekt
To test item
D2
D1, D4
D3
Draufsicht
Top view
VAR 02 : Grundausführung
Basic model
0 1 2 3
ZENTIMETER
TTL - CLOCK - Platte
TTL - Clock - board
344 1170
TTL-Clocktreiber IGA-Z5
TTL-Clock-Driver
Z
344.3814.01 S
344 3814V

ROHDE & SCHWARZ MÜNCHEN

ÄZ	Datum	Schaltteilliste für	Sachnummer	Blatt Nr.
03	0581	1GA-Z6-TTL-MULTICL.DRIVERZ	344.3914.01SA	1

Kennzeichen	Benennung/Beschreibung	Sachnummer	enthalten in
.	ZUGEHOERIGER STROMLAUF 344.3914 S		344.3950
C1	CE 10 UF-10+50% 40V 6X17 ROEDERST EBS 10/40 6X17	CE 092.4466	344.3950
C2	CC 220NF+-10% 50V8K1200LR AEROVOX CKR06BX224KLEVELR	CC 092.0931	344.3950
C3	CC 220NF+-10% 50V8K1200LR AEROVOX CKR06BX224KLEVELR	CC 092.0931	344.3950
C4	CC 220NF+-10% 50V8K1200LR AEROVOX CKR06BX224KLEVELR	CC 092.0931	344.3950
D1	BL SN74S241N 8XBUS-TREIB. TEXAS SN74S241N	BL 344.1228	344.3950
D2	BL SN54368AJ 6XINV-TREIB. TEXAS SN54368AJ	BL 262.3463	344.3950
D3	BL SN54128J 4/LINE-DRIVER TEXAS SN54128J	BL 344.3995	344.3950
D4	BL SN54128J 4/LINE-DRIVER TEXAS SN54128J	BL 344.3995	344.3950
H1	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.3950
BIS			
H8	EF T1 SV 115MA M.STIFTEN MENZEL&SAS MGG1150-8	344.0796	344.3950
L1	LD 33,0UH 10% 97 MIA DELEVAN	LD 092.3330	344.3950
BIS			
L7	LD 33,0UH 10% 97 MIA DELEVAN	LD 092.3330	344.3950
L8	LD 33,0UH 10% 97 MIA DELEVAN	LD 092.3330	344.3950
R1	RN 9X270 OHM+-2% SIL10 H5 BOURNS 4310R-101-271	344.3972	344.3950
R2	RF 0,25W270 OHM +-5% DRALORIC LCA0207/+-5%270	RF 069.2719	344.3950
R3	RF 0,25W 1KOHM +-5% DRALORIC LCA0207/+-5%1,0K	RF 069.1029	344.3950
R4	RN 4X470 OHM+-2%SIL 8 H5 BECKMAN 764-3-R 470OHM	RN 291.4364	344.3950
R5	RN 4X470 OHM+-2%SIL 8 H5 BECKMAN 764-3-R 470OHM	RN 291.4364	344.3950
S1	SK DOPPELSCHIEBESCHALTER ALCOSWITCH TSD21DDG-PC 2XSPDT	344.4004	344.3950
S2	SK DOPPELSCHIEBESCHALTER ALCOSWITCH TSD21DDG-PC 2XSPDT	344.4004	344.3950
V1	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
BIS			
V9	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950

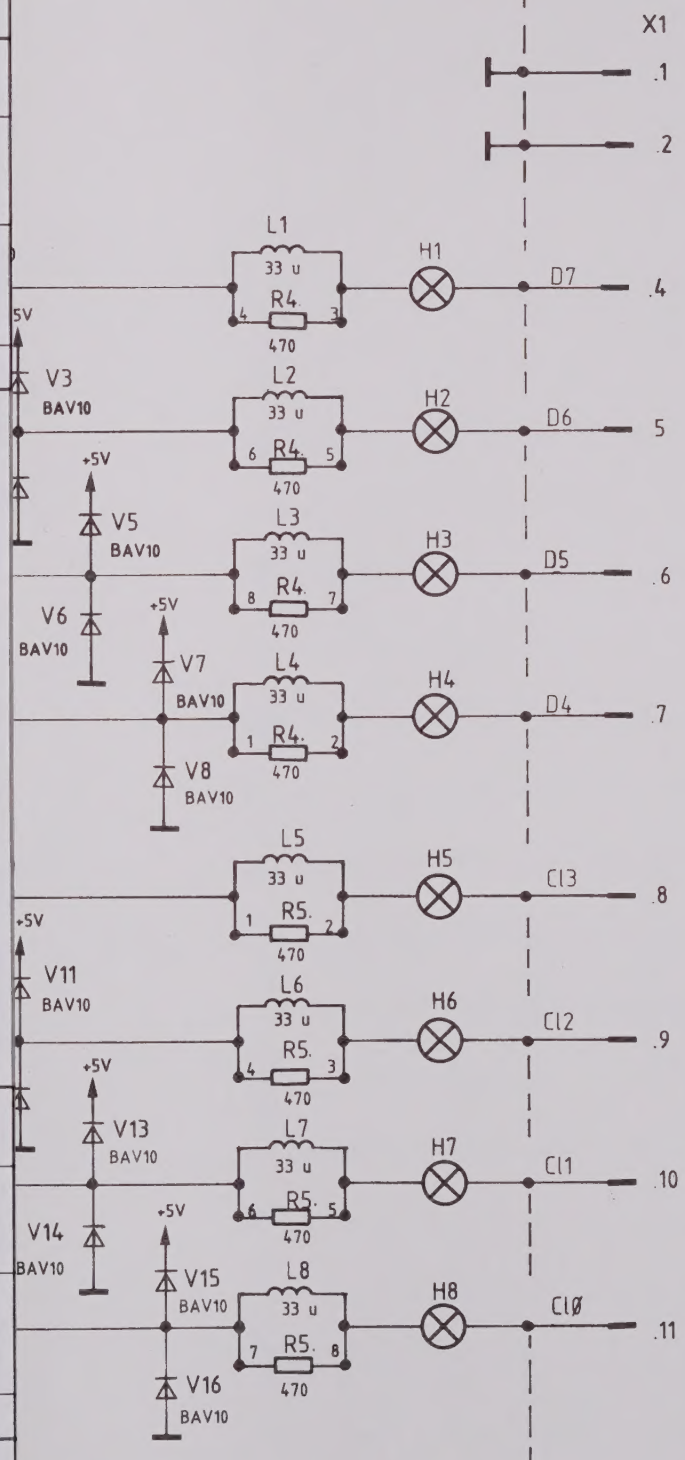
PF 055.0026.0679

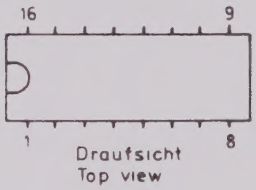
ROHDE & SCHWARZ MÜNCHEN

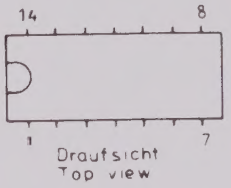
ÄZ	Datum	Schaltteilliste für	Sachnummer	Blatt Nr.
03	0581	1GA-Z6-TTL-MULTICL.DRIVERZ	344.3914.01SA	2

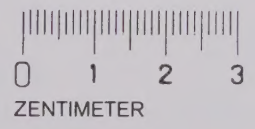
Kennzeichen	Benennung/Beschreibung	Sachnummer	enthalten in
V10	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
BIS			
V13	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
V14	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
V15	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
V16	AD BAV10 SI 60V0,6A VALVO DIODEBAV10	AD 012.9437	344.3950
W1	DG VERB.KABEL M.MIRKO-D-S BINDER R&S-ZCHNG.344.1028	344.1028	344.3914.01
			- ENDE -

PF 055.0026.0679









Für diese Zeichnung behalten
wir uns alle Rechte vor.

Name	Datum	And Mittlg Nr	And-zust

Name	Datum	And Mittlg Nr	And-zust

Name	Datum	And Mittlg Nr	And-zust

Zeichn.-Nr.	Name	Datum
1 GME	Hg	14.4.1981
gezeichnet		

Stromlauf zu TTL MULTICLOCK DRIVER Z

IGA-Z6 | reg. i. V. 344.3914 | erste Z. ———

Zeichn.-Nr. 344.3914 S

Blatt-Nr v Bl.

www.manualsplus.com

100368